

Dissertação de Mestrado

Inatel

Instituto Nacional de Telecomunicações

**UMA ABORDAGEM ANALÍTICA
PARA ANÁLISE NÃO-LINEAR
DOS AMPLIFICADORES DE RF
VOLTADA PARA AS ESTRUTURAS
DO TIPO FET**

MARCEL VELOSO CAMPOS

JUNHO / 2005

“Uma Abordagem Analítica para Análise Não-Linear dos Amplificadores de RF voltada para as Estruturas do Tipo FET”

MARCEL VELOSO CAMPOS

Dissertação apresentada ao Instituto Nacional de Telecomunicações como parte dos requisitos para obtenção do Título de Mestre em Engenharia Elétrica.

ORIENTADOR: Prof. Dr. Maurício Silveira

Santa Rita do Sapucaí
2005

FOLHA DE APROVAÇÃO

Dissertação defendida e aprovada em 14/06/2005, pela comissão julgadora:

Prof. Dr. Maurício Silveira
DTE/INATEL

Prof. Dr. Alberto José de Faro Orlando
IEE/IEEM/ITA

Prof. Dr. Wilton Ney do Amaral Pereira
DTE/INATEL

Coordenador do Curso de Mestrado
Prof. Dr. Adonias Costa da Silveira

AGRADECIMENTO ESPECIAL

Aos meus pais Marcos e Marlene,
pela dedicação incondicional para a minha
formação intelectual e humana.

AGRADECIMENTOS

Primeiramente, a **DEUS** por estar sempre ao meu lado e derramar suas bênçãos.

A minha esposa **Gisley**, pelo carinho, amor, dedicação e principalmente pela compreensão.

Aos meus irmãos **Guilherme, Érika, Roberta e Bráulio**, por estarem sempre apoiando e torcendo pela realização dos meus sonhos.

Ao Professor **Dr. Maurício Silveira**, por ser muito mais que um orientador, mas sim como um pai, que sempre buscou me ajudar para obter o sucesso profissional e pessoal.

Aos amigos que sempre estiveram do meu lado principalmente nos momentos de desânimo e cansaço, incentivando a buscar o melhor.

Ao meu tio e padrinho **Waldir de Pinho Veloso**, por sua ajuda e atenção.

Ao Prof. **Dr. Wilton Ney do Amaral Pereira**, pelas orientações e ensinamentos.

À empresa Linear Equipamentos Eletrônicos S.A., por seu apoio à pesquisa.

À Agilent Technologies Co., Santa Barbara, CA, por fornecer o *software* Advanced Design System – ADS ao INATEL, sendo fundamental para realização das simulações que comprovaram os resultados analíticos obtidos neste trabalho.

ÍNDICE

LISTA DE FIGURAS	VII
LISTA DE TABELAS	IX
LISTA DE ABREVIATURAS E SIGLAS	X
RESUMO	XII
ABSTRACT	XIII
CAPÍTULO 1	1
INICIAIS	1
1.1 – INTRODUÇÃO	1
1.2 – OBJETIVO	1
1.3 – APLICAÇÕES	2
1.4 – CONTRIBUIÇÕES	2
1.5 – METODOLOGIA	3
1.6 – REVISÃO BIBLIOGRÁFICA E GENERALIDADES	3
1.7 – CONTEÚDO DA DISSERTAÇÃO	6
1.8 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 1	6
CAPÍTULO 2	7
ESTUDO DE DISPOSITIVOS COM COMPORTAMENTO QUADRÁTICO	7
2.1 – INTRODUÇÃO	7
2.1.1 – <i>Análise comparativa do modelo analítico com o software ADS</i>	9
2.1.2 – <i>Simulação usando o software ADS</i>	9
2.1.3 – <i>Conclusão</i>	12
2.2 – DISTORÇÕES PROVOCADAS POR APENAS PARTE DO SINAL SER AMPLIFICADA	13
2.2.1 – <i>Estudo de caso com o uso da plataforma ADS</i>	16
2.2.2 – <i>Resultados obtidos com a simulação</i>	17
2.2.3 – <i>Conclusão</i>	19
2.3 – DISTORÇÕES PROVOCADAS TAMBÉM POR EFEITO DA SATURAÇÃO	20
2.3.1 – <i>Estudo para verificar os efeitos provocados pela saturação</i>	24
2.3.2 – <i>Conclusão</i>	28
2.4 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 2	28
CAPÍTULO 3	30
VERIFICAÇÃO DO COMPORTAMENTO DE UM TRANSISTOR REAL	30
3.1 – INTRODUÇÃO	30
3.2 – ESTUDO DO MODELO REAL	30
3.2.1 – <i>Limiar de operação linear e não-linear de um transistor</i>	31
3.2.2 – <i>Verificação do comportamento não-linear dos transistores FET</i>	33
3.3 – ESTUDO DE CASO DO MODELO REAL COM CIRCUITO ANALÍTICO	34
3.3.1 – <i>Transistor MOSFET 2N6661 canal N do tipo depleção</i>	34
3.3.2 – <i>Simulação do circuito Analítico</i>	35
3.3.3 – <i>Transistor MOSFET 2N6661 canal N do tipo enriquecido</i>	38
3.3.4 – <i>Simulação para o MOSFET do tipo enriquecido</i>	38
3.3.5 – <i>Transistor JFET 2N3955</i>	41
3.3.6 – <i>Simulação do JFET 2N3955</i>	41
3.3.7 – <i>Conclusão</i>	44

3.4 – ESTUDO DE CASO DO MODELO REAL COM CIRCUITO PRÁTICO	44
3.4.1 – Circuito prático para JFET e MOSFET do tipo depleção.	44
3.4.2 – Simulação do JFET e MOSFET do tipo depleção	45
3.4.3 – Circuito prático para MOSFET do tipo enriquecido	49
3.4.4 – Conclusão	51
3.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 3	52
CAPÍTULO 4	53
ANÁLISE DO EFEITO DA RESISTÊNCIA R_s	53
4.1 – INTRODUÇÃO	53
4.2 – ESTUDO DO MODELO COM A INTRODUÇÃO DA RESISTÊNCIA DE FONTE	53
4.3 – VERIFICAÇÃO DO EFEITO DE LINEARIZAÇÃO POR PARTES	56
4.4 – DEFINIÇÃO DO TIPO DE COMPORTAMENTO.	57
4.4.1 – Solução para $gm.R \rightarrow \infty$.	58
4.4.2 – condição $V_{in} < V_c$	59
4.4.3 – condição $V_{in} > V_c$	64
4.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 4	70
CAPÍTULO 5	72
MEDIDAS EXPERIMENTAIS	72
5.1 – OBJETIVO	72
5.2 – MEDIDAS REALIZADAS PARA UM TOM	72
5.3 – MEDIDAS REALIZADAS PARA 2 TONS	76
5.4 – CONCLUSÃO	79
5.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 5	79
CAPÍTULO 6	81
CONSIDERAÇÕES FINAIS	81
6.1 – CONCLUSÃO E CONTRIBUIÇÕES DO TRABALHO	81
6.2 – TRABALHOS PUBLICADOS RELACIONADOS À DISSERTAÇÃO	83
6.3 – TRABALHO SUBMETIDO RELACIONADO À DISSERTAÇÃO	83
6.4 – TRABALHOS EM FASE DE PREPARAÇÃO RELACIONADOS À DISSERTAÇÃO	83
6.5 – TRABALHO PUBLICADO NÃO RELACIONADO À DISSERTAÇÃO	84
ANEXO A	85
A.1 – INTRODUÇÃO À TEORIA PARA O CÁLCULO DE <i>IMD</i>	85
A.2 – UMA ABORDAGEM DA FUNÇÃO DE TRANSFERÊNCIA	87
A.3 – REFERÊNCIAS BIBLIOGRÁFICAS DO ANEXO A	88
ANEXO B	90
B.1 – PROGRAMAÇÃO <i>MAT LAB</i> PARA GERAÇÃO DE GRÁFICOS	90

Lista de Figuras

FIGURA 1.1 – CIRCUITO EQUIVALENTE A UM TRANSISTOR MOSFET ADOTADO PELA SIMULAÇÃO	5
FIGURA 1.2 – CIRCUITO EQUIVALENTE A UM TRANSISTOR JFET ADOTADO PELA SIMULAÇÃO	6
FIGURA 2.1 – CARACTERÍSTICA DE CONSTRUÇÃO DE UM TRANSISTOR DE EFEITO DE CAMPO	8
FIGURA 2.2 – CIRCUITO EQUIVALENTE A UM DISPOSITIVO COM CARACTERÍSTICA QUADRÁTICA	10
FIGURA 2.3 – SINAL DE ENTRADA COM APENAS UM TOM E MAIS UM NÍVEL DC	10
FIGURA 2.4 – SINAL DA TENSÃO DE SAÍDA NORMALIZADA EM 1Ω	11
FIGURA 2.5 – SINAL DA CORRENTE DE SAÍDA PROVOCADA PELA CARACTERÍSTICA QUADRÁTICA	11
FIGURA 2.6 – SINAL DA CORRENTE DE SAÍDA PLOTADA ANALITICAMENTE.	12
FIGURA 2.7 – RESPOSTA DE UMA CARACTERÍSTICA QUADRÁTICA COM PARTE DO SINAL AMPLIFICADO	13
FIGURA 2.8 – FORMA DE ONDA DE I_D DETERMINADA ANALITICAMENTE	16
FIGURA 2.9 – CIRCUITO EQUIVALENTE AO MODELO QUADRÁTICO COM PARTE DO SINAL TRANSFERIDO	17
FIGURA 2.10 – SINAL DE ENTRADA COM APENAS UM TOM E MAIS UM NÍVEL DC	17
FIGURA 2.11 – SINAL DA TENSÃO DE SAÍDA DISTORCIDO E NORMALIZADO EM 1Ω	18
FIGURA 2.12 – CONTEÚDO HARMÔNICO DA CORRENTE DE SAÍDA	18
FIGURA 2.13 – RESPOSTA DO MODELO QUADRÁTICO COM LIMITAÇÕES DE AMPLIFICAÇÃO	20
FIGURA 2.14 – CORRENTE DE SAÍDA I_D DETERMINADA ANALITICAMENTE	24
FIGURA 2.15 – CIRCUITO EQUIVALENTE DO MODELO QUADRÁTICO COM LIMITAÇÕES DE OPERAÇÃO	25
FIGURA 2.16 – TENSÃO DE ENTRADA (UM TOM)	25
FIGURA 2.17 – TENSÃO DE ENTRADA APÓS A LIMITAÇÃO DE EXCURSÃO DO SINAL	26
FIGURA 2.18 – TENSÃO DE SAÍDA NORMALIZADA EM 1Ω	26
FIGURA 2.19 – CONTEÚDO HARMÔNICO DA TENSÃO DE SAÍDA	27
FIGURA 3.1 – CORRENTE DE DRENO I_D VÉRSUS TENSÃO PORTA-FONTE V_{GS}	34
FIGURA 3.2 – CIRCUITO DE POLARIZAÇÃO CONCEITUAL DO MOSFET 2N6661 DO TIPO DEPLEÇÃO	36
FIGURA 3.3 – CONTEÚDO HARMÔNICO DA CORRENTE DE DRENO	36
FIGURA 3.4 – CONTEÚDO HARMÔNICO DA TENSÃO DE SAÍDA V_{OUT}	37
FIGURA 3.5 – SINAL DA TENSÃO DE SAÍDA V_{OUT} NO DOMÍNIO DO TEMPO	37
FIGURA 3.6 – CIRCUITO DE POLARIZAÇÃO CONCEITUAL DO MOSFET 2N6661 DO TIPO ENRIQUECIDO	39
FIGURA 3.7 – COMPOSIÇÃO HARMÔNICA DA CORRENTE DE DRENO	39
FIGURA 3.8 – COMPOSIÇÃO HARMÔNICA DA TENSÃO DA SAÍDA V_{OUT}	40
FIGURA 3.9 – FORMATO DA TENSÃO DE SAÍDA V_{OUT} NO DOMÍNIO DO TEMPO	40
FIGURA 3.10 – CIRCUITO DE POLARIZAÇÃO CONCEITUAL DO JFET 2N3955.	42
FIGURA 3.11 – COMPOSIÇÃO HARMÔNICA DA CORRENTE DE DRENO	42
FIGURA 3.12 – COMPOSIÇÃO HARMÔNICA DA TENSÃO DE SAÍDA	43
FIGURA 3.13 – FORMA DE ONDA DA TENSÃO DE SAÍDA NO DOMÍNIO DO TEMPO	43
FIGURA 3.14 – CIRCUITO PRÁTICO DO MOSFET 2N6661 DO TIPO DEPLEÇÃO	45
FIGURA 3.15 – CIRCUITO PRÁTICO DO JFET 2N3955	46
FIGURA 3.16 – COMPOSIÇÃO HARMÔNICA DA CORRENTE DE SAÍDA DO MOSFET DO TIPO DEPLEÇÃO	47
FIGURA 3.17 – COMPOSIÇÃO HARMÔNICA DA TENSÃO SAÍDA DO MOSFET DO TIPO DEPLEÇÃO	47
FIGURA 3.18 – COMPOSIÇÃO HARMÔNICA DA CORRENTE DE SAÍDA DO JFET	48
FIGURA 3.19 – COMPOSIÇÃO HARMÔNICA DA TENSÃO SAÍDA DO JFET	48
FIGURA 3.20 – CIRCUITO PRÁTICO DO MOSFET DO TIPO ENRIQUECIDO	49
FIGURA 3.21 – COMPOSIÇÃO HARMÔNICA DA CORRENTE SAÍDA DO MOSFET DO TIPO ENRIQUECIDO	50
FIGURA 3.22 – COMPOSIÇÃO HARMÔNICA DA TENSÃO SAÍDA DO MOSFET DO TIPO ENRIQUECIDO	51
FIGURA 4.1 – MODELO DE UM CIRCUITO COM A RESISTÊNCIA DE FONTE	54
FIGURA 4.2 – GRÁFICO DA TRANSCONDUTÂNCIA NORMALIZADA EM FUNÇÃO DE $G_m R$	57
FIGURA 4.3 – CIRCUITO EQUIVALENTE PARA $G_m R \rightarrow \infty$	58
FIGURA 4.4 – SINAL DA CORRENTE I_D DETERMINADA POR MÉTODO ANALÍTICO	59
FIGURA 4.5 – CIRCUITO MOSFET DO TIPO DEPLEÇÃO TRABALHANDO NA CONDIÇÃO $V_{IN} < V_C$	60
FIGURA 4.6 – COMPOSIÇÃO HARMÔNICA DE I_D PARA UM $V_{IN} < V_C$	61
FIGURA 4.7 – COMPOSIÇÃO HARMÔNICA DA TENSÃO DE SAÍDA PARA UM $V_{IN} < V_C$	61
FIGURA 4.8 – CORRENTE I_D NO DOMÍNIO DO TEMPO PARA $V_{IN} < V_C$	62
FIGURA 4.9 – CIRCUITO MOSFET DO TIPO ENRIQUECIDO TRABALHANDO NA CONDIÇÃO $V_{IN} < V_C$	63
FIGURA 4.10 – CORRENTE DE SAÍDA I_D NA CONDIÇÃO $V_{IN} < V_C$	63
FIGURA 4.11 – CORRENTE I_D NO DOMÍNIO DO TEMPO PARA UM $V_{IN} < V_C$	64

FIGURA 4.12 – REPRESENTAÇÃO DA CONDIÇÃO $V_{IN} > V_C$ PELA CURVA DE TRANSCONDUÇÃO	65
FIGURA 4.13 – CIRCUITO MOSFET DO TIPO ENRIQUECIDO NA CONDIÇÃO $V_{IN} > V_C$	68
FIGURA 4.14 – COMPOSIÇÃO HARMÔNICA DA CORRENTE DE SAÍDA I_D	68
FIGURA 4.15 – TENSÃO DE SAÍDA NO DOMÍNIO DO TEMPO PARA UM $V_{IN} > V_C$	69
FIGURA 5.1 – AMPLIFICADOR MONTADO COM UM TRANSISTOR LDMOS MRF 9060	73
FIGURA 5.2 – UM TOM APLICADO NA ENTRADA DO AMPLIFICADOR	73
FIGURA 5.3 – AMPLIFICADOR DE RF 10 W- BANDA III	74
FIGURA 5.4 – SINAL DE SAÍDA DO AMPLIFICADOR PARA UM TOM DE ENTRADA	75
FIGURA 5.5 – VALORES DO CONTEÚDO HARMÔNICO DO SINAL DE SAÍDA	75
FIGURA 5.6 – EQUIPAMENTOS ENVOLVIDOS PARA ENSAIO COM UM TOM	76
FIGURA 5.7 – EQUIPAMENTOS UTILIZADOS PARA A GERAÇÃO DE DOIS TONS	77
FIGURA 5.8 – EQUIPAMENTOS ENVOLVIDOS NO ENSAIO EXPERIMENTAL DE DOIS TONS	77
FIGURA 5.9 – MEDIDA REALIZADA NA SAÍDA DO AMPLIFICADOR PARA DOIS TONS DE ENTRADA	78
FIGURA 5.10 – APRESENTAÇÃO DOS HARMÔNICOS GERADOS PELO AMPLIFICADOR	79
FIGURA A.1 – MODELO DE SISTEMA PARA CIRCUITOS QUE APRESENTAM NÃO LINEARIDADES FRACAS	87

Lista de Tabelas

TABELA 2.1 – <i>COMPARAÇÕES ENTRE O MODELO ANALÍTICO E AS SIMULAÇÕES</i> _____	19
TABELA 2.2 – <i>COMPARAÇÕES ENTRE O MODELO ANALÍTICO E AS SIMULAÇÕES</i> _____	27
TABELA 3.1 – <i>COMPARAÇÃO ENTRE OS DISPOSITIVOS FET</i> _____	51
TABELA 4.1 – <i>CÁLCULO DAS COMPONENTES HARMÔNICAS NA CONDIÇÃO $V_{IN} > V_C$</i> _____	67
TABELA 4.2 – <i>COMPARAÇÃO PARA CONDIÇÃO $V_{IN} > V_C$</i> _____	70

Lista de Abreviaturas e Siglas

DTE – Departamento de Telecomunicações

IEE – Divisão de Engenharia Eletrônica

IEEM – Departamento de Microondas e Optoeletrônica

ITA – Instituto Tecnológico de Aeronáutica

FINATEL – Fundação do Instituto Nacional de Telecomunicações

INATEL – Instituto Nacional de Telecomunicações

RF – Radio Frequency

TV – Televisão

FET – Field Effect Transistor

BJT – Bipolar Junction Transistor

VCCS – Voltage Controller Current Source

LD MOS – Lateral Double Diffused Metal Oxide Semiconductor

ADS – Advanced Design System

DC – Direct Current

MOSFET – Metal Oxide Semiconductor Field Effect Transistor

JFET – Junction Field Effect Transistor

MESFET – Metal Semiconductor Field Effect Transistor

IM3 – Intermodulação de 3^a Ordem

IM5 – Intermodulação de 5^a Ordem

MKR – Marker

HP – Hewlett Packard

Lista de símbolos

φ	Ângulo de condução
g_m	Transcondutância para pequenos sinais
G_m	Transcondutância para grandes sinais
$g_{m(n)}$	Nova transcondutância
I_1	Corrente em função de v_1
I_d	Corrente de dreno
$I_{d(p)}$	Corrente de polarização de dreno
I_{d1}	Primeiro Harmônico de corrente de dreno de pico senoidal
I_{d2}	Segundo Harmônico de corrente de dreno de pico senoidal
I_{DC}	Corrente contínua de dreno
I_{DSS}	Corrente de dreno para tensão porta-fonte igual a zero
I_P	Corrente de pico de saída
K_n	Transcondutância do processo
L	Comprimento do canal
R	Resistência de fonte
R_G	Resistência de porta
r_{in}	Resistência incremental de entrada
$r_{in(n)}$	Nova resistência incremental de entrada
R_s	Resistência de fonte
V_1	Valor de pico da tensão de entrada
v_1	Tensão de entrada
V_b	Tensão contínua de polarização entre porta-fonte
V_{DC}	Tensão de alimentação
V_{GS}	Tensão porta-fonte
V_{in}	Tensão de entrada
V_{out}	Tensão total na saída do amplificador
$V_{out(n)}$	Harmônica n de tensão na saída do amplificador
V_r	Tensão na resistência de fonte
V_T	Tensão de desligamento
V_x	Valor mínimo para excursão do sinal
V_y	Valor máximo para excursão do sinal
W	Largura do canal

Resumo

CAMPOS, M.V. Uma Abordagem Analítica para Análise Não-Linear dos Amplificadores de RF voltada para as Estruturas do Tipo FET. Santa Rita do Sapucaí, M.G., 2005. Instituto Nacional de Telecomunicações - INATEL.

Uma das características mais importantes a ser mantida com respeito à qualidade de amplificadores genéricos do RF é a linearidade, desde que a ausência dela possa gerar uma série de efeitos e de distorções no sinal a ser transmitido. Com esta demanda constante da descoberta de tecnologias, novas imposições adicionais são determinadas nos equipamentos de transmissão, que requerem um tratamento exato da propriedade de não linearidade que aparece sempre em sistemas modernos da transmissão de sinais de TV. Idealmente, sempre nós tentamos alcançar a condição linear de operação e em consequência, o sinal de saída deve ser uma réplica da entrada. Neste caso, é possível detectar somente algumas variações na amplitude de maneira constante, bem como na fase de forma linear. A finalidade principal desta dissertação é apresentar uma aproximação teórica para o tratamento de não-linearidade, quando a estrutura eletrônica do amplificador é construída totalmente com dispositivos FET. Embora não apareça na literatura atual como modelar os efeitos não lineares do ponto de vista da teoria clássica neste campo de pesquisa, a aproximação adotada neste trabalho não somente pode ser estendida para estruturas MOS, MES e LDMOS com poucas mudanças essenciais adicionais intrínsecas de cada estrutura, mas também pode ser aplicada para amplificadores com características de não-linearidade de ordem superior.

Palavras-chave: Não-Linearidade, Comportamento Quadrático, Amplificadores de Potência de RF, Distorções Harmônicas.

Abstract

CAMPOS, M.V. An Analytical Approach for the Non-Linear Analysis of RF Amplifiers directed for the FET Structures. Santa Rita do Sapucaí, M.G., Brazil, 2005. National Institute of Telecommunication - INATEL.

One of the most important characteristics to be maintained with respect to the quality of generic RF amplifiers is the linearity since that the absence of it can generate a series of effects and distortions in the signal to be transmitted. With this constant demand of the discovery of new technologies many additional impositions are imposed on the transmission equipments, which require an accurate treatment of the non-linear property that appears whenever in modern TV transmission systems. Ideally, always we try to reach the linear condition of operation and in consequence, the output signal must to be a rejoinder of the input one. In this case, it is possible to detect only some variations on the amplitude in a constant way as well as on the phase in a linear way. The main purpose of this dissertation is to present the theoretical approach for the treatment of the non-linearity when the electronic structure of the amplifier is totally built on the FET devices. Although, did not appear in the current literature any modeling with respect to the classical theory in this field of research, the approach adopted in this work not only can be extended for MOS, MES and LDMOS structures without no additional essential changes but also can be applied for amplifiers that have non-linear characteristics with higher order.

Index Terms: Non-Linearity, Quadratic Behavior, RF Power Amplifiers, Harmonic Distortions.

Capítulo 1

INICIAIS

1.1 – INTRODUÇÃO

Um sistema linear é aquele que responde a um sinal de entrada sempre com a mesma proporção em amplitude de forma constante e fase de forma linear, independentemente do nível com que o ele é aplicado, ou seja, a saída não possui componentes de frequência além daquelas presentes no sinal de entrada. Caso esse critério não seja obedecido, ele possui um comportamento dito não-linear, que irá provocar problemas como Distorções Harmônicas e Produtos de Intermodulação.

Alguns dispositivos que possuem resposta não-linear podem trazer uma série de implicações indevidas que vem a prejudicar o bom funcionamento e desempenho do sistema. Temos, como exemplo, os amplificadores de RF do módulo de transmissão de sinais digitais que quando trabalhando nestas regiões indesejáveis podem causar interferências em canais adjacentes e/ou no seu próprio canal.

Dispositivos FET caracterizam-se por um comportamento não-linear, sendo que esta sua característica provoca distorções no sinal no domínio do tempo ou faz surgir no domínio da frequência conteúdos harmônicos que não fazem parte do sinal original. Daí a importância de termos que fazer uma análise acurada do seu funcionamento, afim de que possam ser minimizados ou até cancelados estes efeitos e interferências, mantendo dentro de parâmetros desejáveis e normas preestabelecidas de operação.

1.2 – OBJETIVO

O principal objetivo desta dissertação é verificar o efeito de distorção provocado por este comportamento não-linear em dispositivos FET. A primeira análise estará concentrada na verificação da potencialidade do modelo de um tom para características não-lineares de circuitos contendo transistores de efeito de campo (FET) usados em amplificadores de RF feita pelos autores Clarke-Hess¹, porém caberia citar que, embora este não seja o objetivo prioritário da dissertação, será feita

uma análise experimental também para dois tons e apenas uma abordagem inicial para dois ou mais tons no anexo A.

O modelo de Clarke-Hess foi descrito basicamente para transistores BJT apesar de fazer algumas referências para transistores FET. Este foi um dos principais motivos que nortearam o objetivo desta dissertação. Desta forma, o foco principal é realizar uma abordagem analítica que complemente, e verifique através de simulações, algumas análises feitas por esta referência clássica na literatura que trata de fenômenos não-lineares dos dispositivos de RF com o uso dos transistores FET. A abordagem teórica aqui tratada para transistores de efeito de campo torna a análise mais ampla e completa, já que os modelos de transistores bipolares foram referências naquele momento em que a determinada referência bibliográfica foi elaborada e até hoje não se encontram outras referências literárias que dizem a respeito deste assunto.

A dissertação será estruturada com o mesmo formato com que os autores Clarke-Hess adotaram no estudo dos modelos BJT. A abordagem analítica original é enriquecida com o incremento das simulações efetuadas com uma plataforma numérica muito eficiente que pode ser usada para dispositivos de RF e medidas em circuitos práticos com um e dois tons que irão validar o modelo apresentado na dissertação.

1.3 – APLICAÇÕES

A introdução de dispositivos FET vem sendo aplicada cada vez mais principalmente em equipamentos de telecomunicações como, por exemplo, em módulos de potência de transmissores de TV Digital, em que as normas de regulamentação são bem rígidas para este tipo de transmissão no que diz respeito às distorções e interferências. Isso faz com que seja dada a devida importância para um detalhamento de funcionamento.

1.4 – CONTRIBUIÇÕES

Baseado no texto original do livro de Clarke-Hess, esta dissertação vem propor uma extensão do modelo analítico para o FET. As novas contribuições estão

classificadas no Capítulo 4, parte do Capítulo 2, e algumas considerações no Capítulo 3 que serão discutidas ao longo do texto. Mesmo com uma pesquisa bibliográfica extensa não se encontrou muito a respeito do tema. A única referência encontrada foi modelagens feitas para transistores FET e principalmente para BJT realizada pelos autores do texto em estudo.

Outras contribuições são a verificação de alguns modelos propostos por Clarke-Hess através de simulações e medições para a constatação de sua eficácia.

1.5 – METODOLOGIA

Feita a abordagem do comportamento não-linear de transistores de efeito de campo constatando uma característica quadrática, a metodologia empregada será dada da seguinte forma.

- análise de um modelo ideal através de fontes VCCS para verificação do comportamento quadrático mostrando alguns efeitos provocados por este;
- execução de outra análise com um modelo real de transistores envolvendo polarização e algumas condições de operação com a finalidade de funcionamento e comparação com o modelo ideal;
- praticamente toda a dissertação será fundamentada em três pilares. Análise analítica ou numérica, simulação e para algumas situações há o envolvimento de ensaios experimentais e medidas;

1.6 – REVISÃO BIBLIOGRÁFICA E GENERALIDADES

Joel Vuolev² realizou um estudo referente ao comportamento não-linear em amplificadores de potência verificando distorções e principalmente efeitos de intermodulação.

Sedra-Smith³ definiu a teoria de circuitos em que um dos seus estudos é voltado para pequenos sinais envolvendo transistores FET e BJT. Também fazem considerações de cálculos para amplificadores, amplificadores diferenciais e operacionais, sendo suporte principalmente para determinação do limiar de operação entre o comportamento linear e não-linear dos transistores de efeito de campo realizada no Capítulo 4.

Clarke-Hess são o pilar desta dissertação. Ele reúne um estudo de sistemas lineares e também apresenta modelos não-lineares de BJT e FET, realizando um estudo detalhado do comportamento dos transistores BJT para um tom em amplificadores de RF, circuitos osciladores, misturadores e moduladores AM e FM, sendo fonte inspiradora para esta dissertação do mesmo tipo de modelagem detalhada de amplificadores utilizando transistores de efeito de campo.

Maas⁴ faz uma abordagem analítica de produtos de intermodulação provocados por qualquer sistema não-linear, tendo utilizado técnicas para a modelagem desses efeitos como a série de Volterra, bastante empregado em estudos com dispositivos FET, e também a técnica de Balanço Harmônico. Este estudo realizado por Maas nos orientou para uma análise inicial em dois ou mais tons realizados no anexo A.

Cripps⁵ envolve projetos com amplificadores de RF tratando seus diversos parâmetros e aplicando várias técnicas de projeto. Faz também análises e considerações para sistemas que caracterizam por comportarem de forma não-linear.

Os artigos do Yang⁶ e do Cavers⁷ trata de técnicas de pré-distorção para redução de efeitos provocados por não-linearidades. Estes artigos nos auxiliam em uma continuação dos estudos futuros aliando as técnicas de pré-distorção com os modelos analíticos propostos por nossa dissertação

Em Kenington⁸ encontra-se a teórica básica de circuitos lineares voltada para amplificadores de potência. Desta forma, Kenington nos auxilia principalmente nas montagens dos circuitos amplificadores a serem simulados.

Carson⁹ estuda amplificadores de potência em alta frequência tratando de diversos parâmetros que influenciam no funcionamento, fazendo parte do estudo técnicas de casamento de impedância sobre diversas circunstâncias.

Kreyszig¹⁰, Singeresu¹¹, Joe¹² e Spiegel¹³ abrangem todo o estudo analítico e numérico que envolve cálculos, relações trigonométricas, séries de potência e Fourier, transformada de Fourier e Laplace e também métodos de resolução numérica, sendo ferramentas matemáticas bastante utilizadas na modelagem e determinação do comportamento dos transistores de efeito de campo.

Boylestad¹⁴ reúne a teoria básica de circuitos que engloba a análise de simples componentes como diodos, capacitores e transistores aplicados em projetos

de circuitos. Desta forma, fornecendo ferramentas para análise de dispositivos em estruturas amplificadoras.

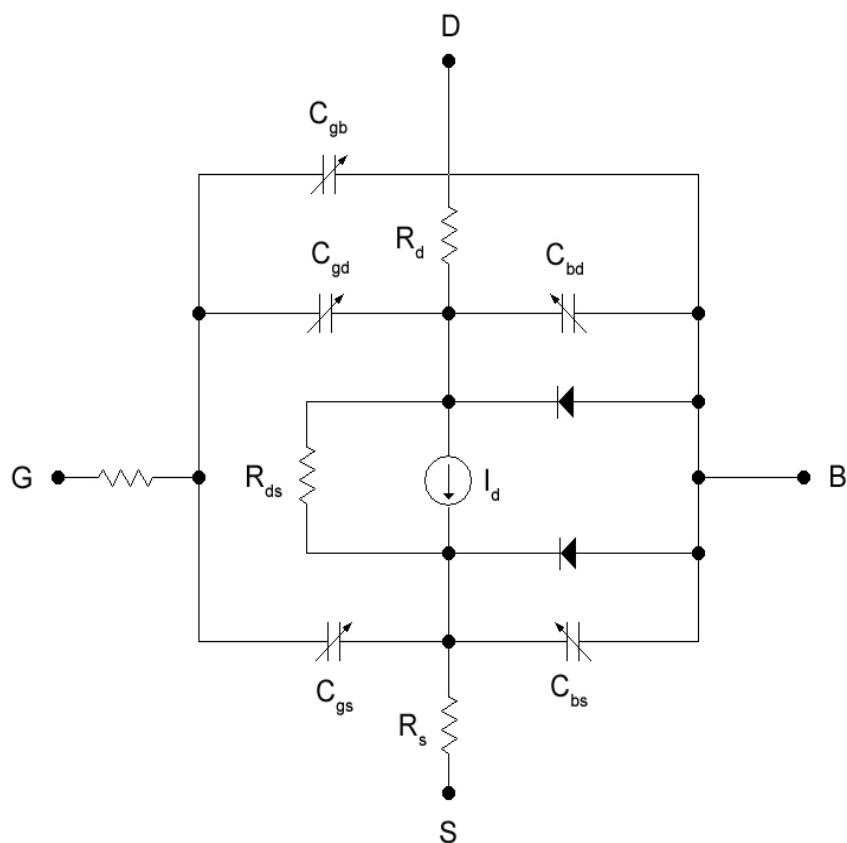


Figura 1.1 – Circuito equivalente a um transistor MOSFET adotado pela simulação

Miller-Dinh¹⁵ e Rabany¹⁶ apresentam um modelo para grandes sinais verificando o comportamento de amplificadores com tecnologia LDMOS, analisando distorções e intermodulações provocadas pela característica de funcionamento dos transistores LDMOS.

O programa ADS¹⁷ será a base para legitimar toda as definições analíticas e numéricas que simula componentes com características lineares e não-lineares em que seu manual traz todas as descrições do comportamento de todos os dispositivos, assim como os modelos dos transistores empregados na simulação como mostrado pelas Figuras 1.1 e 1.2.

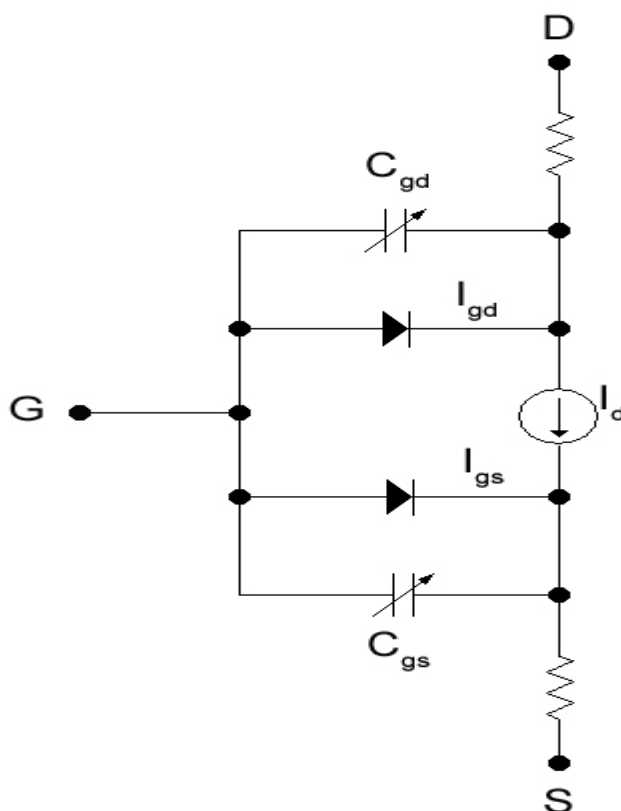


Figura 1.2 – Circuito equivalente a um transistor JFET adotado pela simulação

1.7– CONTEÚDO DA DISSERTAÇÃO

A dissertação está subdividida em duas partes principais: teórica e prática.

1. Teórica: a teoria envolve os métodos analíticos e numéricos e também a simulação sendo assim fundamentados todos os Capítulos 2, 3 e 4, em que o Capítulo 2 faz uma análise de um modelo ideal através de fontes VCCS. Já os Capítulos 3 e 4 serão realizados estudos de operação do dispositivo FET em diversas condições.
2. Prática: o Capítulo 5 é constituído de ensaios experimentais e medições de alguns módulos amplificadores construídos com transistores FET.

1.8 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 1

¹ Clarke, K.K., Hess, D.T., *Communication Circuits: Analysis and Design*, Addison-Wesley Publishing Company, 1971.

-
- ² Vuolevi, J., Rahkonen, T., *Distortion in RF Power Amplifiers*, Artech House, Norwood, MA, USA, 2003.
- ³ Sedra, A., Smith, K., *Microeletrônica*, Pearson Education do Brasil, 2000.
- ⁴ Maas, S.A., *Nonlinear Microwave Circuits*, IEEE Press, Piscataway, NJ, USA, 1988.
- ⁵ Cripps, S.C., *Advanced Techniques in RF Power Amplifier Design*, Artech House, Norwood, MA, USA, 2002.
- ⁶ Yang, Y., Wood, Y.Y., Kim, B., “New Predistortion Linearizer using Low-Frequency even-order Intermodulation Components,” *IEEE Trans. Microwave Theory Tech.*, Vol. 50, 2002.
- ⁷ Cavers, J., “Optimum Indexing in Predistorting Amplifier Linearizers”, *IEEE 47th Vehicular Technology Conference*, USA, pp. 676-80, 1997.
- ⁸ Kenington, P.B., *High-Linearity RF Amplifier Design*, Artech House, Norwood, MA, USA, 2000.
- ⁹ Carson, R.S., *High-Frequency Amplifiers*, John Wiley & Sons, New York, USA, 1975.
- ¹⁰ Kreyszig, E., *Advanced Engineering Mathematics*, John Wiley & Sons, New York, USA, 8th Ed., December, 1998.
- ¹¹ Singiresu, S.R., *Applied Numerical Methods for Engineers and Scientists*, Prentice Hall, 1st Ed., January 15, 2002.
- ¹² Joe, D., *Numerical Methods for Engineers and Scientist*, Hoffman Marcel Dekker; 2nd Ed., 2001.
- ¹³ Spiegel, M.R., *Manual de Tabelas e Fórmulas Matemáticas*, McGraw-Hill, 1979.
- ¹⁴ Boylestad, R.L., Nashelsky, L., *Electronic Devices and Circuit Theory*, 7th Ed., New Jersey, Prentice-Hall, 1999.
- ¹⁵ Miller, M., Dinh, T., “A New Empirical Large Model for Silicon RF *LDMOS FET*”, *Motorola SPS*, RF Division, 1997.
- ¹⁶ Rabany, A., Nguyen, L., Rice, D., “Memory Effect Reduction for *LDMOS* Bias Circuits”, *IEEE Microwave Journal*, Vol. 46, 2003.
- ¹⁷ Programa Advanced Design System 2002C and 2003A, Santa Barbara, CA, USA, Agilent Technologies.

Capítulo 2

ESTUDO DE DISPOSITIVOS COM COMPORTAMENTO QUADRÁTICO

2.1 – INTRODUÇÃO

A linearidade é um dos principais fatores que determinam a qualidade dos amplificadores de RF, pois não possuir tal característica gera uma série de efeitos e distorções no sinal de saída dos amplificadores. Operar de forma linear significa que o sinal de saída de um sistema tem que ser uma réplica do sinal de entrada, apenas variando a amplitude de forma constante e a fase de forma linear^{1,2,3}.

Alguns dispositivos não-lineares apresentam um comportamento quadrático. Assim será realizado um estudo que tem como objetivo apresentar os efeitos indesejáveis causados por esta característica e também os sinais ficam distorcidos por não ser amplificados na sua totalidade. Os transistores de efeito de campo (FET) são aproximados com boa precisão como dispositivos que apresentam este tipo de comportamento, sendo usados em uma gama extensa de aplicações em amplificadores de RF^{4,5}.

O estudo deste capítulo é estabelecer um modelo analítico que possa determinar estes efeitos e distorções, apresentando como nova contribuição a modelagem analítica do dispositivo FET com efeito de saturação no sinal de saída, realizando assim uma extensão dessa análise feita por Clarke-Hess que trata dos efeitos de saturação com dispositivos de característica linear, além de verificar modelos propostos por Clarke-Hess através de um simulador numérico consagrado pela comunidade científica.

Em uma primeira abordagem será realizado um estudo em um dispositivo de efeito de campo do tipo *depleção*, apresentando as seguintes características⁶:

$$I_d = \frac{1}{2} K_n \frac{W}{L} (V_{GS} - V_T)^2 \quad (2.1.1)$$

onde I_d = corrente de dreno, W = largura do canal, L = comprimento do canal, K_n = transcondutância do processo, V_{GS} = tensão apresentada na junção porta-fonte e V_T = tensão de desligamento.

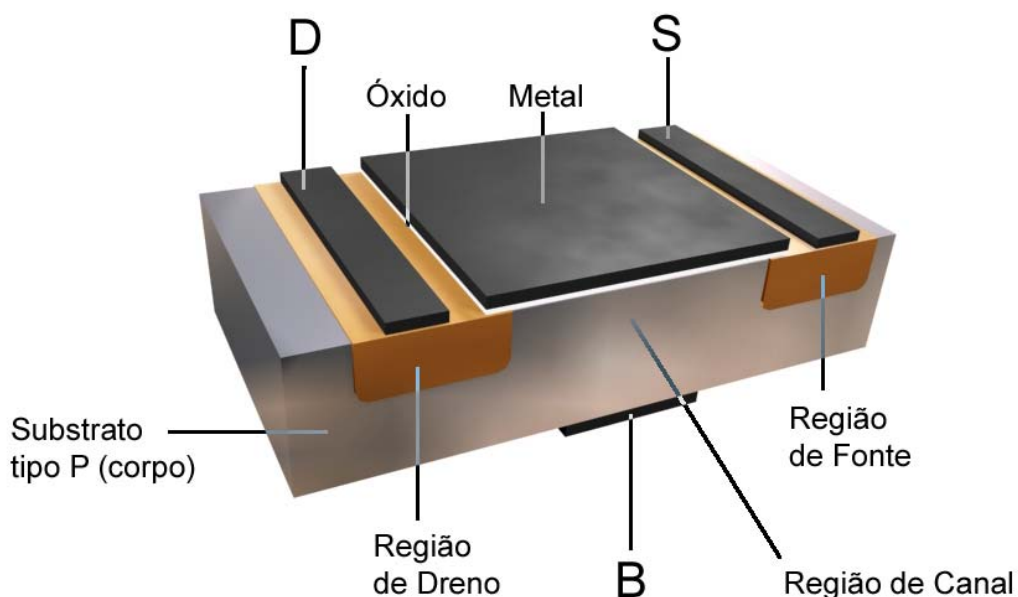


Figura 2.1 – Característica de construção de um transistor de efeito de campo

Um parâmetro para o transistor do tipo *depleção* é o valor da corrente de dreno obtido na saturação com $V_{GS} = 0$, representado por I_{DSS} .

$$I_{DSS} = \frac{1}{2} K_n \frac{W}{L} V_T^2 \quad (2.1.2)$$

Combinado as equações (2.1.1) e (2.1.2), obtém:

$$I_d = \frac{I_{DSS}}{V_T^2} (V_{GS} - V_T)^2 \quad (2.1.3)$$

$$V_{GS} = V_b + V_1 \cdot \cos \omega t \quad (2.1.4)$$

Nota-se que a tensão V_{GS} apresenta duas partes. Uma delas representando o nível DC, ou seja, a polarização do transistor; e outra, um sinal cossenoidal que representa a informação.

Partindo do princípio que não há cortes no sinal, ou seja, a tensão de entrada V_{GS} é sempre maior que a tensão de desligamento V_T , substituindo (2.1.4) em (2.1.3), teremos^{7,8}:

$$I_d(t) = \frac{I_{DSS}}{V_T^2} (V_b + V_1 \cos \omega t - V_T)^2 \quad (2.1.5)$$

Assumindo que a tensão V_x representa a composição de V_T e V_b presente em (2.1.5) pode-se determinar: $V_x = V_T - V_b$. Deste modo uma nova formulação será apresentada para a equação (2.1.6).

$$I_d(t) = \frac{I_{DSS}}{V_T^2} \left(\frac{V_1^2}{2} + \frac{V_1^2 \cdot \cos 2\omega t}{2} - 2V_1 V_x \cos \omega t + V_x^2 \right) \quad (2.1.6)$$

Pode-se verificar que uma expansão em série de Fourier para $I_d(t)$ possui apenas três termos⁹, isto é:

$$I_d(t) = I_0 + I_1 \cos \omega t + I_2 \cos 2\omega t \quad (2.1.7)$$

Comparando a expressão expandida em série de Fourier com a expressão desenvolvida em $I_d(t)$, assim como feito por Clarke-Hess, temos que:

$$I_0 = \frac{I_{DSS}}{V_T^2} \left(V_x^2 + \frac{V_1^2}{2} \right) \quad (2.1.8)$$

$$I_1 = -2 \cdot \frac{I_{DSS}}{V_T^2} V_x V_1 \quad (2.1.9)$$

$$I_2 = \frac{I_{DSS}}{V_T^2} \frac{V_1^2}{2} \quad (2.1.10)$$

2.1.1 – ANÁLISE COMPARATIVA DO MODELO ANALÍTICO COM O SOFTWARE ADS

Nesta primeira abordagem será analisada um modelo configurado com os seguintes parâmetros: $I_{DSS} = 16$ (mA), $V_T = -4$ (V), e $v_i = 2 \cdot \cos(4 \cdot \pi \cdot 10^7 t)$ (V), $V_b = -2$ (V) para o modelo analítico, desta forma obtém-se uma corrente de saída, onde v_i é a informação dada na entrada V_{GS} .

$$I_d(t) = [6 + 8 \cos(4 \cdot \pi \cdot 10^7 t) + 2 \cos(8 \cdot \pi \cdot 10^7 t)] \text{ (mA)} \quad (2.1.11)$$

2.1.2 – SIMULAÇÃO USANDO O SOFTWARE ADS

O objetivo da simulação¹⁰ é fornecer uma maior confiabilidade dos resultados, comparando a convergência daqueles obtidos com o modelo analítico com aquelas oriundas dos modelos simulados¹¹. Assim, fazendo o uso da plataforma

ADS, realizamos uma análise da característica quadrática entre a tensão de entrada e a corrente de saída. As aproximações obtidas com uma rede de diodos, resistores e baterias, e uma fonte VCCS, buscam compreender os efeitos causados no sinal de saída.

Esta aproximação pode ser realizada através de uma fonte de corrente controlada por tensão VCCS que representa o comportamento quadrático dado através do polinômio como mostrado na Figura 2.2, e o conjunto diodo-fonte de tensão que consegue determinar com exatidão a caracterização da tensão de desligamento.

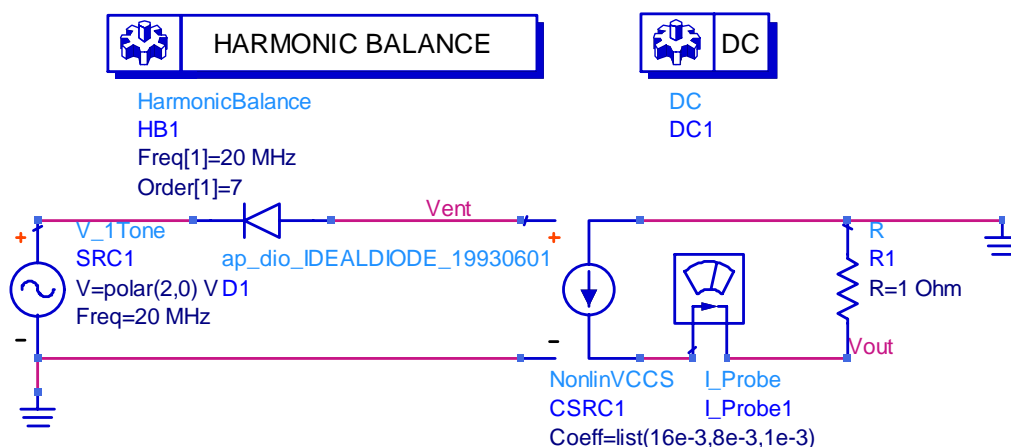


Figura 2.2 – Circuito equivalente a um dispositivo com característica quadrática

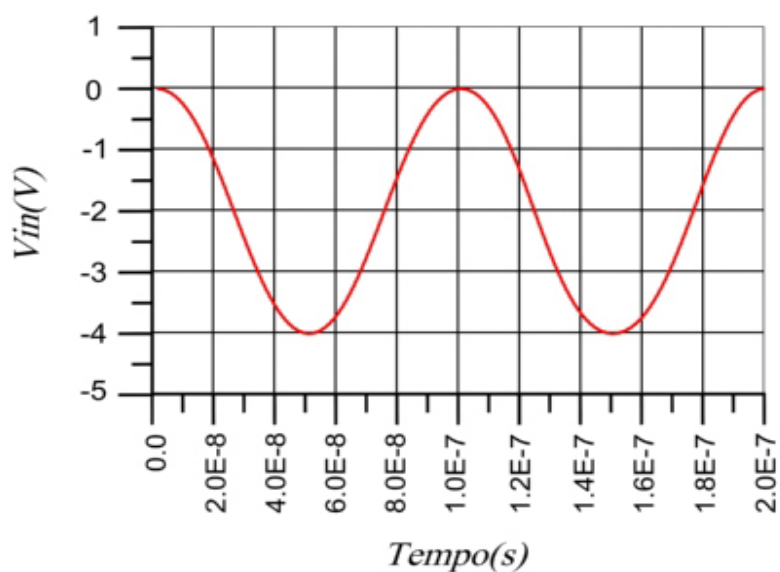


Figura 2.3 – Sinal de entrada com apenas um tom e mais um nível DC

A Figura 2.2 mostra um circuito equivalente do modelo proposto que envolve os simuladores do Balanço Harmônico e do nível DC.

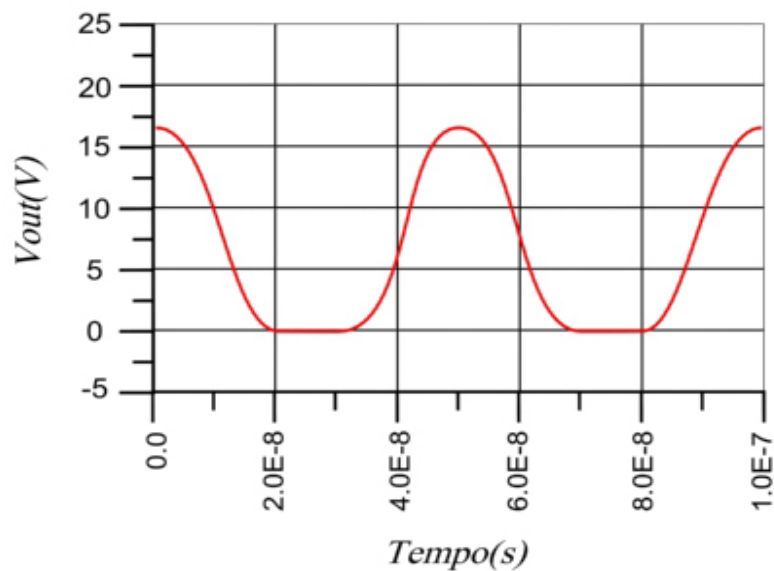
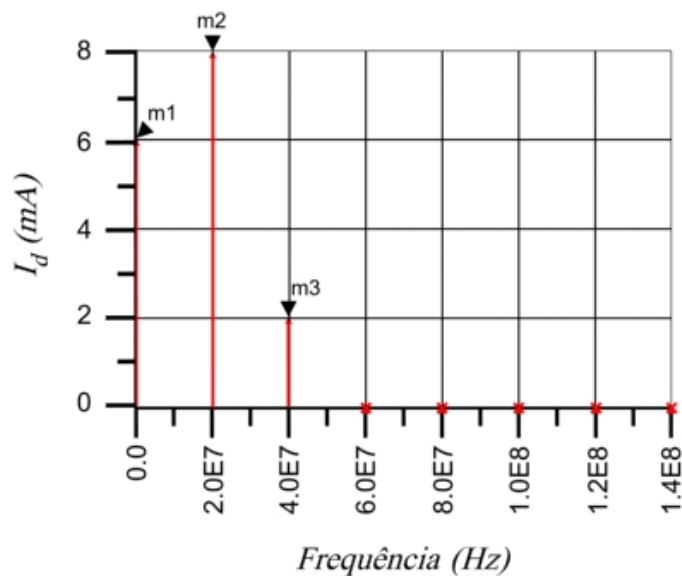


Figura 2.4 – Sinal da tensão de saída normalizada em 1Ω



m1
freq=0.000Hz
mag(HB.I_Probe1.i)=6.00m

m2
freq=20.000MHz
mag(HB.I_Probe1.i)=8.00m

m3
freq=40.000MHz
mag(HB.I_Probe1.i)=2.00m

Figura 2.5 – Sinal da corrente de saída provocada pela característica quadrática

A Figura 2.3 mostra o sinal de entrada senoidal mais uma tensão DC que representa a polarização. Já a Figura 2.4 mostra a tensão de saída no domínio do tempo que apresenta distorção na sua forma de onda provocada pela característica quadrática e como foi normalizada por um resistor de 1Ω , esta também representa o comportamento da corrente de saída.

A Figura 2.5 mostra a corrente de saída distorcida, visualizada no domínio da frequência.

De acordo com a Figura 2.5, pode-se retirar como informação a corrente de saída como mostrada na equação (2.1.12).

$$I_d(t) = [6 + 8 \cos(4 \cdot \pi \cdot 10^7 t) + 2 \cos(8 \cdot \pi \cdot 10^7 t)] \text{ (mA)} \quad (2.1.12)$$

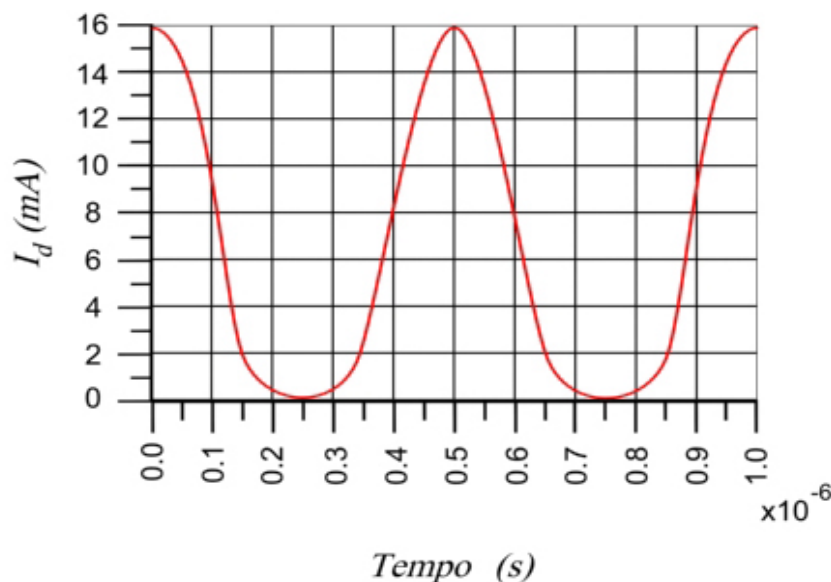


Figura 2.6 – Sinal da corrente de saída plotada analiticamente¹².

2.1.3 – CONCLUSÃO

Analisando os resultados do modelo analítico e comparando estes dados com a simulação nota-se que houve convergência, o que permite concluir que esta primeira abordagem da característica quadrática causa um efeito indesejável que é o surgimento de uma componente harmônica de segunda ordem, provocando assim a distorção no sinal como mostrada nas Figuras 2.4 e 2.5.

2.2 – DISTORÇÕES PROVOCADAS POR APENAS PARTE DO SINAL SER AMPLIFICADA

Um efeito bastante indesejado é provocado por um sinal não ser amplificado por completo, ou seja, apenas uma porção deste sinal apresenta-se na região ativa. Esta característica é causada ou por uma polarização mal realizada ou mesmo porque em grandes sinais o ponto quiescente de operação determinado pela polarização *flutua* de acordo o sinal. No caso da distorção provocada por apenas parte do sinal ser amplificada uma série de harmônicos é gerada, que será alvo central dos estudos^{13,14,15}, neste parágrafo.

O tratamento analítico aqui abordado segue a mesma linha traçada pelos autores Clarke-Hess que foi estruturada para os dispositivos com característica linear e quadrática, e neste caso será enfatizado para estruturas FET.

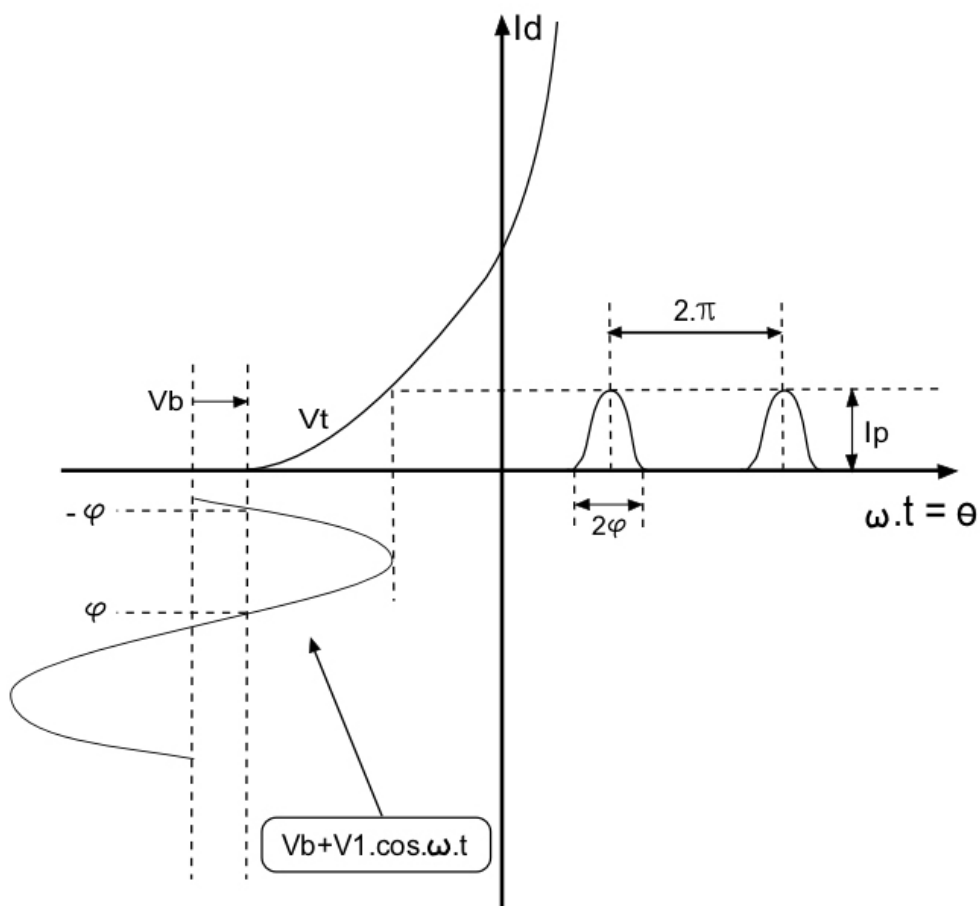


Figura 2.7 – Resposta de uma característica quadrática com parte do sinal amplificado

O caso analisado em questão é um sinal ser em grande parte menor que a tensão V_T , ou seja, apenas a porção do sinal que for maior que V_T será transferida para a saída.

Sabendo-se que o dispositivo comporta-se de maneira quadrática e analisando a Figura 2.7, tem-se:

$$I_p = \frac{I_{DSS}}{V_T} (V_1 - V_x)^2 \quad (2.2.1)$$

$$I_d = \frac{I_{DSS}}{V_T} (V_1 \cos \omega t - V_x)^2 \quad (2.2.2)$$

$$V_x = V_T - V_b \quad (2.2.3)$$

$$\varphi = \cos^{-1} \frac{V_x}{V_1} \quad (2.2.4)$$

Assim, fazendo uma relação entre a corrente $I_d(t)$ e a corrente de pico I_p , obtém-se:

$$I_d = I_p \left(\frac{\cos \omega t - \cos \varphi}{1 - \cos \varphi} \right)^2 \quad (2.2.5)$$

O sinal de saída $I_d(t)$ apresentará distorções. Sendo assim, serão determinadas suas harmônicas através da série do cosseno de Fourier¹⁶, isto é, assumimos que:

$$f(t) = a_0 + \sum_{n=1}^{\infty} a_n \cdot \cos n \cdot \omega t \quad (2.2.6)$$

$$a_0 = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \cdot dt \quad (2.2.7)$$

$$a_n = \frac{2}{T} \int_{-T/2}^{T/2} f(t) \cdot \cos(n \cdot \omega t) \cdot dt \quad (2.2.8)$$

É usualmente aconselhável mudar a variável independente temporal, para um ângulo em radianos, isto é definindo-se $\theta = \omega t$, e considerando a forma de onda simétrica em torno de $\theta = 0$, temos:

$$a_0 = \frac{1}{\pi} \int_0^{\pi} f\left(\frac{\theta}{\omega}\right) \cdot d\theta \quad (2.2.9)$$

$$a_n = \frac{2}{\pi} \int_0^\pi f\left(\frac{\theta}{\omega}\right) \cos(n\theta) d\theta \quad (2.2.10)$$

Obtendo as harmônicas que compõem o sinal de saída $I_d(t)$ através do desenvolvimento das integrais, temos:

$$I_0 = \frac{I_p}{\pi} \int_0^\varphi \left(\frac{\cos \theta - \cos \varphi}{1 - \cos \varphi} \right)^2 d\theta \quad (2.2.11)$$

$$I_0 = \frac{I_p}{\pi} \cdot \frac{\varphi - \frac{3}{4} \sin 2\varphi + \frac{\varphi}{2} \cos 2\varphi}{(1 - \cos \varphi)^2} \quad (2.2.12)$$

$$I_1 = \frac{2I_p}{\pi} \int_0^\varphi \left(\frac{\cos \theta - \cos \varphi}{1 - \cos \varphi} \right)^2 \cos \theta d\theta \quad (2.2.13)$$

$$I_1 = \frac{2I_p}{\pi} \cdot \frac{\frac{3}{4} \sin \varphi - \varphi \cos \varphi + \frac{1}{12} \sin 3\varphi}{(1 - \cos \varphi)^2} \quad (2.2.14)$$

$$I_2 = \frac{2I_p}{\pi} \int_0^\varphi \left(\frac{\cos \theta - \cos \varphi}{1 - \cos \varphi} \right)^2 \cos(2\theta) d\theta \quad (2.2.15)$$

$$I_2 = \frac{2I_p}{\pi} \cdot \frac{\frac{\varphi}{4} - \frac{1}{6} \sin 2\varphi + \frac{1}{48} \cos 4\varphi}{(1 - \cos \varphi)^2} \quad (2.2.16)$$

Para $n > 2$, temos que:

$$I_n = \frac{2I_p}{\pi} \int_0^\varphi \left(\frac{\cos \theta - \cos \varphi}{1 - \cos \varphi} \right)^2 \cos(n\theta) d\theta \quad (2.2.17)$$

$$I_n = \frac{2I_p}{\pi} \cdot \frac{(4 - n^2) \sin n\varphi + (n-1)(n-2) \sin n\varphi \cos 2\varphi + 3n \sin(n-2)\varphi}{(n^2 - 1)(n^2 - 4)n(1 - \cos \varphi)^2} \quad (2.2.18)$$

Obtendo desta forma a expressão genérica:

$$I_d(t) = I_0 + \sum_{n=1}^{\infty} I_n \cos n.\omega.t \quad (2.2.19)$$

Fica bem evidenciado nas equações (2.2.12), (2.2.14), (2.2.16) e (2.2.18) a determinação das componentes harmônicas da corrente de saída, assim como apresentado por Clarke-Hess.

2.2.1 – ESTUDO DE CASO COM O USO DA PLATAFORMA ADS

Analisando da mesma forma como proposta no item 2.1, ou seja, usando o modelo analítico e o ADS como ferramenta de simulação para lhe dar maior legitimidade, será realizado o estudo com as características apresentadas a seguir: $I_{DSS} = 16 \text{ (mA)}$, $V_T = -4 \text{ (V)}$, $V_b = -5 \text{ (V)}$ e $v_I = 2. \cos(4. \pi.10^7) \text{ (V)}$. Neste caso, obtém-se uma corrente de saída na forma:

$$I_d(t) = [173 + 320. \cos(4. \pi.10^7) + 253. \cos(8. \pi.10^7) + 165. \cos(12. \pi.10^7) + 82. \cos(16. \pi.10^7) + 23. \cos(20. \pi.10^7)] (\mu A) \quad (2.2.20)$$

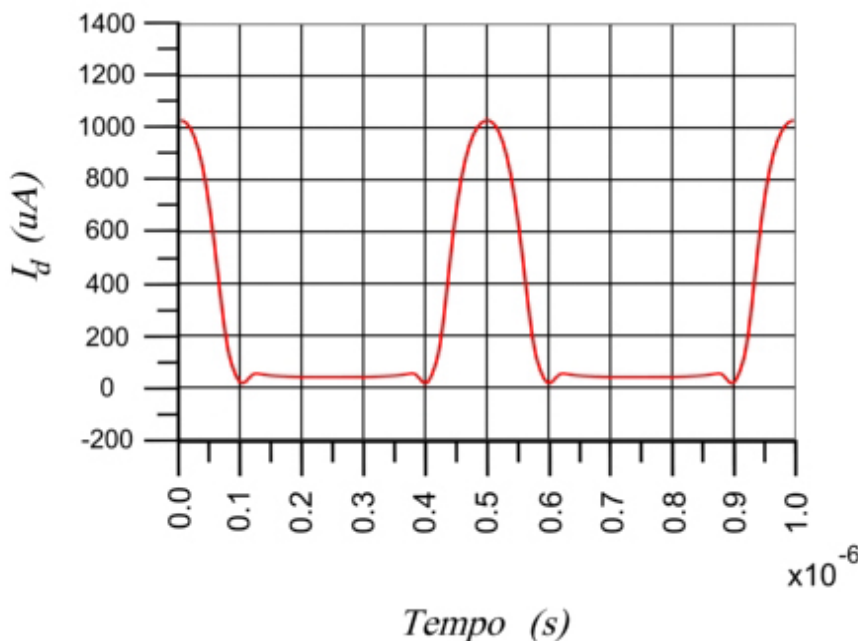


Figura 2.8 – Forma de onda de I_d determinada analiticamente

2.2.2 – RESULTADOS OBTIDOS COM A SIMULAÇÃO

Serão usados um circuito equivalente composto de uma rede de diodos, baterias, resistores e uma fonte do tipo VCCS, como já citado anteriormente.

A Figura 2.9 mostra um circuito equivalente que representa o comportamento quadrático, expondo também a limitação da porção do sinal que será transferida para a saída do dispositivo. Esta limitação é dada pelo conjunto diodo-fonte de tensão que representa exatamente a tensão de desligamento V_T .

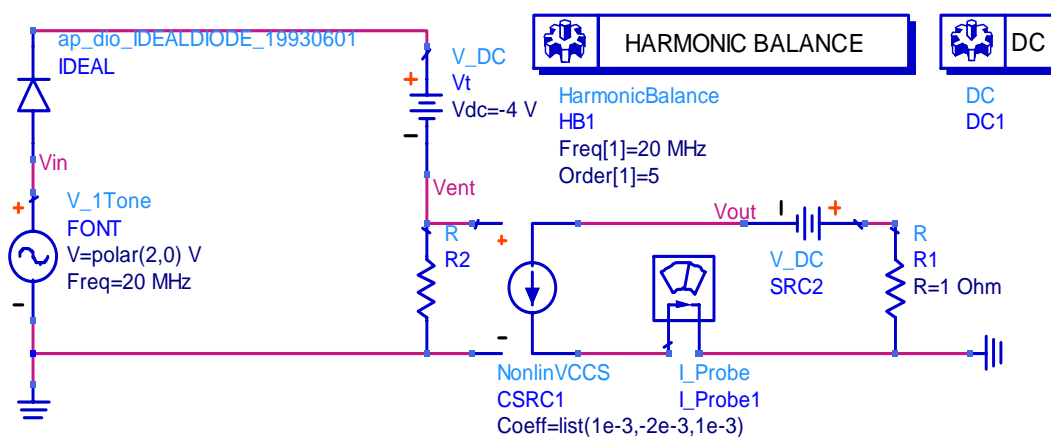


Figura 2.9 – Circuito equivalente ao modelo quadrático com parte do sinal transferido

A Figura 2.10 mostra a tensão de entrada com um nível DC que representa a polarização do sinal.

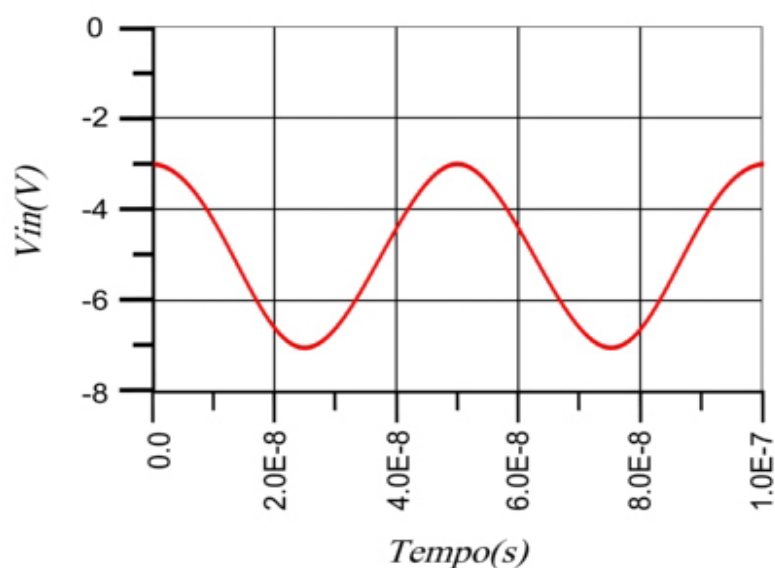


Figura 2.10 – Sinal de entrada com apenas um tom e mais um nível DC

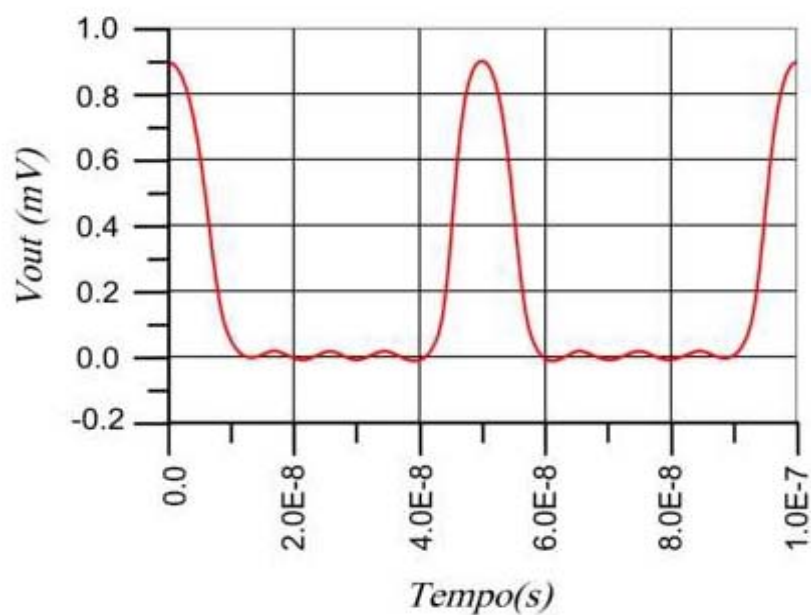
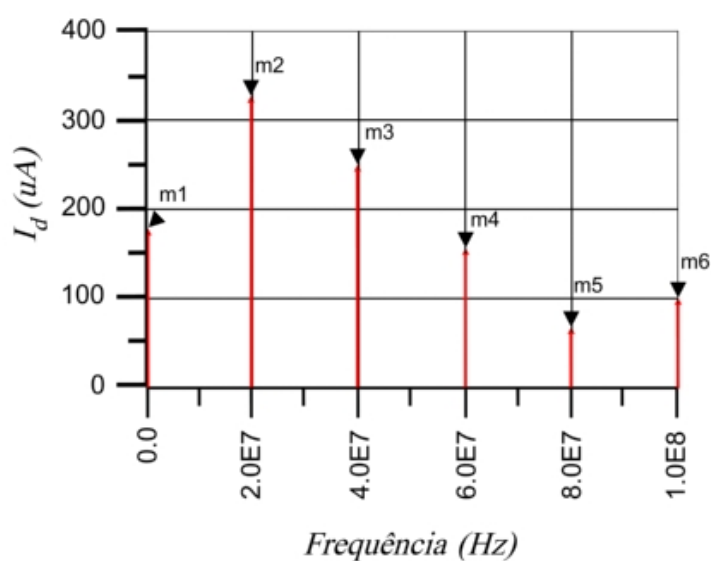


Figura 2.11 – Sinal da tensão de saída distorcido e normalizado em 1Ω



m1 freq=0.000Hz mag(HB.Vout)=173.88u	m2 freq=20.000MHz mag(HB.Vout)=325.13u	m3 freq=40.000MHz mag(HB.Vout)=258.75u
m4 freq=60.000MHz mag(HB.Vout)=160.26u	m5 freq=80.000MHz mag(HB.Vout)=46.74u	m6 freq=100.000MHz mag(HB.Vout)=63.57u

Figura 2.12 – Conteúdo harmônico da corrente de saída

A Figura 2.11 mostra a forma tensão de saída e, conseqüentemente, a forma da corrente de saída, pois esta se encontra normalizada em 1Ω . Nota-se que o sinal está bastante distorcido, por causa não apenas do comportamento quadrático, mas também por apenas uma porção do ciclo ter sido transferida.

A Figura 2.12 é a representação de uma outra forma do sinal de saída, apresentada no domínio da frequência, mostrando assim as componentes harmônicas que compõem o sinal. Desta forma, pode-se apresentar a composição harmônica da corrente de saída da seguinte forma:

$$I_d(t) = [173,88 + 325,13 \cdot \cos(4 \cdot \pi \cdot 10^7) + 258,75 \cdot \cos(8 \cdot \pi \cdot 10^7) + 160,26 \cdot \cos(12 \cdot \pi \cdot 10^7) + 46,74 \cdot \cos(16 \cdot \pi \cdot 10^7) + 63,57 \cdot \cos(20 \cdot \pi \cdot 10^7)] (\mu A) \quad (2.2.21)$$

2.2.3 – CONCLUSÃO

Comparando o modelo analítico com o simulado, pode-se observar que houve uma expressiva coerência entre os resultados. As respostas de ambos os modelos não são absolutamente iguais, o que pode ser justificado pelo fato que na simulação com o balanço harmônico, foi feito um truncamento no termo de quinta ordem. No caso de procedermos à análise com uma aproximação de ordem mais elevada, haverá uma maior convergência, conforme apresentado na Tabela 2.1.

Tabela 2.1 – Comparações entre o modelo analítico e as simulações

<i>Componente Harmônico</i>	<i>Modelo analítico</i>	<i>Simulação 5ª Ordem</i>	<i>Simulação 6ª Ordem</i>
<i>DC</i>	<i>173 μA</i>	<i>173,88 μA</i>	<i>172,52 μA</i>
<i>1ª Harmônico</i>	<i>320 μA</i>	<i>325,13 μA</i>	<i>320,27 μA</i>
<i>2ª Harmônico</i>	<i>253 μA</i>	<i>258,75 μA</i>	<i>251,46 μA</i>
<i>3ª Harmônico</i>	<i>165 μA</i>	<i>160,26 μA</i>	<i>157,83 μA</i>
<i>4ª Harmônico</i>	<i>82 μA</i>	<i>46,74 μA</i>	<i>62 μA</i>
<i>5ª Harmônico</i>	<i>23 μA</i>	<i>63,57 μA</i>	<i>16,42 μA</i>

2.3 – DISTORÇÕES PROVOCADAS TAMBÉM POR EFEITO DA SATURAÇÃO

Na presença de grandes sinais eventualmente poderá ser constatada a ocorrência da saturação, podendo ser bastante abrupta. Neste caso, uma modelagem pode ser feita através do uso de uma característica quadrática por partes com múltiplos segmentos, onde V_x e V_y são os limitantes do máximo e do mínimo em que o sinal pode excursionar, como mostrado na Figura 2.13.

Partindo do mesmo princípio adotado no item 2.2, este modelo pode ser encontrado pela subtração direta da série de Fourier para um trem de pulsos com picos senoidais de amplitudes I_{p1} e I_{p2} , conforme mostrado na Figura 2.13¹⁷. Sendo os ângulos de condução $2\varphi_1$ e $2\varphi_2$, respectivamente. Assim uma nova série pode ser expressa pela subtração dos coeficientes correspondentes das séries de Fourier originais de cada trem de pulsos.

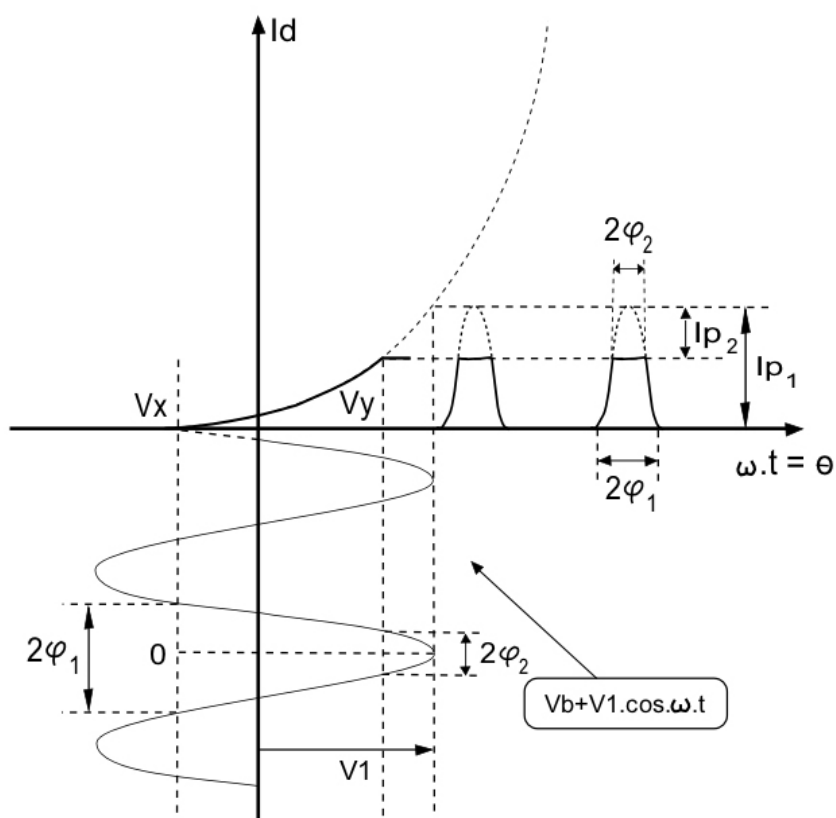


Figura 2.13 – Resposta do modelo quadrático com limitações de amplificação

$$I_{p1} = \frac{I_{DSS}}{V_T^2} (V_1 - V_x)^2 \quad (2.3.1)$$

$$I_{d1} = \frac{I_{DSS}}{V_T^2} (V_1 \cos \omega t - V_x)^2 \quad (2.3.2)$$

$$V_x = V_T - V_b \quad (2.3.3)$$

$$\varphi_1 = \cos^{-1} \frac{V_x}{V_1} \quad (2.3.4)$$

$$I_{d1} = I_{p1} \left(\frac{\cos \theta - \cos \varphi_1}{1 - \cos \varphi_1} \right)^2 \quad (2.3.5)$$

De forma análoga, pode-se definir também:

$$I_{p2} = \frac{I_{DSS}}{V_T^2} (V_1 - V_y)^2 \quad (2.3.6)$$

$$I_{d2} = \frac{I_{DSS}}{V_T^2} (V_1 \cos \omega t - V_y)^2 \quad (2.3.7)$$

$$\varphi_2 = \cos^{-1} \frac{V_y}{V_1} \quad (2.3.8)$$

$$I_{d2} = I_{p2} \left(\frac{\cos \theta - \cos \varphi_2}{1 - \cos \varphi_2} \right)^2 \quad (2.3.9)$$

Desenvolvendo da mesma forma como apresentada no item 2.2, pode-se obter a série de cosseno de Fourier para o sinal I_{d1} :

$$I_{(1)0} = \frac{I_{p1}}{\pi} \int_0^{\varphi_1} \left(\frac{\cos \theta - \cos \varphi_1}{1 - \cos \varphi_1} \right)^2 d\theta \quad (2.3.10)$$

$$I_{(1)0} = \frac{I_{p1}}{\pi} \cdot \frac{\varphi_1 - \frac{3}{4} \sin 2\varphi_1 + \frac{\varphi_1}{2} \cos 2\varphi_1}{(1 - \cos \varphi_1)^2} \quad (2.3.11)$$

$$I_{(1)1} = \frac{2.I_{p1}}{\pi} \int_0^{\varphi_1} \left(\frac{\cos \theta - \cos \varphi_1}{1 - \cos \varphi_1} \right)^2 \cdot \cos \theta d\theta \quad (2.3.12)$$

$$I_{(1)1} = \frac{2.I_{p1}}{\pi} \cdot \frac{\frac{3}{4} \sin \varphi_1 - \varphi_1 \cos \varphi_1 + \frac{1}{12} \sin 3\varphi_1}{(1 - \cos \varphi_1)^2} \quad (2.3.13)$$

$$I_{(1)2} = \frac{2.I_{p1}}{\pi} \int_0^{\varphi_1} \left(\frac{\cos \theta - \cos \varphi_1}{1 - \cos \varphi_1} \right)^2 \cdot \cos 2\theta \cdot d\theta \quad (2.3.14)$$

$$I_{(1)2} = \frac{2.I_{p1}}{\pi} \cdot \frac{\frac{\varphi_1}{4} - \frac{1}{6} \sin 2\varphi_1 + \frac{1}{48} \cos 4\varphi_1}{(1 - \cos \varphi_1)^2} \quad (2.3.15)$$

Para $n > 2$, tem-se:

$$I_{(1)n} = \frac{2.I_{p1}}{\pi} \int_0^{\varphi_1} \left(\frac{\cos \theta - \cos \varphi_1}{1 - \cos \varphi_1} \right)^2 \cdot \cos n\theta \cdot d\theta \quad (2.3.16)$$

$$I_{(1)n} = \frac{2.I_{p1}}{\pi} \cdot \frac{(4 - n^2) \sin n\varphi_1 + (n-1)(n-2) \sin n\varphi_1 \cos 2\varphi_1 + 3n \sin(n-2)\varphi_1}{(n^2 - 1)(n^2 - 4)n(1 - \cos \varphi_1)^2} \quad (2.3.17)$$

Desta forma, tem-se:

$$I_{d1}(t) = I_{(1)0} + \sum_{n=1}^{\infty} I_{(1)n} \cdot \cos n\omega t \quad (2.3.18)$$

De forma análoga, pode-se desenvolver a série para I_{d2} , que permite escrever:

$$I_{(2)0} = \frac{I_{p2}}{\pi} \int_0^{\varphi_2} \left(\frac{\cos \theta - \cos \varphi_2}{1 - \cos \varphi_2} \right)^2 \cdot d\theta \quad (2.3.19)$$

$$I_{(2)0} = \frac{I_{p2}}{\pi} \cdot \frac{\frac{\varphi_2}{4} - \frac{3}{4} \sin 2\varphi_2 + \frac{\varphi_2}{2} \cos 2\varphi_2}{(1 - \cos \varphi_2)^2} \quad (2.3.20)$$

$$I_{(2)1} = \frac{2.I_{p2}}{\pi} \int_0^{\varphi_2} \left(\frac{\cos \theta - \cos \varphi_2}{1 - \cos \varphi_2} \right)^2 \cdot \cos \theta \cdot d\theta \quad (2.3.21)$$

$$I_{(2)1} = \frac{2.I_{p2}}{\pi} \cdot \frac{\frac{3}{4} \sin \varphi_2 - \varphi_2 \cos \varphi_2 + \frac{1}{12} \sin 3\varphi_2}{(1 - \cos \varphi_2)^2} \quad (2.3.22)$$

$$I_{(2)2} = \frac{2.I_{p2}}{\pi} \int_0^{\varphi_2} \left(\frac{\cos \theta - \cos \varphi_2}{1 - \cos \varphi_2} \right)^2 \cdot \cos 2\theta \cdot d\theta \quad (2.3.23)$$

$$I_{(2)2} = \frac{2.I_{p2}}{\pi} \cdot \frac{\frac{\varphi_2}{4} - \frac{1}{6} \sin 2\varphi_2 + \frac{1}{48} \cos 4\varphi_2}{(1 - \cos \varphi_2)^2} \quad (2.3.24)$$

Para $n > 2$, tem-se:

$$I_{(2)n} = \frac{2.I_{p2}}{\pi} \int_0^{\varphi_2} \left(\frac{\cos \theta - \cos \varphi_2}{1 - \cos \varphi_2} \right)^2 \cos n\theta \cdot d\theta \quad (2.3.25)$$

$$I_{(2)n} = \frac{2.I_{p2}}{\pi} \cdot \frac{(4 - n^2) \sin n\varphi_2 + (n-1)(n-2) \sin n\varphi_2 \cos 2\varphi_2 + 3n \sin(n-2)\varphi_2}{(n^2 - 1)(n^2 - 4)n(1 - \cos \varphi_2)^2} \quad (2.3.26)$$

O que permite concluir que:

$$I_{d2}(t) = I_{(2)0} + \sum_{n=1}^{\infty} I_{(2)n} \cos n\omega t \quad (2.3.27)$$

De forma análoga realizada pelos autores Clarke-Hess que propuseram a modelagem do efeito de saturação para dispositivos com característica linear, foi feita a mesma análise voltada para dispositivos com característica quadrática. Então cabe enfatizar a contribuição desta modelagem. Deste modo, pode-se destacar as equações (2.3.20), (2.3.22), (2.3.24), (2.3.26) e (2.3.28) como não existentes para este tipo de análise.

Assim, encontram-se os coeficientes da série do cosseno de Fourier para seus respectivos trens de pulsos. Desta forma, pode-se obter a nova série pela subtração dos coeficientes encontrados nas equações (2.3.18) e (2.3.27) e que está apresentado na forma:

$$I_d(t) = I_{(1)0} - I_{(2)0} + \sum_{n=1}^{\infty} (I_{(1)n} - I_{(2)n}) \cos n.\omega.t \quad (2.3.28)$$

2.3.1– ESTUDO PARA VERIFICAR OS EFEITOS PROVOCADOS PELA SATURAÇÃO

Usando os mesmos parâmetros no estudo de caso já realizado no item 2.2.1, anulando V_b , isto é, $V_b = 0$ (V), fazendo $v_I = 5. \cos(4. \pi. 10^7)$ (V) e atribuindo para o novo parâmetro $V_y = 4$ (V), pode-se obter as duas séries do cosseno de Fourier que estão apresentadas nas relações a seguir:

$$I_{d1}(t) = [28,3 + 40,2 \cos(4. \pi. 10^7) + 12,3 \cos(8. \pi. 10^7) + 0,155 \cos(12. \pi. 10^7) - 0,132 \cos(16. \pi. 10^7)] \text{ (mA)} \quad (2.3.29)$$

$$I_{d2}(t) = [0,12 + 0,2 \cos(4. \pi. 10^7) + 0,2 \cos(8. \pi. 10^7) + 0,165 \cos(12. \pi. 10^7) + 0,132 \cos(16. \pi. 10^7)] \text{ (mA)} \quad (2.3.30)$$

A subtração destas séries permite determinar a série original do sinal de saída, como apresentada na equação (2.3.31).

$$I_d(t) = [28,18 + 40 \cos(4. \pi. 10^7) + 12,1 \cos(8. \pi. 10^7) + 0,01 \cos(12. \pi. 10^7) + 0,264 \cos(16. \pi. 10^7)] \text{ (mA)} \quad (2.3.31)$$

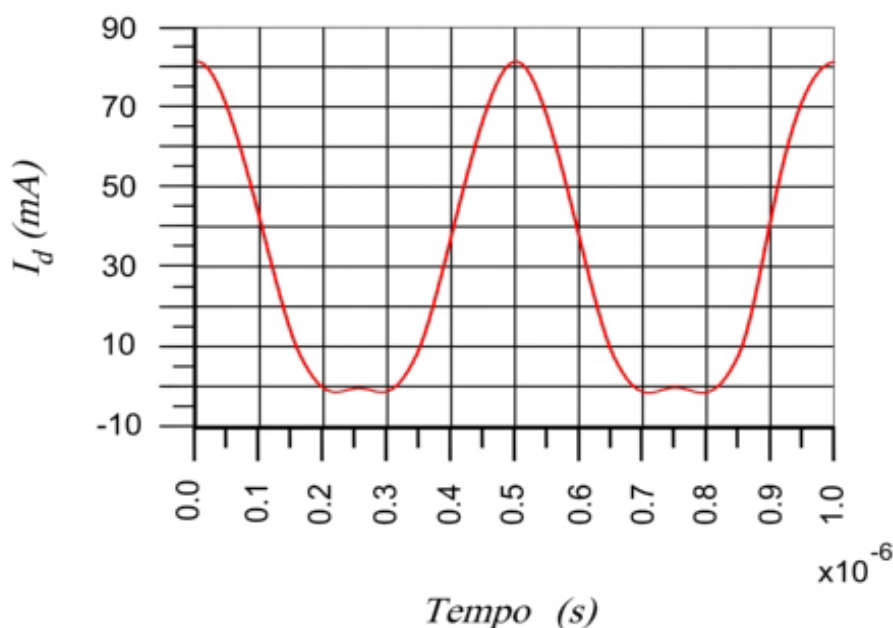


Figura 2.14 – Corrente de saída I_d determinada analiticamente

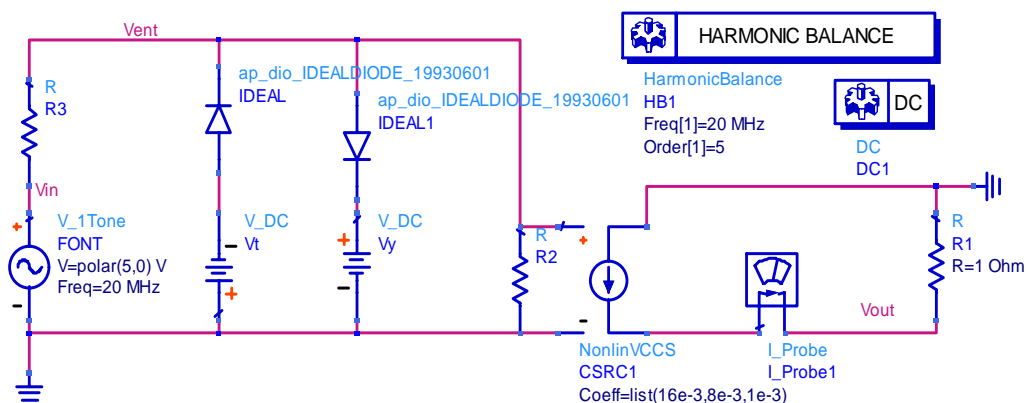


Figura 2.15 – Circuito equivalente do modelo quadrático com limitações de operação

A Figura 2.15 mostra um circuito equivalente em que a limitação de excursão do sinal é determinada pelos dois conjuntos de diodo-fonte de tensão, no qual um representa a limitação da tensão de desligamento e o outro corresponde aproximadamente ao nível de saturação.

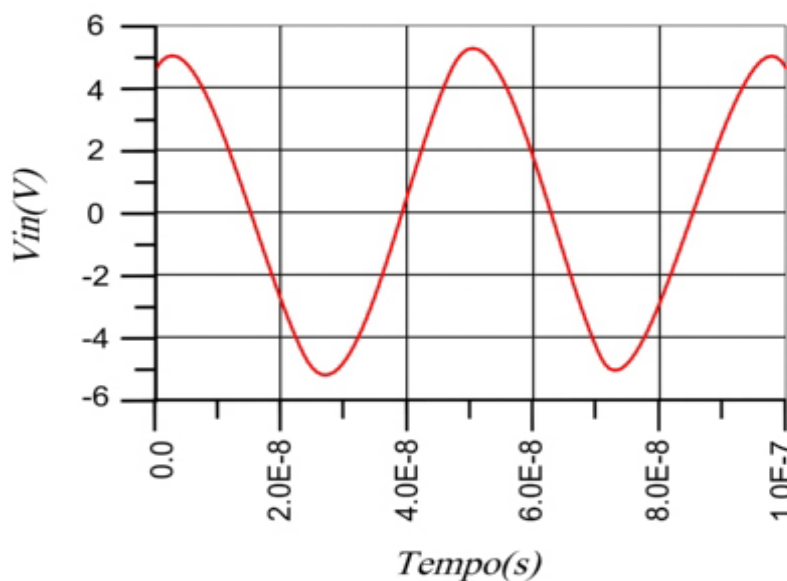


Figura 2.16 – Tensão de entrada (um tom)

A Figura 2.16 apresenta o sinal de entrada com apenas um tom e sem nível DC, enquanto que a Figura 2.17 apresenta o sinal com suas limitações de desligamento e de saturação.

Da mesma forma como apresentada nos estudos anteriores, a Figura 2.18 mostra a tensão de saída normalizada, caracterizando assim também a corrente de saída. Observa-se que a forma de onda apresenta-se distorcida, o que pode ser

justificado pela limitação da excursão do sinal através de V_x e V_y e pela característica quadrática.

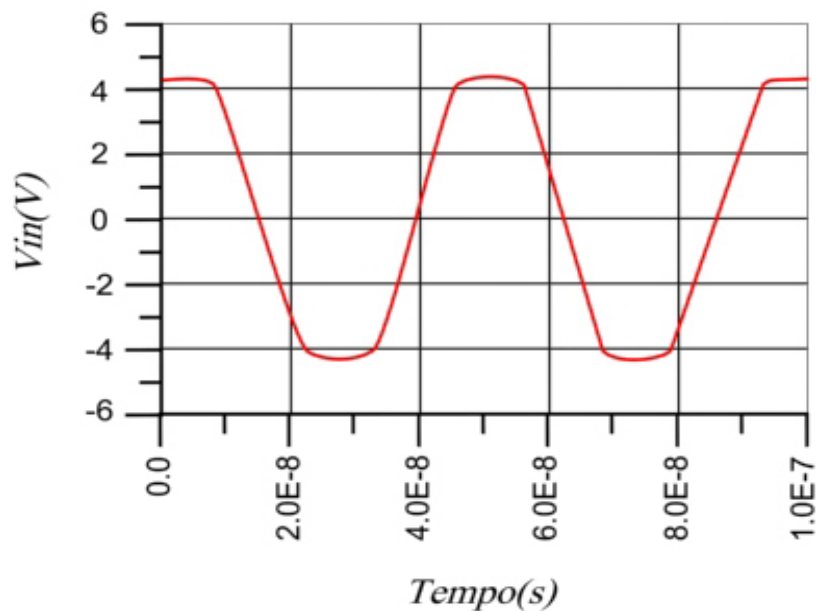


Figura 2.17 – Tensão de entrada após a limitação de excursão do sinal

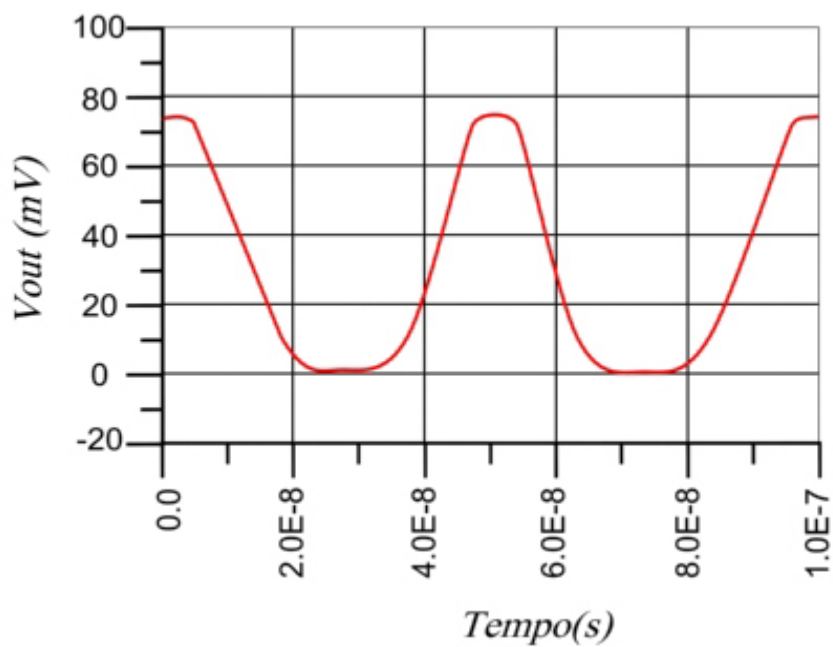


Figura 2.18 – Tensão de saída normalizada em 1Ω

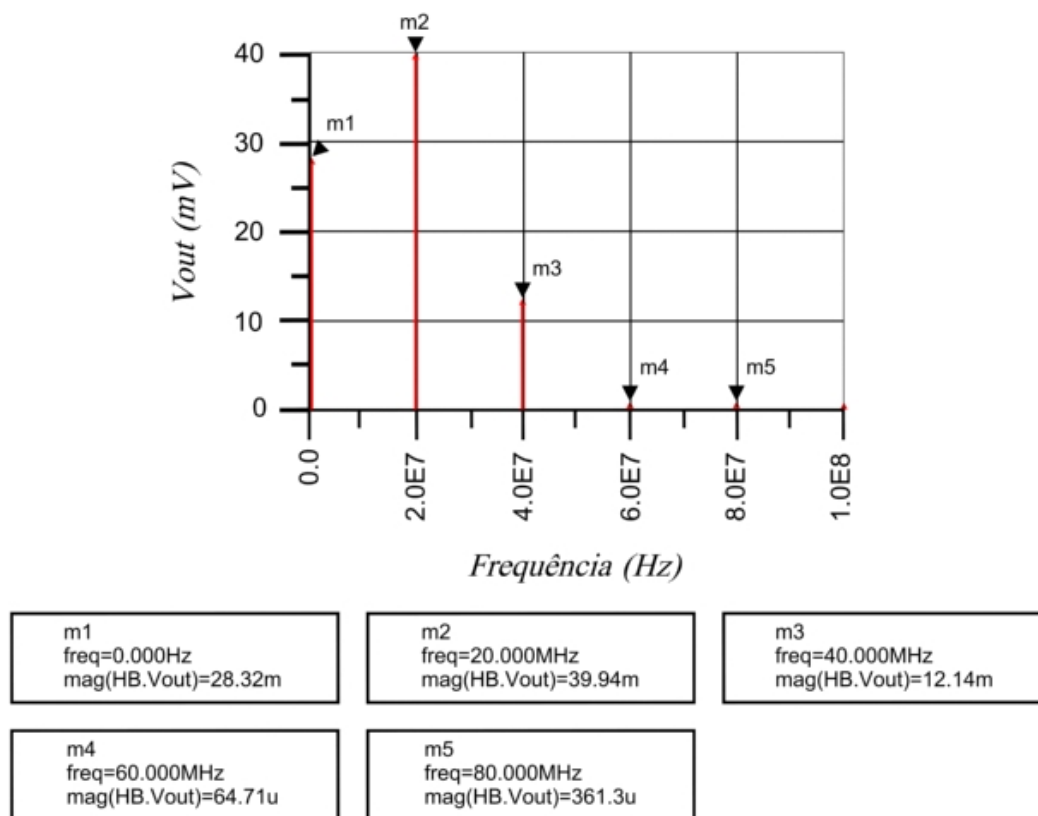


Figura 2.19 – Conteúdo Harmônico da tensão de saída

Tabela 2.2 – Comparações entre o modelo analítico e as simulações

Componente Harmônico	Modelo analítico	Simulação 4ª Ordem	Simulação 10ª Ordem
<i>DC</i>	<i>28,18 mA</i>	<i>28,36 mA</i>	<i>28,3 mA</i>
<i>1^o Harmônico</i>	<i>40 mA</i>	<i>39,94mA</i>	<i>39,99 mA</i>
<i>2^o Harmônico</i>	<i>12.1 mA</i>	<i>12,14 mA</i>	<i>12,11 mA</i>
<i>3^o Harmônico</i>	<i>10 μA</i>	<i>64,7 μA</i>	<i>14,07 μA</i>
<i>4^o Harmônico</i>	<i>264 μA</i>	<i>361 μA</i>	<i>247 μA</i>

A Figura 2.19 mostra a composição harmônica da tensão de saída na condição deste item em estudo. Como a tensão de saída foi normalizada em 1Ω a composição harmônica da corrente de saída é uma réplica da tensão. Desta forma, fica apresentada pela equação:

$$I_d(t) = [28,32 + 39,94 \cos(4. \pi.10^7) + 12,14 \cos(8. \pi.10^7) + 0,0647 \cos(12. \pi.10^7) + 0,361 \cos(16. \pi.10^7)] \text{ (mA)} \quad (2.3.32)$$

2.3.2 – CONCLUSÃO

Observa-se que houve também neste caso uma boa concordância nos resultados obtidos entre o modelo analítico e o simulado. Através de dados comparativos apresentados na Tabela 2.2, mostra-se uma precisão maior nos resultados quando a aproximação truncada em ordens mais elevadas. Neste caso, para haver uma maior interação entre o modelo analítico e a simulação é necessário usar a aproximação numérica até o termo de décima ordem, como realizada nas simulações.

2.4 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 2

-
- ¹ Veloso, M.C., Silva, M.P.S., Silveira, M., Lima, J.S., “An Efficient Analysis of the Performance of Nonlinear Devices using as a tool the Software ADS”, *IEEE WCETE World Congress on Engineering and Technology Education*, Guarujá, Brazil, 2004.
 - ² Kim, T.W., Kim, B., Lee, K., “Highly Linear RF CMOS Amplifier and Mixer Adopting MOSFET Transconductance Linearization by multiple Gated Transistors”, *IEEE Symposium Radio Frequency Integrated Circuits*, 2003.
 - ³ Fan, C., Cheng, K.K., “Theoretical and Experimental Study of Amplifier Linearization Based on Harmonic and Baseband Signal Injection Technique”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.
 - ⁴ Eskelinen, P., “High-linearity RF Amplifier Design”, *IEEE Aerospace and Electronic Systems Magazine*, 2001.
 - ⁵ Carson, R.S., *High-Frequency Amplifiers*, John Wiley & Sons, New York, USA, 1975.
 - ⁶ Sedra, A., Smith, K., *Microeletrônica*, Pearson Education do Brasil, 2000.
 - ⁷ Silveira, M., Pereira, W.M.A., Justino, A.J., “A new Numerical Approach in the Linear Analysis of RF Amplifiers”, *IEEE Microwave and Optoelectronics Conference*, 2003.
 - ⁸ Melo, A.A., Lima, J.S., Silva, M.P.S., Silveira, M., “Analytical Approach for the Analysis and Design of the Linvill Method for Small Signal RF Amplifiers”, *IEEE Microwave and Optoelectronics Conference*, 2001.

-
- ⁹ Joe, D., *Numerical Methods for Engineers and Scientist*, Hoffman Marcel Dekker; 2nd Ed., 2001.
- ¹⁰ Paidi, V., “Simulations of High Linearity and High Efficiency of Class B Power Amplifiers in GaN HEMT Technology”, *IEEE Lester Eastman Conference on High Performance Devices*, 2002.
- ¹¹ Programa Advanced Design System 2002C and 2003A, Santa Barbara, CA, USA, Agilent technologies.
- ¹² Programa *MatLab*[®] 5.3, The MathWorks Inc.
- ¹³ Clarke, K.K., Hess, D.T., *Communication Circuits: Analysis and Design*, Addison-Wesley Publishing Company, 1971.
- ¹⁴ Romdane, H., Bergeault, E., Huyart, B., “Development and Verification of a new Non-Linear *MOSFET* Model”, *IEEE Microwave Symposium Digest*, 2002.
- ¹⁵ Brinkhoff, J., Parker, A.E., Leung, M., “Baseband Impedance and Linearization of FET Circuits”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- ¹⁶ Kreyszig, E., *Advanced Engineering Mathematics*, John Wiley & Sons, New York, USA, 8th Ed., December, 1998.
- ¹⁷ Singiresu, S.R., *Applied Numerical Methods for Engineers and Scientists*, Prentice Hall, 1st Ed., January 15, 2002.

Capítulo 3

VERIFICAÇÃO DO COMPORTAMENTO DE UM TRANSISTOR REAL

3.1 – INTRODUÇÃO

Neste capítulo será realizada uma análise do comportamento de transistores de efeito de campo reais, buscando compreender apenas sua característica quadrática, desprezando inicialmente os efeitos de capacitâncias, indutâncias, resistências e da modulação do canal, pois causariam alterações nos resultados que aqui serão expostos.

O principal objetivo deste capítulo é comparar o VCCS teórico estudado no Capítulo 2 com o VCCS real, e verificar a convergência entre o modelo teórico com as simulações numéricas de circuitos práticos¹.

O trabalho será realizado com transistores MOSFET *2N6661* canal *N* do tipo *enriquecido* e do tipo *depleção*, pois a simulação com o software *ADS* permite que a tensão de desligamento seja alterada para o mesmo transistor, sendo positiva (tipo *enriquecido*) ou negativa (tipo *depleção*), e também com transistor JFET *2N3595* canal *N*². Todo o estudo será realizado com o transistor operando sempre na região de saturação ($V_{DS} > V_{GS} - V_T$).

A importância de utilizar mais de um dispositivo para análise é verificar que o modelo analítico proposto pode ser usado para qualquer transistor de efeito de campo.

3.2 – ESTUDO DO MODELO REAL

Inicialmente a análise será realizada através de um circuito de polarização clássica, pois serão utilizadas fontes de tensão separadas. Este circuito é conhecido na literatura como polarização conceitual ou circuito analítico, pois a polarização com fontes separadas é impraticável.

Ainda neste capítulo serão tratadas montagens com polarizações práticas no qual haverá diferenças de análise com relação à polarização conceitual.

3.2.1 – LIMAR DE OPERAÇÃO LINEAR E NÃO-LINEAR DE UM TRANSISTOR

Faz-se necessário que a análise possa partir do comportamento do transistor na região linear de modo que será usada a definição da sua equação característica. Neste caso, considera-se uma tensão instantânea definida pela tensão V_b de polarização e a tensão v_i do sinal de entrada, como apresentado nas equações (3.2.1) e (3.2.2)³, na forma:

$$V_{GS} = V_b + v_i \quad (3.2.1)$$

$$I_d = \frac{1}{2} K_n \frac{W}{L} (V_b + v_i - V_T)^2 \quad (3.2.2)$$

Desenvolvendo a expressão analítica, obterá:

$$I_d = \frac{1}{2} K_n \frac{W}{L} (V_b - V_T)^2 + K_n \frac{W}{L} (V_b - V_T) v_i + \frac{1}{2} K_n \frac{W}{L} v_i^2 \quad (3.2.3)$$

O primeiro termo da equação (3.2.3) representa a corrente DC, o termo central representa o sinal desejado de saída e o último termo representa o sinal indesejado determinado pelo comportamento quadrático.

Para reduzir esta distorção provocada pelo último termo da equação (3.2.3) deve-se manter o sinal de entrada com baixa amplitude. Desta forma, pode-se impor que:

$$\frac{1}{2} K_n \frac{W}{L} v_i^2 \ll K_n \frac{W}{L} (V_b - V_T) v_i \quad (3.2.4)$$

Isolando v_i e desenvolvendo a equação, obtém-se:

$$v_i \ll 2 \cdot (V_b - V_T) \quad (3.2.5)$$

Observa-se que o comportamento linear não é bem definido. Pode ser feita uma aproximação dependendo das especificações do projeto. Neste nosso estudo vamos adotar que a atuação do dispositivo é linear, quando o segundo harmônico apresentar amplitude da ordem de 1% da componente fundamental, ou seja, em torno de 100 vezes menor, resultando em uma equação:

$$v_i \leq \frac{(V_b - V_T)}{50} \quad (3.2.6)$$

Satisfazendo a condição de linearidade pode-se desprezar o último termo da equação (3.2.3), em que a corrente I_d fica composta por um nível DC (I_{DC}) e sua fundamental (I_{d1}) como mostrado na equação (3.2.7). Assim, pode-se definir o parâmetro de transcondutância para pequenos sinais que relaciona I_{d1} com v_1 , como apresentado na equação (3.2.8):

$$I_d \cong I_{DC} + I_{d1} \quad (3.2.7)$$

$$g_m = \frac{I_{d1}}{v_1} = Kn \frac{W}{L} (V_b - V_T) \quad (3.2.8)$$

A equação da inclinação da reta característica $I_d - V_{GS}$ é definida por

$$g_m = \frac{\partial I_d}{\partial V_{GS}} \Big|_{V_b} = V_b \quad (3.2.9)$$

Substituindo o valor de I_d da equação (2.1.1) na equação (3.2.9), obtemos:

$$g_m = \frac{\partial}{\partial V_{GS}} \left[\frac{1}{2} Kn \frac{W}{L} (V_{GS} - V_T)^2 \right] \Big|_{V_b} = V_b \quad (3.2.10)$$

Desenvolvendo a equação (3.2.10), resultará em:

$$g_m = \frac{\partial I_d}{\partial V_{GS}} = Kn \frac{W}{L} (V_b - V_T) \quad (3.2.11)$$

Resolvendo a equação (3.2.9) como mostrado pela equação (3.2.11) obtém-se o mesmo resultado da transcondutância de pequenos sinais, ou seja, a transcondutância g_m é a própria inclinação da reta característica $I_d - V_{GS}$ no ponto de operação.

No caso do transistor trabalhando com grandes sinais, ou seja, operando de forma não-linear, necessita-se determinar uma transcondutância media. Partindo da condição em que a tensão V_b será alimentada por uma fonte de tensão ideal, ou ainda, V_b não depende da corrente I_0 de polarização do circuito, assim a componente fundamental de corrente I_1 será uma função linear de v_1 . Tomando por base a equação (2.1.9) que determina o cálculo da componente fundamental de corrente I_1 e substituindo o valor de I_{DSS} , teremos a equação (3.2.12).

$$I_1 = Kn \frac{W}{L} (V_b - V_T) v_1 \quad (3.2.12)$$

Desta forma, com a equação (3.2.12) obtém-se o resultado da transcondutância média para grandes sinais apresentado na equação (3.2.13):

$$G_m = \frac{I_1}{v_1} = Kn \frac{W}{L} (V_b - V_T) \quad (3.2.13)$$

Pode-se definir uma transcondutância para grandes sinais para qualquer tipo de característica. Todavia, ela não é uma constante e se apresenta como uma função de v_I .

Nota-se que o comportamento quadrático possui uma característica interessante: a transcondutância g_m em pequenos sinais em qualquer ponto quiescente é igual ao valor médio da transcondutância G_m para grandes sinais.

3.2.2 – VERIFICAÇÃO DO COMPORTAMENTO NÃO-LINEAR DOS TRANSISTORES FET

Partindo da equação (2.1.1) para os transistores de efeito de campo e garantindo uma polarização correta do circuito, como mostrada na Figura 3.2, que não apresente um resistor R_s físico ou simplesmente desacoplado por um capacitor, pode-se determinar a equação da composição harmônica de tensão do sinal de saída V_{out} ⁴:

$$V_{out}(t) = V_{cc} - \frac{1}{2} Kn \frac{W}{L} (V_1 \cos \omega t + V_b - V_T)^2 \cdot R_d \quad (3.2.14)$$

Desenvolvendo a equação (3.2.14) em função de V_x , obtém-se:

$$V_{out}(t) = V_{cc} - \frac{1}{2} Kn \frac{W}{L} \cdot R_d \left[\left(V_x^2 + \frac{V_1}{2} \right) + 2 \cdot V_x \cdot V_1 + \frac{V_1^2}{2} \right] \quad (3.2.15)$$

onde $V_x = -V_b + V_T$

Assim a composição harmônica da tensão de saída é mostrada nas equações (3.2.16), (3.2.17) e (3.2.19).

$$V_{out(0)} = V_{cc} - \frac{1}{2} Kn \frac{W}{L} \left(V_x^2 + \frac{V_1^2}{2} \right) \cdot R_d \quad (3.2.16)$$

$$V_{out(1)} = Kn \cdot \frac{W}{L} V_x \cdot V_1 \cdot R_d \quad (3.2.17)$$

Reescrevendo a equação (3.2.18) em função de G_m , obtém-se:

$$V_{out(1)} = -G_m \cdot V_1 \cdot R_d \quad (3.2.18)$$

$$V_{out(2)} = \frac{1}{2} K_n \frac{W}{L} \frac{V_1^2}{2} \cdot R_d \quad (3.2.19)$$

3.3 – ESTUDO DE CASO DO MODELO REAL COM CIRCUITO ANALÍTICO

Serão determinados o comportamento dos circuitos analíticos fazendo uma análise entre o modelo analítico proposto e a simulação.

3.3.1 – TRANSISTOR MOSFET 2N6661 CANAL N DO TIPO DEPLEÇÃO

O estudo de caso proposto continua sendo realizado com os mesmos parâmetros apresentados no Capítulo 2, ou seja, $K_n (W/L) = 2 (mA/V^2)$, $V_b = -2 (V)$, $V_T = -4 (V)$ e $v_1 = 2 \cdot \cos 10^6 \cdot t (V)$.

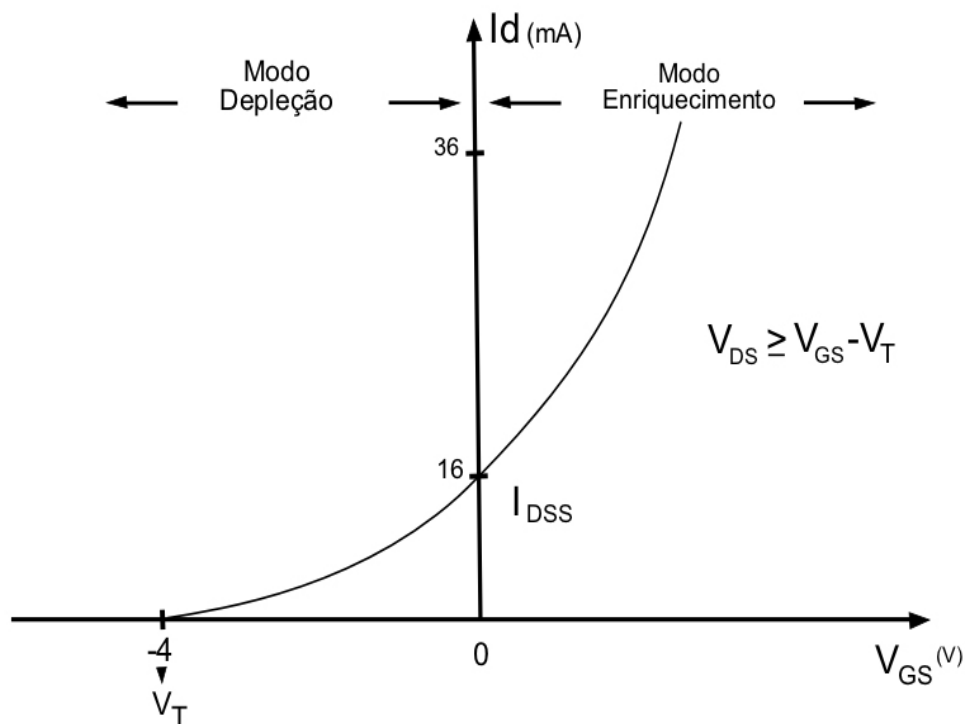


Figura 3.1 – Corrente de dreno I_d versus tensão Porta-Fonte V_{GS}

A característica de I_d vérsus V_{GS} do transistor MOSFET do tipo *depleção* com os parâmetros já definidos é apresentada pela Figura 3.1. Esta característica de corrente vérsus tensão só é válida para o transistor operando totalmente na região de saturação como já definido no início deste capítulo⁵.

Nota-se que a Figura 3.1 apresenta o comportamento do transistor e fornece a corrente de polarização dada à tensão V_b . Neste caso, para o valor $V_b = -2$ (V) fornece uma corrente de polarização com o valor aproximado de $I_d(p) = 4$ (mA).

Para este caso específico em que o transistor MOSFET é do tipo *depleção* define-se o parâmetro I_{DSS} , também já utilizado no Capítulo 2, da seguinte forma:

$$I_{DSS} = \frac{1}{2} Kn \frac{W}{L} V_T^2 \quad (3.3.1)$$

No caso da componente do MOSFET do tipo *depleção* que estamos estudando temos que:

$$I_{DSS} = 16.(mA) \quad (3.3.2)$$

A composição harmônica da corrente de dreno e da tensão de saída V_{out} calculada através do método analítico proposto é apresentada nas equações (3.3.3) e (3.3.4), respectivamente.

$$I_d(t) = [6 + 8 \cos 10^6.t + 2 \cos 2.10^6.t](mA) \quad (3.3.3)$$

$$V_{out}(t) = [12 + 4 \cos 10^6.t + 1 \cos 2.10^6.t](V) \quad (3.3.4)$$

3.3.2 – SIMULAÇÃO DO CIRCUITO ANALÍTICO

Recorre-se ao auxílio da simulação para uma maior legitimidade e compreensão do enfoque teórico aqui abordado do estudo dos transistores de efeito de campo.

A Figura 3.2 representa um circuito equivalente ao modelo real proposto. Verifica-se que estão apresentadas todas as tensões e correntes envolvidas na polarização. Para garantir a operação na região de saturação foi escolhido um resistor R_d de baixo valor a fim de que a condição $V_{DS} > V_{GS} - V_T$ seja estabelecida.

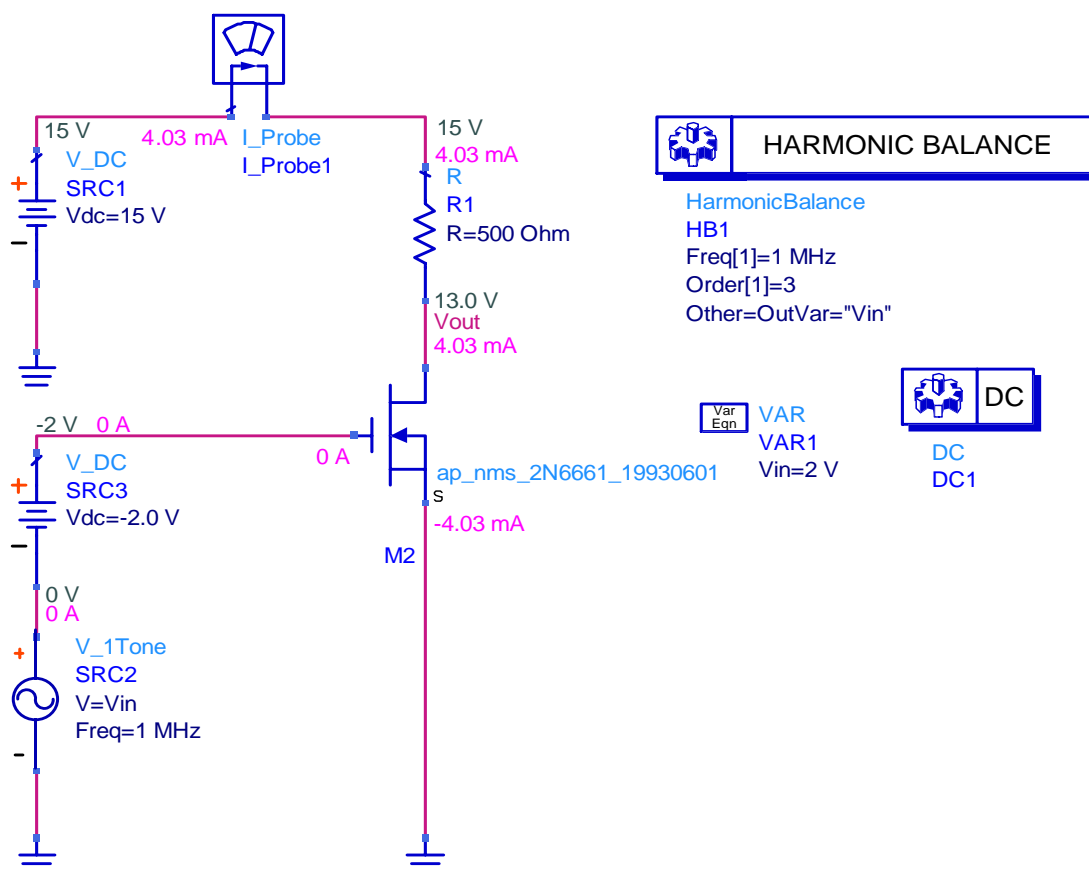


Figura 3.2 – Circuito de polarização conceitual do MOSFET 2N6661 do tipo depleção

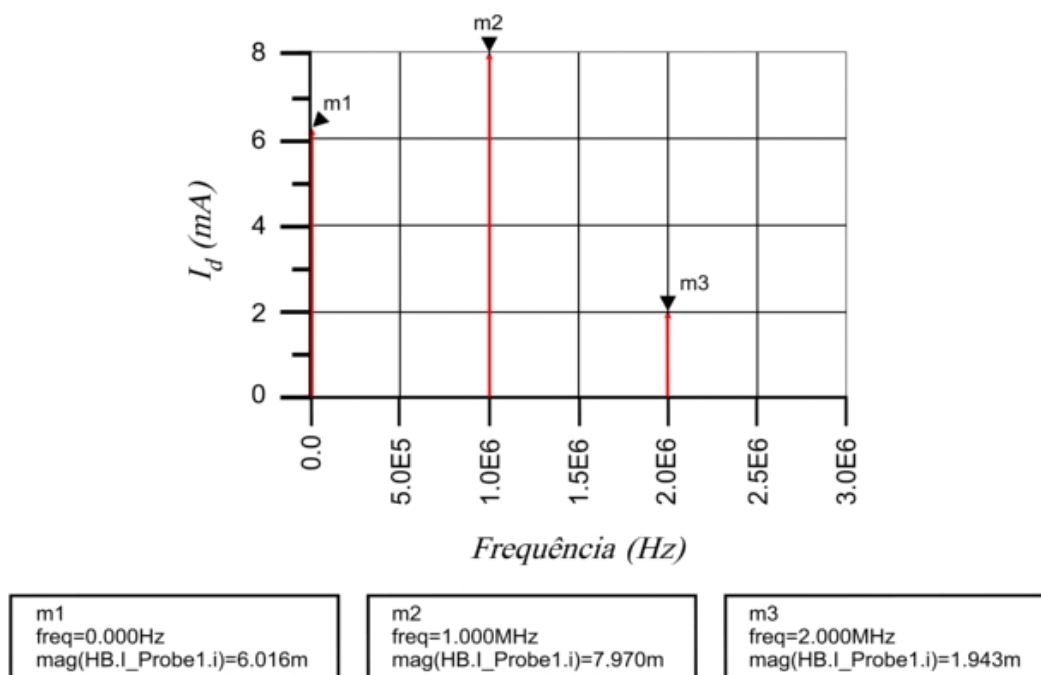
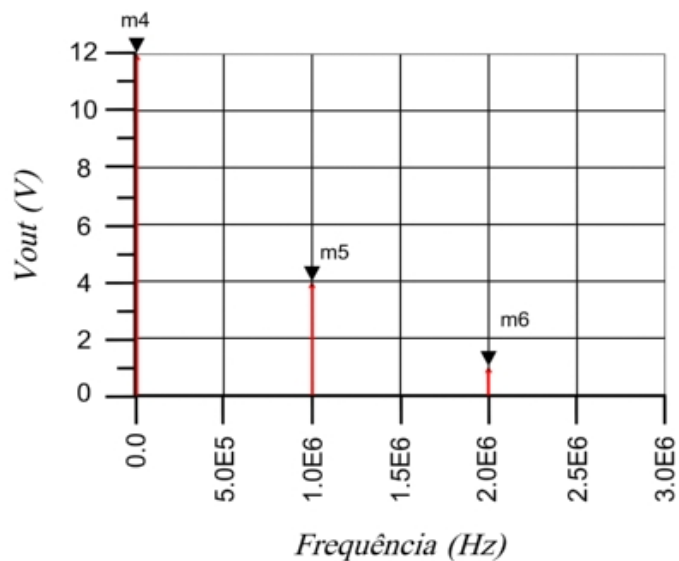


Figura 3.3 – Conteúdo Harmônico da corrente de dreno



m4 freq=0.000Hz mag(HB.Vout) V=11.992

m5 freq=1.000MHz mag(HB.Vout) V=3.985

m6 freq=2.000MHz mag(HB.Vout) V=0.972

Figura 3.4 – Conteúdo Harmônico da tensão de saída V_{out}

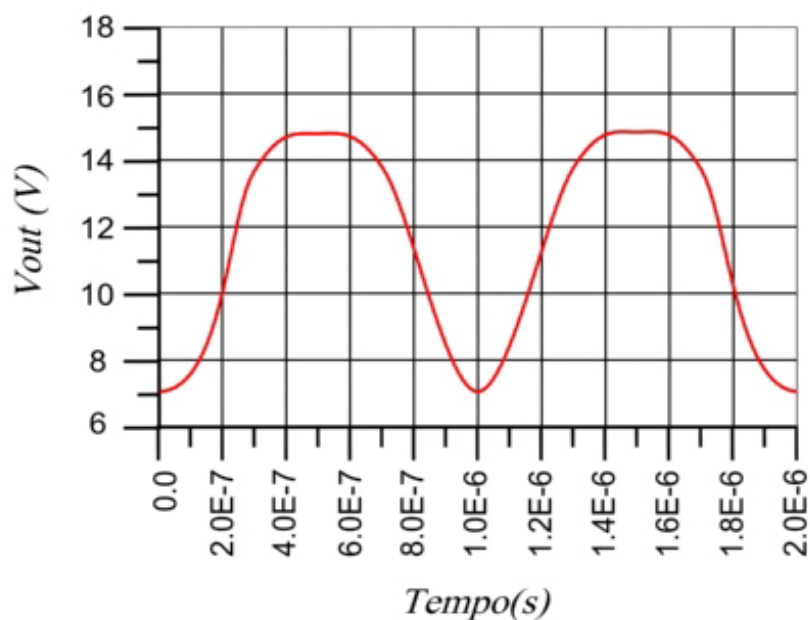


Figura 3.5 – Sinal da tensão de saída V_{out} no domínio do tempo

A Figura 3.3 mostra a composição harmônica da corrente de dreno resultante da simulação do circuito da Figura 3.2. Observa-se que o valor do nível DC é diferente daquela adotada na polarização, sendo composto pela polarização e também

pelo nível DC gerado pela distorção provocada pela característica quadrática, como determinado pela equação (2.1.8).

A Figura 3.4 mostra o conteúdo harmônico da tensão do sinal de saída V_{out} . Observa-se que há o surgimento de uma componente harmônica de segunda ordem caracterizando um efeito indesejável de distorção.

Fica bem evidenciada esta distorção pela Figura 3.5 que apresenta a forma de onda de saída no domínio do tempo provocada pela característica do dispositivo MOSFET.

3.3.3 – TRANSISTOR MOSFET 2N6661 CANAL N DO TIPO *ENRIQUECIDO*

Fazendo a mesma análise como apresentado no caso do tipo *depleção* serão usados iguais parâmetros apenas mudando a tensão V_T para 4 (V) e V_b para 6 (V). Tais alterações se fazem necessárias para adaptar este nosso estudo para o tipo *enriquecido*. Através do enfoque analítico aqui proposto, obtêm-se os mesmos resultados do modelo anterior.

$$I_d(t) = [6 + 8 \cos 10^6 t + 2 \cos 2 \cdot 10^6 t].(mA) \quad (3.3.5)$$

$$V_{out}(t) = [12 + 4 \cos 10^6 t + 1 \cos 2 \cdot 10^6 t].(V) \quad (3.3.6)$$

A escolha de V_b e V_T foram preestabelecidas para que os resultados da corrente de saída e da tensão de saída fossem iguais independentemente do transistor MOSFET utilizado, do tipo *depleção* ou do tipo *enriquecido*. Observa-se que V_T tornou-se positivo mantendo o mesmo valor de módulo, comparado com o caso anterior do transistor MOSFET do tipo *depleção*. A escolha de V_b foi pré-determinada para manter V_x praticamente o mesmo valor de -2 V.

3.3.4 – SIMULAÇÃO PARA O MOSFET DO TIPO *ENRIQUECIDO*

Adotando o mesmo procedimento para o caso do MOSFET do tipo *depleção*, desta forma a simulação nos auxiliará também para a verificação do modelo analítico para o caso do tipo *enriquecido*.

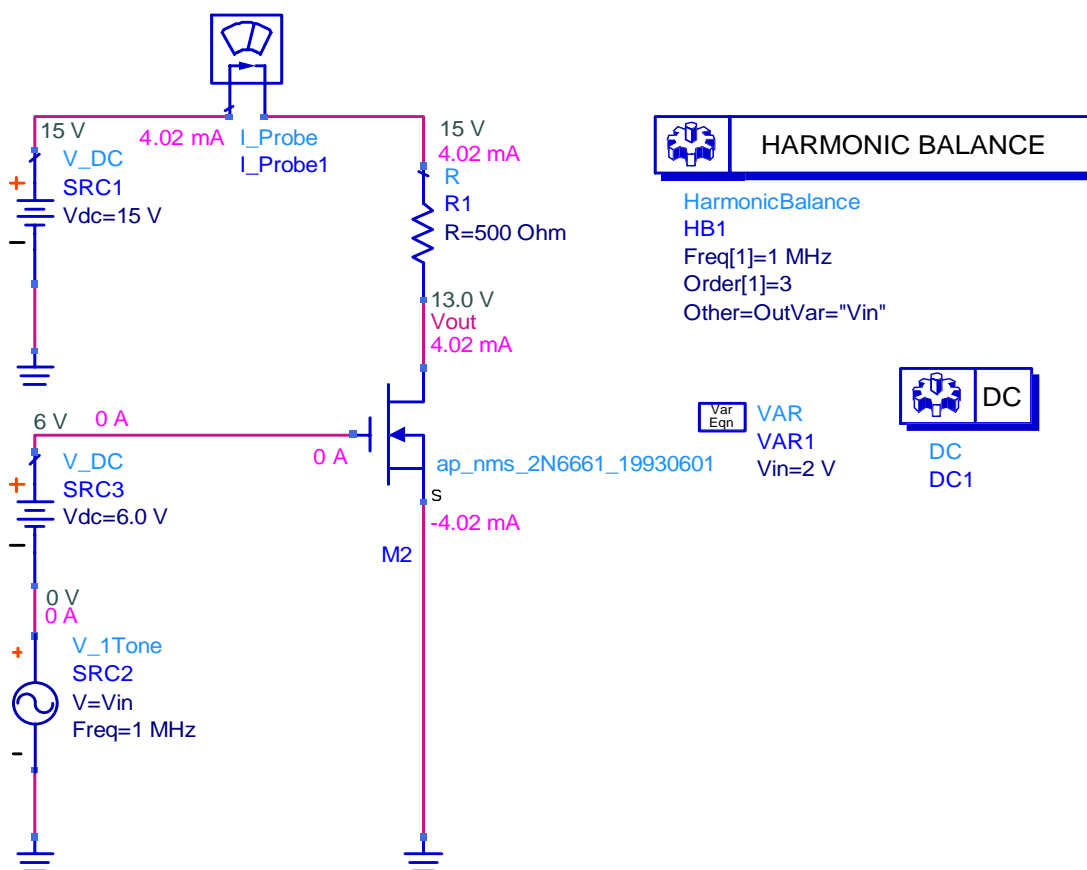


Figura 3.6 – Circuito de polarização conceitual do MOSFET 2N6661 do tipo enriquecido

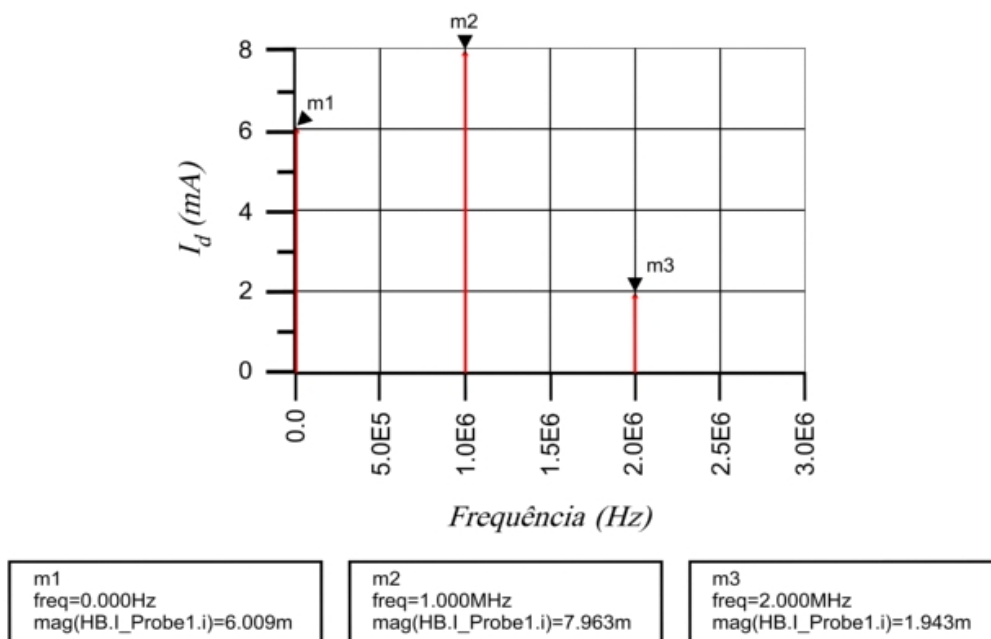


Figura 3.7 – Composição harmônica da corrente de dreno

Como já citado anteriormente, o software *ADS* permite que o mesmo transistor seja determinado ou para o tipo *enriquecido* ou *depleção*.

A Figura 3.6 mostra o circuito com polarização conceitual envolvido nesta simulação, mostrando todas as tensões e correntes de polarização.

A Figura 3.7 mostra o conteúdo harmônico da corrente de saída. Nota-se que também neste caso há o surgimento da componente harmônica de segunda ordem.

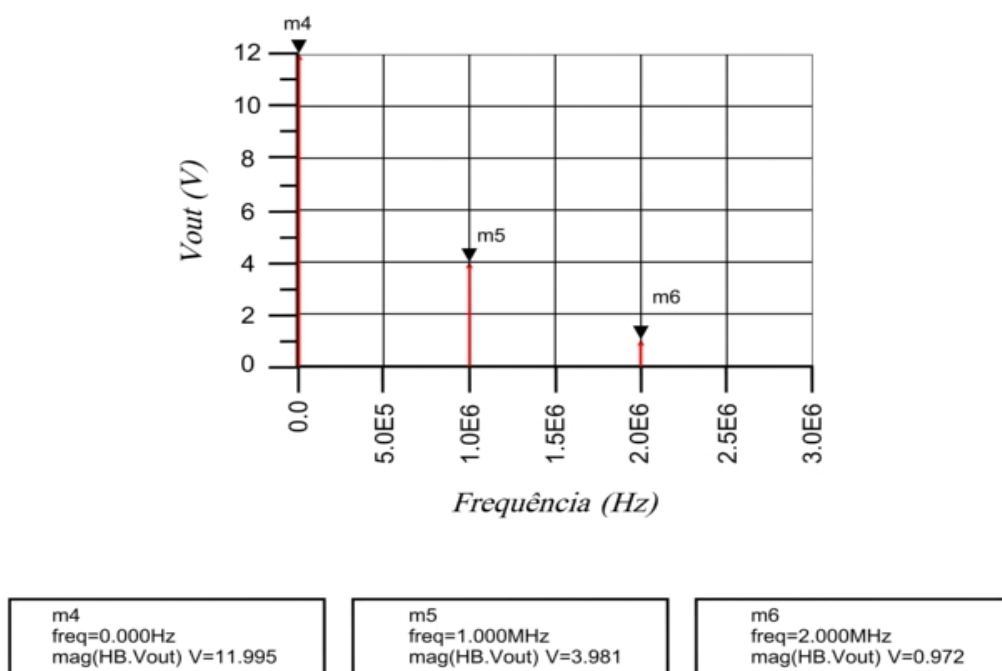


Figura 3.8 – Composição harmônica da tensão da saída V_{out}

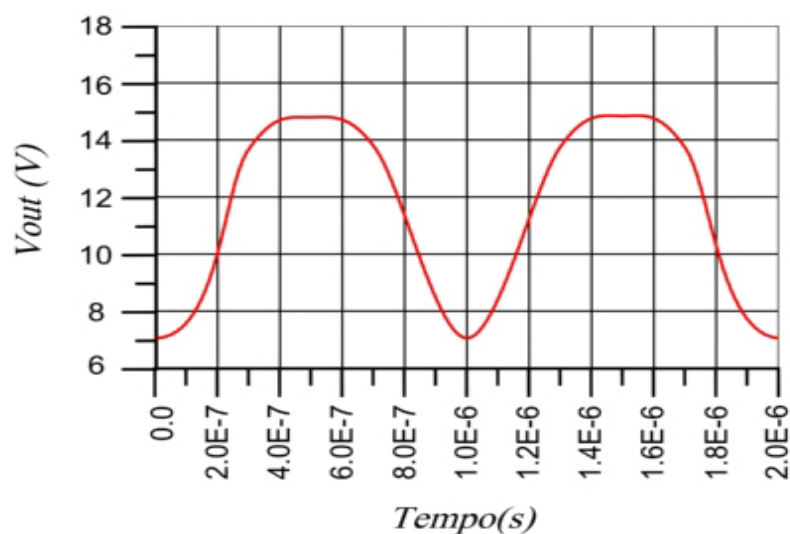


Figura 3.9 – Formato da tensão de saída V_{out} no domínio do tempo

A Figura 3.8 mostra a composição harmônica da tensão de saída. Observa-se a presença da componente harmônica de segunda ordem caracterizando o efeito indesejável provocado pelo comportamento dos dispositivos FET

A figura 3.9 mostra o formato distorcido da tensão de saída determinada pela característica quadrática do transistor de efeito de campo

Os resultados do MOSFET do tipo *enriquecido* apresentam também uma convergência entre o método analítico proposto e o modelo simulado, fazendo com que a aplicação do método tenha uma maior diversidade. Deste modo, tanto o transistor MOSFET do tipo *depleção* quanto do tipo *enriquecido* introduzem uma distorção no sinal de saída de semelhante proporção.

3.3.5 – TRANSISTOR JFET 2N3955

Aplicando os mesmos conceitos no caso dos dispositivos MOSFET, será realizado o idêntico tipo de estudo verificando assim que o modelo analítico pode ser aplicado também para o transistor JFET. Este dispositivo tem o comportamento bastante semelhante ao MOSFET do tipo *depleção*, e apresenta como principal diferença a região de operação em que trabalha, ou seja, o JFET opera apenas com valores de $V_{GS} < 0$. Assim sendo, parte-se do pressuposto que será realizado o estudo com os mesmos parâmetros do MOSFET do tipo *depleção*. Usam-se então as equações (3.3.3) e (3.3.4) como ponto de partida para a nossa análise^{6,7}.

3.3.6 – SIMULAÇÃO DO JFET 2N3955

Com as considerações citadas no item anterior, iremos adotar a polarização conceitual que foi a mesma usada pelo transistor MOSFET do tipo *depleção*.

A Figura 3.10 mostra todos os componentes envolvidos na simulação do circuito conceitual com transistor JFET

A Figura 3.11 nos fornece a composição harmônica da corrente de dreno, observa-se o surgimento da componente harmônica de segunda ordem. Desta forma, também fica caracterizado a distorção provocada pelo comportamento quadrático do dispositivo JFET.

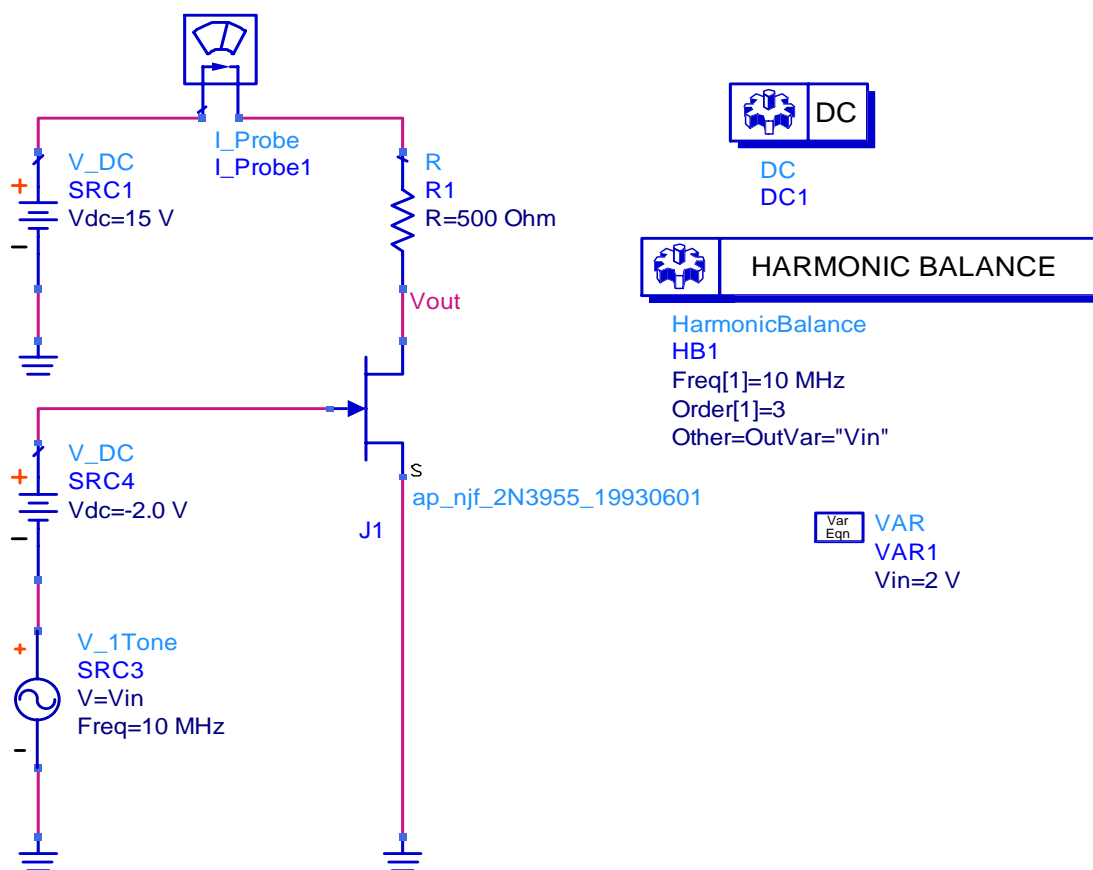
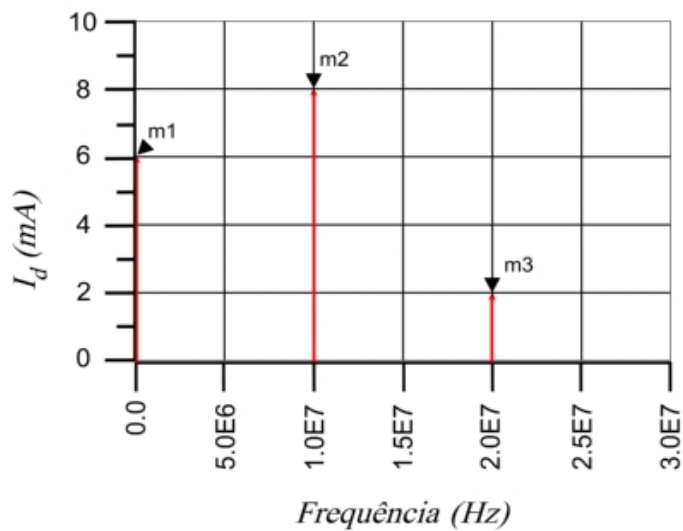
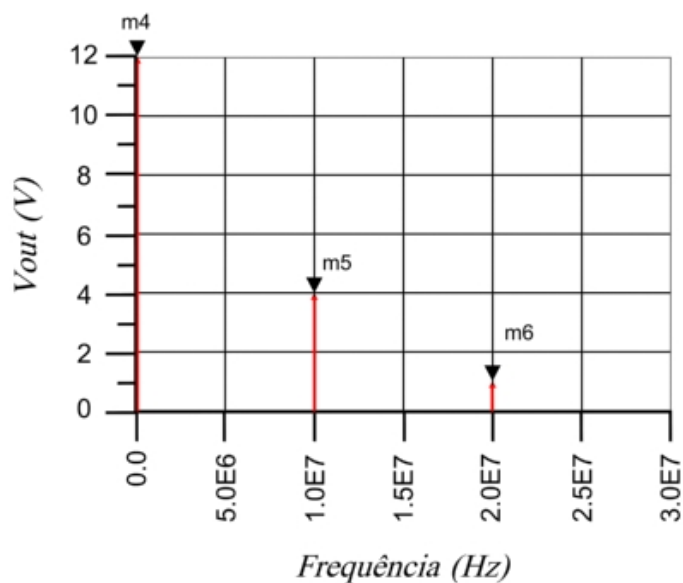


Figura 3.10 – Circuito de polarização conceitual do JFET 2N3955.



m1 freq=0.000Hz mag(HB.I_Probe1.i)=6.004m	m2 freq=10.000MHz mag(HB.I_Probe1.i)=8.004m	m3 freq=20.000MHz mag(HB.I_Probe1.i)=1.999m
-------------------------------------------------	---------------------------------------------------	---------------------------------------------------

Figura 3.11 – Composição harmônica da corrente de dreno



m4 freq=0.000Hz mag(HB.Vout) V=12.000	m5 freq=10.000MHz mag(HB.Vout) V=4.002	m6 freq=20.000MHz mag(HB.Vout) V=999.4
---------------------------------------------	----------------------------------------------	----------------------------------------------

Figura 3.12 – Composição harmônica da tensão de saída

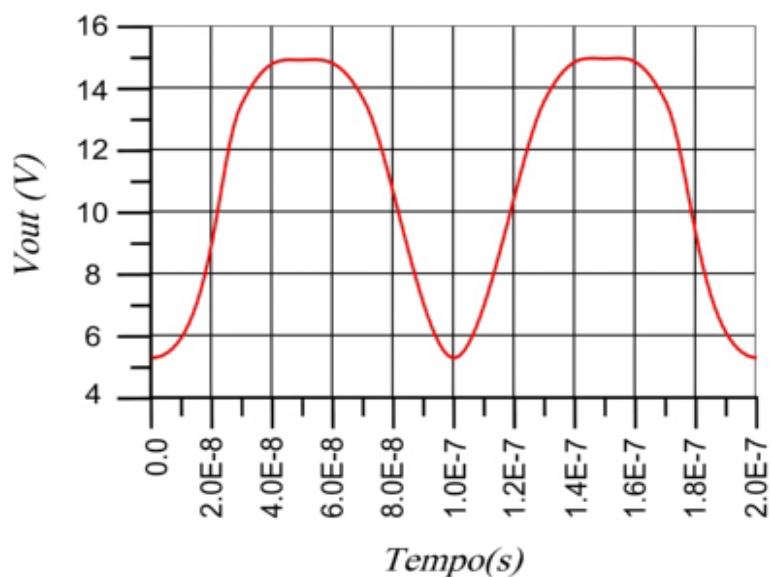


Figura 3.13 – Forma de onda da tensão de saída no domínio do tempo

Observa-se que para o caso do transistor JFET o modelo também pode ser aplicado, pois os resultados obtidos com a simulação e o enfoque teórico apresentado neste trabalho convergiram. Fica evidenciado, através dos valores das componentes

harmônicas de corrente e de tensão apresentadas pelas Figuras 3.11 e 3.12, que é equivalente ao resultado dos casos do MOSFET dos tipos *enriquecido* e *depleção*.

3.3.7 – CONCLUSÃO

Os resultados apresentados nos parágrafos anteriores sem perdas de generalidades podem ser aplicados para todos os transistores de efeito de campo. Apesar de não terem sido feitas considerações para outros dispositivos tais como LDMOS e MESFET, a abordagem teórica aqui tratada pode ser empregada para qualquer transistor que possua característica quadrática, sem alterações essenciais^{8,9}.

A realização dos ensaios de todos os dispositivos não se torna interessante, pois ficaria bastante exaustivo e repetitivo.

3.4 – ESTUDO DE CASO DO MODELO REAL COM CIRCUITO PRÁTICO

Uma análise mais interessante é o ensaio de circuitos práticos, pois são estes que serão realmente empregados em projetos. Partiremos do estudo que foi feito nos capítulos precedentes, com ressalva, pois não será aplicada uma tensão direta na junção porta-fonte, mas de forma indireta através de divisores resistivos^{10,11}.

Serão utilizadas técnicas como autopolarização para os dispositivos JFET e MOSFET do tipo *depleção* e divisores de tensão para o transistor MOSFET do tipo *enriquecido*.

Algumas definições em relação a circuitos conceituais não podem ser empregadas nos circuitos práticos. Entre estas cabe destacar a transcondutância para grandes sinais, que não utiliza fontes de tensão ideais aplicadas na interface porta-fonte, mas sim tensões que dependeram da corrente I_0 .

3.4.1 – CIRCUITO PRÁTICO PARA JFET E MOSFET DO TIPO *DEPLEÇÃO*.

Na abordagem que será feita neste nosso estudo de modelos práticos, a autopolarização é empregada para os dois tipos de transistores, pois estes apresentam características bem semelhantes.

Basicamente, o valor da tensão V_b é determinado pelo resistor R_s e pela corrente I_0 . Desta forma, para encontrar o valor do resistor R_s é necessário conhecer a tensão de pico do sinal de entrada, pois parte da componente de corrente DC é constituída pela tensão de entrada distorcida pelo comportamento quadrático, dado pela equação (3.4.1).

$$R_s = \frac{V_b}{I_0} \quad (3.4.1)$$

3.4.2 – SIMULAÇÃO DO JFET E MOSFET DO TIPO *DEPLEÇÃO*

Partindo da resolução equação (3.4.1) pode-se implementar um circuito prático através do *ADS* para a verificação do seu funcionamento. O estudo de caso é aquele mesmo introduzido no início deste capítulo, ou seja, pretende-se obter uma corrente $I_0 = 6 \text{ (mA)}$ com uma tensão $V_b = -2 \text{ (V)}$.

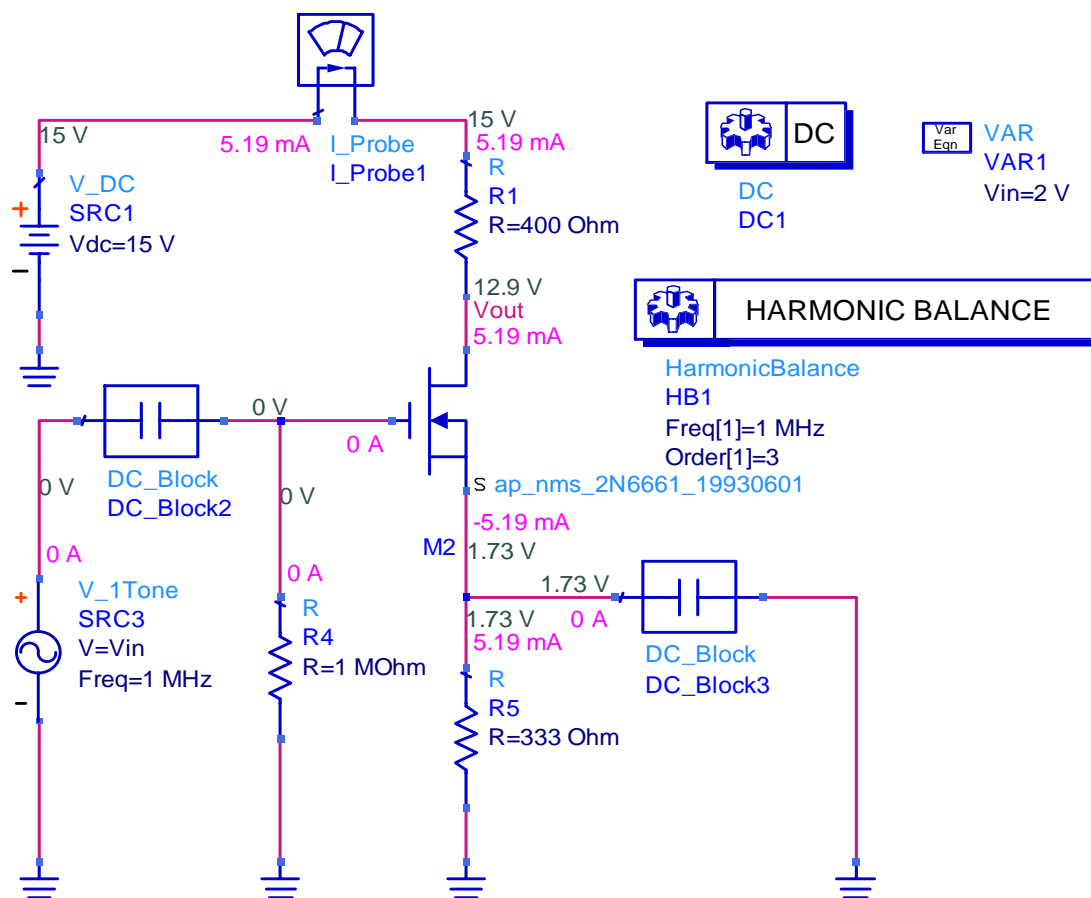


Figura 3.14 – Circuito prático do MOSFET 2N6661 do tipo depleção

Observa-se para os ambos os casos o uso dos mesmos componentes discretos com o valor de R_s igual a 333Ω , que é calculado pela tensão V_b que se deseja e pela corrente I_0 determinada pelo método analítico. Nota-se também que as tensões e correntes de polarização envolvidas nos circuitos práticos se diferem do circuito conceitual, dado que neste trabalho com fontes ideais faz com que a mudança no nível DC provocado pelo comportamento quadrático não interfira na polarização. Além disso, percebe-se que praticamente o valor DC da corrente de polarização é o mesmo obtido na curva apresentada na Figura 3.1. Este conceito de retirarmos a corrente I_d em função de V_{GS} através da curva da Figura 3.1 não pode aplicar diretamente aos circuitos práticos para grandes sinais.

As Figuras 3.14 e 3.15 representam os circuitos de polarização do MOSFET do tipo *depleção* e JFET respectivamente.

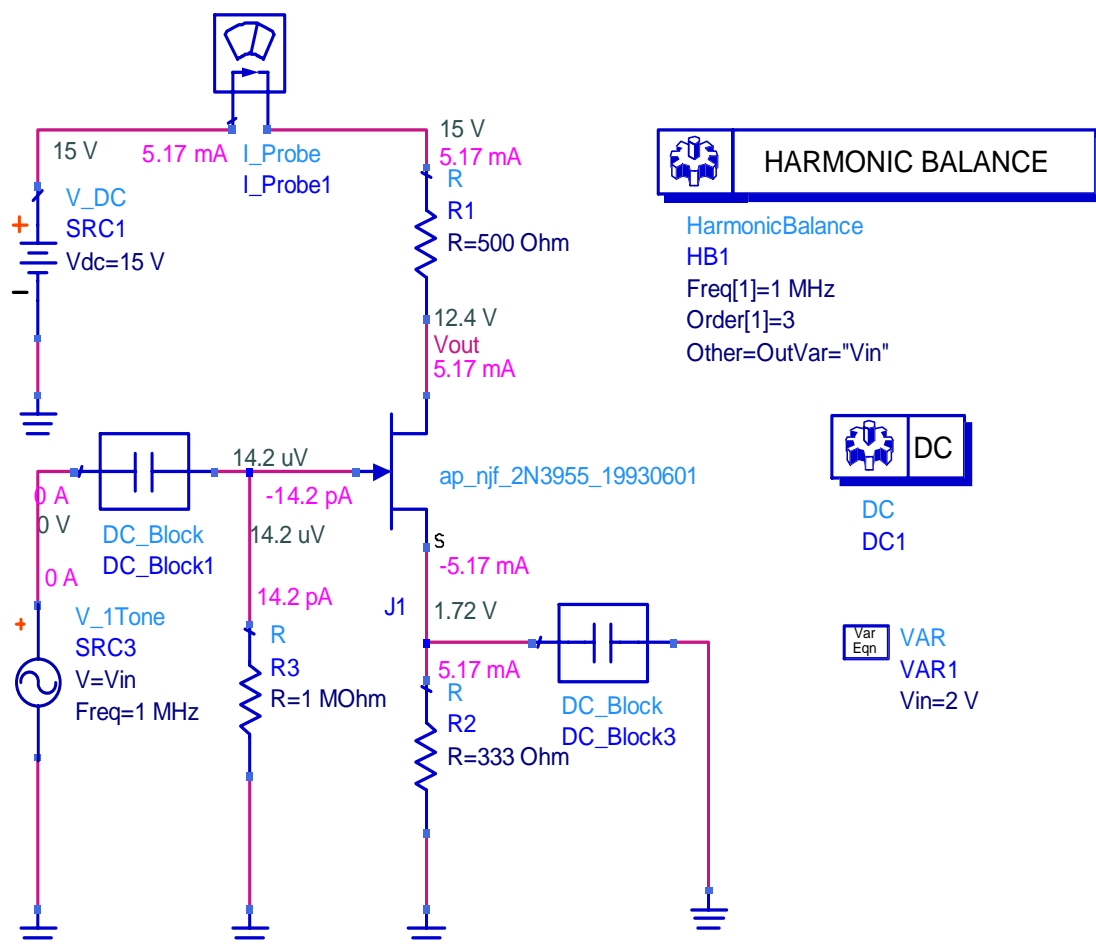


Figura 3.15 – Circuito prático do JFET 2N3955

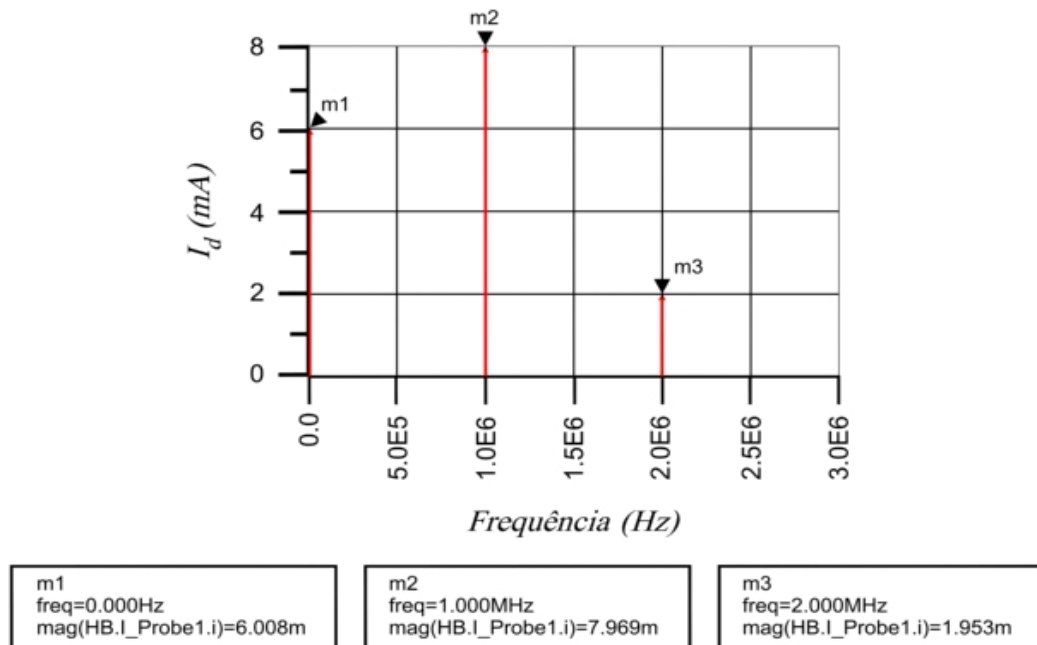


Figura 3.16 – Composição harmônica da corrente de saída do MOSFET do tipo depleção

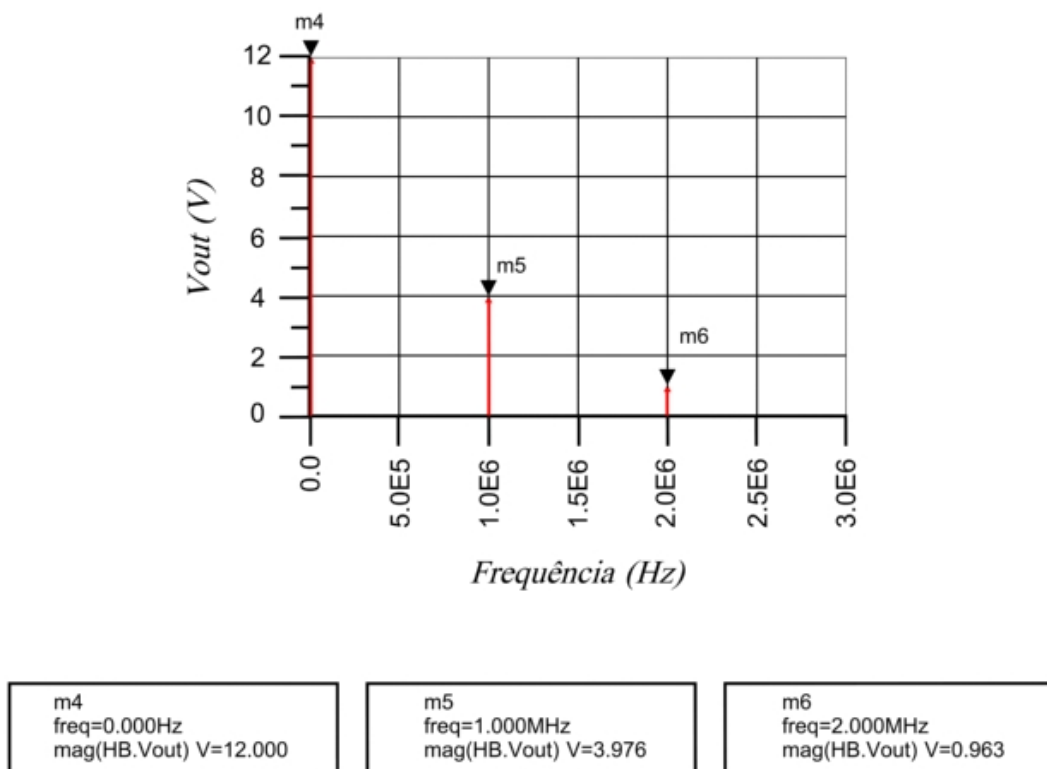


Figura 3.17 – Composição harmônica da tensão saída do MOSFET do tipo depleção

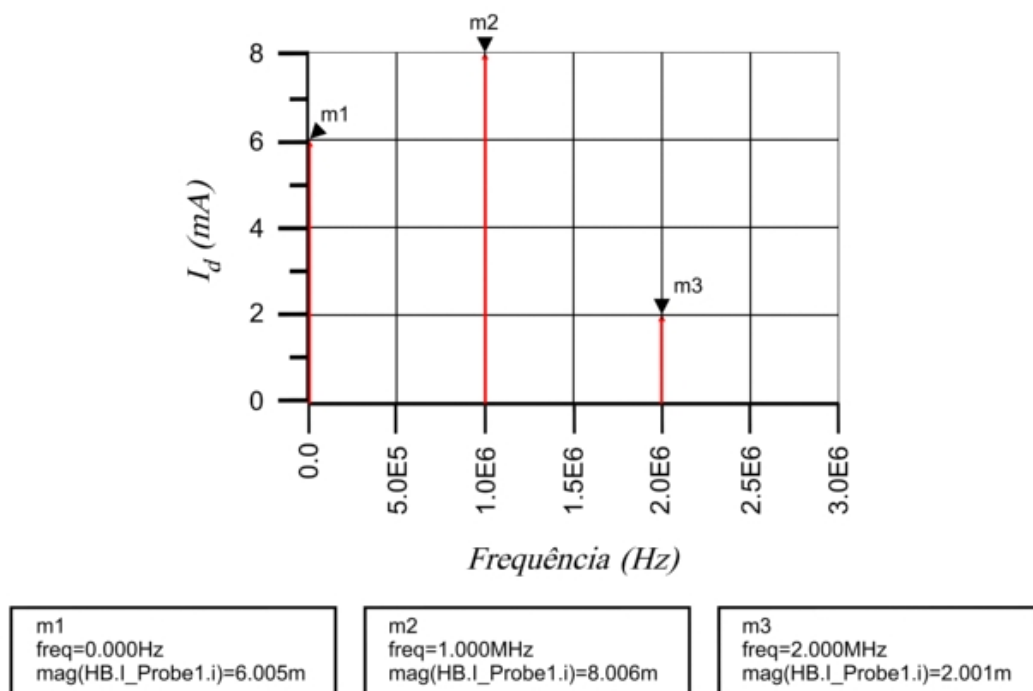


Figura 3.18 – Composição harmônica da corrente de saída do JFET

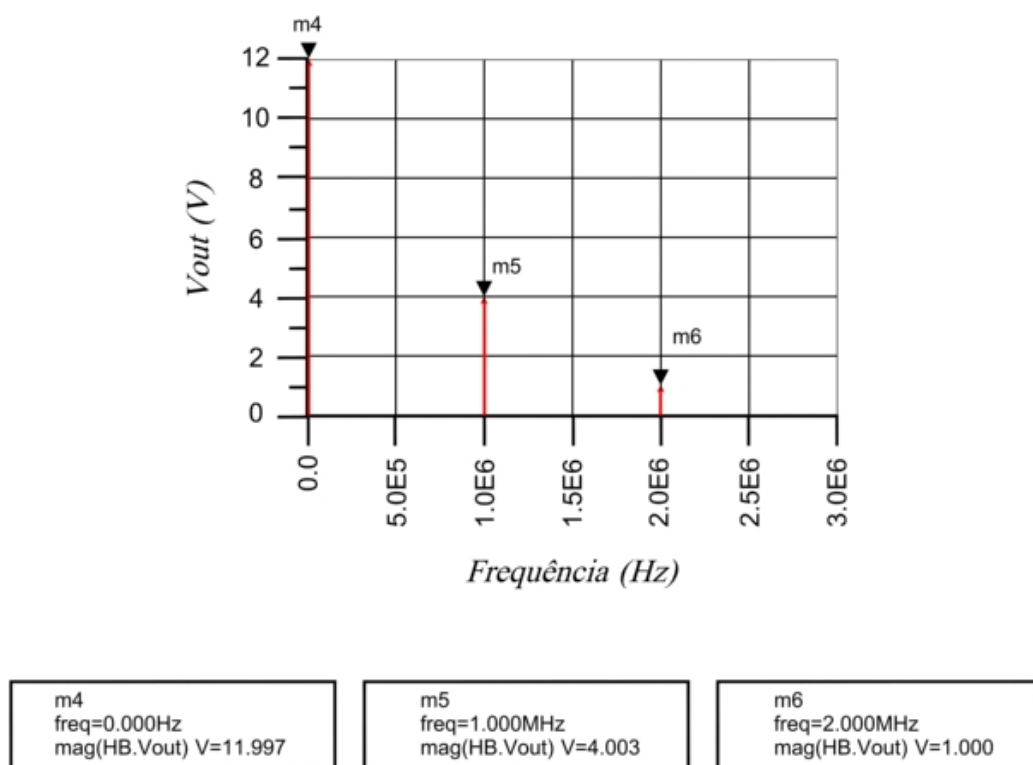


Figura 3.19 – Composição harmônica da tensão saída do JFET

As Figuras 3.16 e 3.17 representam a forma de corrente I_d de saída e a tensão de saída V_{out} respectivamente para o circuito MOSFET do tipo *depleção*, enquanto que as Figuras 3.18 e 3.19 representam a forma de corrente I_d de saída e a tensão de saída V_{out} respectivamente para o circuito JFET.

Observa-se que os resultados para os dois casos e praticamente o mesmo, com pouquíssima diferença.

3.4.3 – CIRCUITO PRÁTICO PARA MOSFET DO TIPO ENRIQUECIDO

O uso de divisores de tensão empregado neste circuito vem de alguma forma modificar o cálculo de R_s em relação ao estudo anterior de circuitos conceituais, pois além da influência de I_0 e V_b , como já definido anteriormente, tem-se o divisor de tensão provocado pelos resistores de $10\text{ M}\Omega$ como mostrado na Figura 3.20.

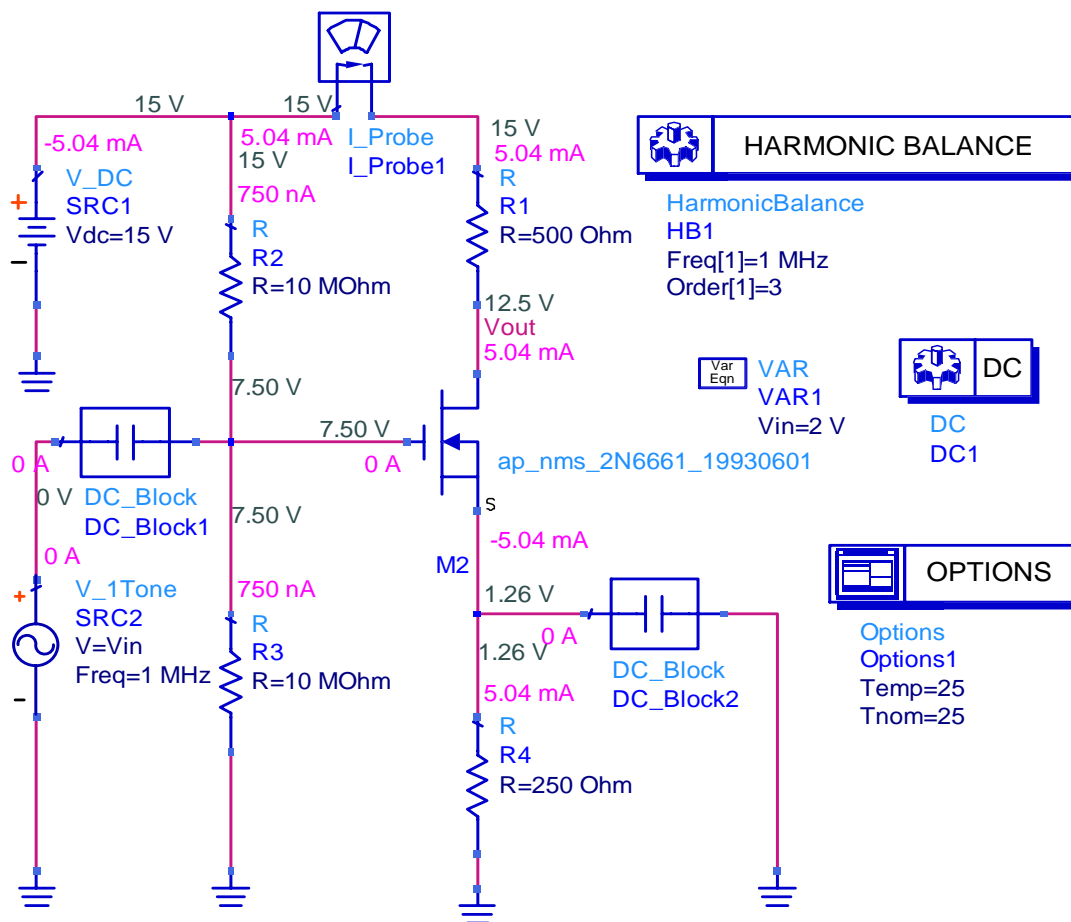


Figura 3.20 – Circuito prático do MOSFET do tipo enriquecido

. Então, pode-se definir uma equação para R_s com relação a este tipo de polarização, na forma:

$$R_s = \frac{VR_s}{I_0} \quad (3.4.2)$$

$$VR_s = V_{TH} - V_b \quad (3.4.3)$$

$$V_{TH} = V_{DC} \cdot \frac{R_{G2}}{R_{G1} + R_{G2}} \quad (3.4.4)$$

onde $R_{G2} = R_3$ e $R_{G1} = R_2$ da Figura 3.20

A Figura 3.20 mostra o circuito de polarização prático do dispositivo MOSFET do tipo *enriquecido*.

As Figuras 3.21 e 3.22 mostram o conteúdo harmônico da corrente de saída e da tensão de saída respectivamente, para o caso do circuito prático com transistor MOSFET do tipo *enriquecido*.

Comparando o resultado do circuito prático apresentado pela Figura 3.21 com o resultado conceitual apresentado pela Figura 3.7 observa-se que é praticamente o mesmo.

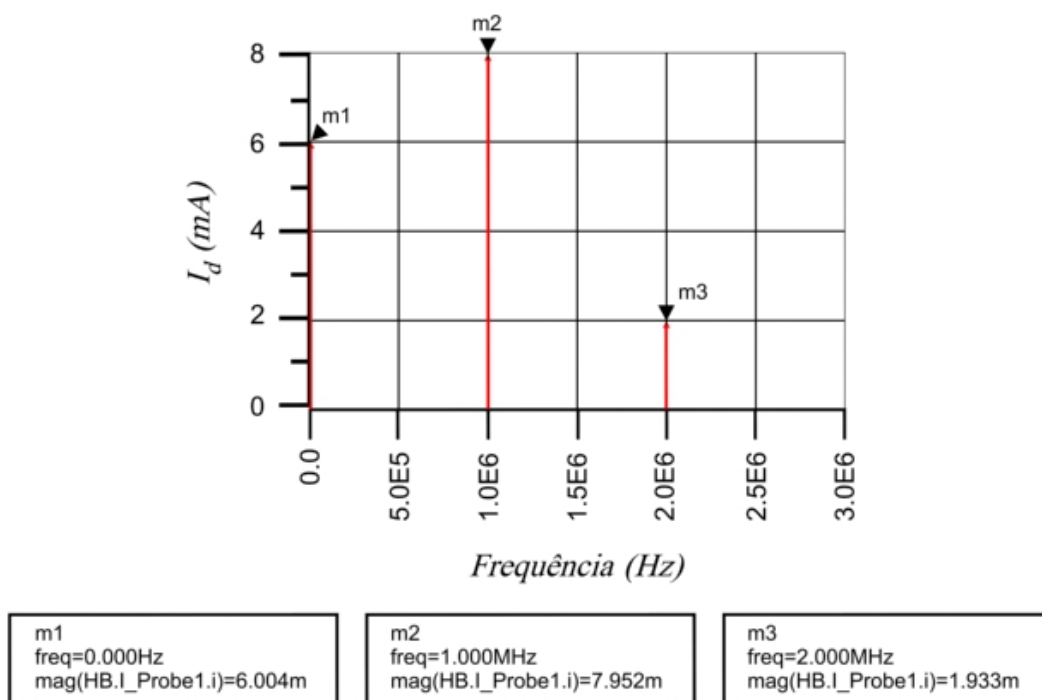
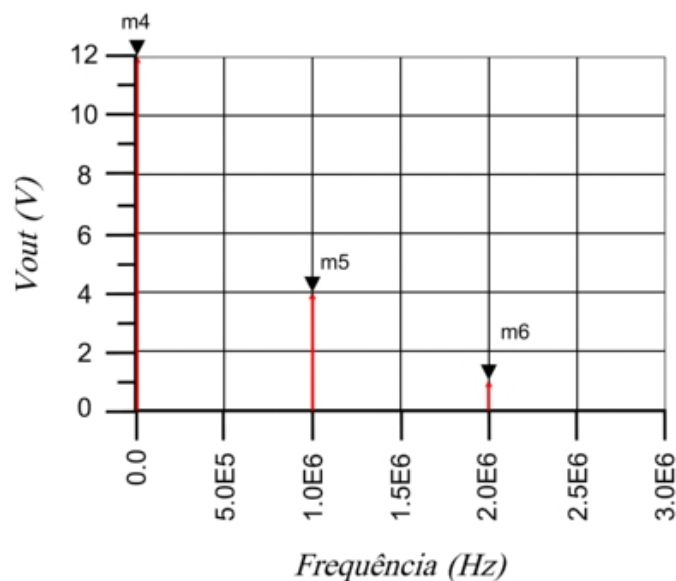


Figura 3.21 – Composição harmônica da corrente saída do MOSFET do tipo *enriquecido*



m4 freq=0.000Hz mag(HB.Vout) V=12.000	m5 freq=1.000MHz mag(HB.Vout) V=3.973	m6 freq=2.000MHz mag(HB.Vout) V=0.966
---------------------------------------------	---------------------------------------------	---------------------------------------------

Figura 3.22 – Composição harmônica da tensão saída do MOSFET do tipo enriquecido

Tabela 3.1 – Comparação entre os dispositivos FET

<i>Componente Harmônico</i>	<i>JFET</i>	<i>MOSFET depleção</i>	<i>MOSFET enriquecido</i>
<i>DC</i>	<i>6,005 mA</i>	<i>6,008 mA</i>	<i>6,004 mA</i>
<i>1^o Harmônico</i>	<i>8,006 mA</i>	<i>7,969 mA</i>	<i>7,952 mA</i>
<i>2^o Harmônico</i>	<i>2,001 mA</i>	<i>1,953 mA</i>	<i>1,933 mA</i>

3.4.4 – CONCLUSÃO

Neste capítulo podemos verificar o comportamento dos dispositivos FET e confirmar realmente os efeitos indesejáveis provocados por sua característica quadrática. Pode-se ressaltar a importância deste estudo não apenas para verificar a distorção causada, mas também para análise voltada para aplicações de *IM3* através da série de Volterra^{12,13}. Isto porque os funcionais da série podem ser analisados através do estudo desenvolvido neste capítulo, já que tanto os funcionais como a

abordagem teórica do comportamento aqui tratada têm como base a série de Taylor^{14,15}.

3.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 3

-
- ¹ Vuolevi, J., Rahkonen, T., *Distortion in RF Power Amplifiers*, Artech House, Norwood, MA, USA, 2003.
 - ² Programa Advanced Design System 2002C and 2003A, Agilent technologies.
 - ³ Sedra, A., Smith, K., *Microeletrônica*, Pearson Education do Brasil, 2000.
 - ⁴ Clarke, K.K., Hess, D.T., *Communication Circuits: Analysis and Design*, Addison-Wesley Publishing Company, 1971.
 - ⁵ Cripps, S.C., *Advanced Techniques in RF Power Amplifier Design*, Artech House, Norwood, MA, USA, 2002.
 - ⁶ Kenington, P.B., *High-Linearity RF Amplifier Design*, Artech House, Norwood, MA, USA, 2000.
 - ⁷ Cha, J., Yi, J., Kim, J., Bumman, K., “Optimum Design of a Predistortion RF Power Amplifier for Multicarrier WCDMA Applications” *IEEE Transactions on Microwave Theory and Techniques*, 2004.
 - ⁸ Romdane, H., Bergeault, E., Huyart, B., “Development and Verification of a new Non-Linear MOSFET Model”, *IEEE MTT-S International Microwave Symposium Digest*, 2002.
 - ⁹ Miller, M., Dinh, T., “A new Empirical Large Model for Silicon RF LDMOS FET”, *Motorola SPS*, RF Division, 1997.
 - ¹⁰ Khanifar, A., Maslennikov, N., Vassilakis, B., “Bias Circuit Topologies for Minimization of RF amplifier Memory Effects” *33rd European Microwave Conference*, 2003.
 - ¹¹ Boylestad, R.L., Nashelsky, L., *Electronic Devices and Circuit Theory*; 7th Ed., New Jersey, Prentice-Hall, 1999.
 - ¹² Fager, C., Pedro, J.C., Carvalho, N.B., Zirath, H., “Prediction of IMD in LDMOS Transistor Amplifiers using a new Large-Signal Model”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.
 - ¹³ Fager, C., Pedro, J.C., Carvalho, N.B., Zirath, H., “A Comprehensive Analysis of IMD behavior in RF CMOS Power Amplifiers”, *IEEE Journal of Solid-State Circuits*, 2004.
 - ¹⁴ Maas, S.A., *Nonlinear Microwave Circuits*, IEEE Press, Piscataway, NJ, USA, 1988.
 - ¹⁵ Tupynamba, R., Camargo, E., “MESFET Nonlinearities Applied to Predistortion Linearizer Design”, *IEEE MTT-S Digest*, pp. 955 - 958, 1992.

Capítulo 4

Análise do efeito da resistência R_s

4.1 – INTRODUÇÃO

A análise do efeito provocado pela presença de uma resistência na fonte se faz necessário, pois intrinsecamente haverá a existência deste componente passivo devido à presença de um resistor colocado fisicamente ou mesmo pela própria resistência interna da fonte que comparece praticamente em todos os transistores de efeito de campo.

Desta forma, ficará constatado no transcorrer do estudo feito neste capítulo que a introdução desta resistência no modelo inicial proposto irá provocar uma redução nos níveis dos harmônicos, causando assim um efeito que pode ser denominado “*linearização por partes*”^{1,2}.

A principal contribuição deste capítulo é exatamente a verificação do efeito de resistência R_s como fator de linearização. Este efeito tem a característica de fazer com que a região linear se torne mais ampla, o que possibilita o sinal excursionar com uma menor distorção, porém com ganho menor^{3,4}.

4.2 – ESTUDO DO MODELO COM A INTRODUÇÃO DA RESISTÊNCIA DE FONTE

Será analisado o efeito da resistência de fonte através de um novo equacionamento de malha no modelo mostrado no circuito da Figura 4.1.

Neste caso, deveremos obter as novas equações analíticas que descrevem o funcionamento do modelo, possibilitando verificar que a tensão V_{in} não está aplicada diretamente na entrada porta-fonte V_{GS} , pois parte da tensão fica na entrada porta-fonte do transistor e o restante da tensão fica aplicada no resistor R . O capacitor tem a função de garantir que o nível DC de alimentação não seja aplicado diretamente no gerador de sinal, como feito em circuitos práticos de amplificadores⁵.

O modelo da Figura 4.1⁶ sugere que a tensão V_{in} fica distribuída entre a entrada porta-fonte e o resistor R , na forma:

$$V_{in} = V_r + V_{GS} = I_d \cdot R + V_{GS} \quad (4.2.1)$$

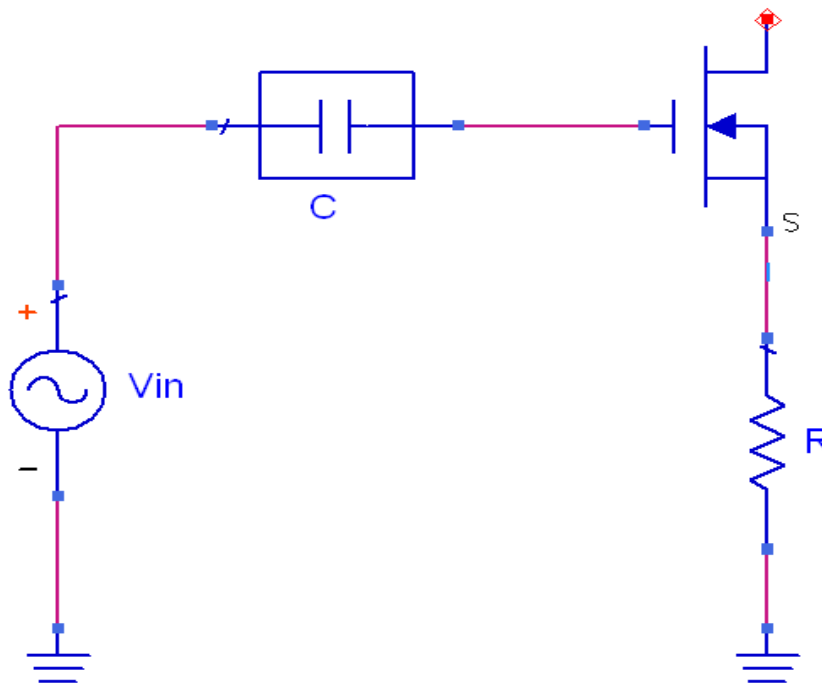


Figura 4.1 – Modelo de um circuito com a resistência de fonte

Pode-se definir uma nova resistência incremental de entrada^{7,8}, na forma:

$$r_{in(n)} = \frac{\partial V_{in}}{\partial I_d} \Big/ I_d = I_{DC} \quad (4.2.2)$$

$$r_{in(n)} = \frac{\partial}{\partial I_d} (I_d \cdot R) + \frac{\partial V_{GS}}{\partial I_d} \quad (4.2.3)$$

Por definição a resistência incremental é o inverso da transcondutância $r_{in} = \frac{1}{g_m}$,

assim define-se um $r_{in} = \frac{\partial V_{GS}}{\partial I_d}$. Onde, I_d é a corrente de dreno do FET, I_{DC} é a

corrente de nível DC de I_d geralmente definida pela polarização do circuito e V_r é a tensão da resistência R , assim teremos:

$$r_{in(n)} = R + r_{in} \quad (4.2.4)$$

Partindo da equação (2.1.1) e manipulando algebricamente fazendo com que a tensão V_{GS} fique isolada, desta forma resultará:

$$V_{GS} = \left(\frac{I_d}{k} \right)^{\frac{1}{2}} + V_T \quad (4.2.5)$$

onde:

$$k = \frac{1}{2} \cdot kn \frac{W}{L} \quad (4.2.6)$$

Assim encontrar-se-á resistência incremental como mostrada pela equação (4.2.7).

$$r_{in} = \left(\frac{\partial V_{GS}}{\partial I_d} \Big/ I_d = I_{DC} \right) = \frac{1}{2 \cdot k} \left(\frac{I_{DC}}{k} \right)^{-\frac{1}{2}} \quad (4.2.7)$$

Pode-se obter uma nova transcondutância dada pela equação (4.2.8), na forma:

$$g_{m(n)} = \frac{1}{r_{in(n)}} = \frac{1}{R + r_{in}} = \frac{g_m}{1 + g_m \cdot R} \quad (4.2.8)$$

Observa-se na equação (4.2.8) que a nova transcondutância decresce por um fator $1 + g_m \cdot R$, ou seja, há uma diminuição da transcondutância com o acréscimo do valor de R .

Uma análise quantitativa para a verificação da influência de R no circuito de amplificação pode ser constatada fixando, por exemplo, os valores $g_m = 160 \text{ (mS)}$ e $R = 500 \text{ (}\Omega\text{)}$ e escolhendo uma corrente DC de I_d qualquer, por exemplo, $I_{DC} = 7,8 \text{ (mA)}$. Assim será determinada de forma aproximada um $g_{m(n)} = 2 \text{ mS}$. Em outros termos apenas 1,25 % do valor sem a existência da resistência R .

Então, se o fator $g_m \cdot R \gg 1$, a transcondutância se torna um caráter linear em função de R como apresentado na equação (4.2.9), tornando-se assim independente de qualquer mudança na corrente de polarização.

Deve-se ressaltar ainda que não se pode mudar o valor de R de forma indiscriminada, pois ela também define a polarização do circuito podendo fazer com que o transistor venha trabalhar na região de corte, caso este valor seja bastante elevado.

$$g_{m(n)} = \frac{1}{R} \quad (4.2.9)$$

4.3 – VERIFICAÇÃO DO EFEITO DE LINEARIZAÇÃO POR PARTES

Para observar o efeito de linearização^{9,10} por partes causada pela introdução de R , se faz interessante definir uma nova curva de transcondutância V_{in} vérsus I_d . Assim será feita uma remodelagem na equação (4.2.1) usando a equação (4.2.5), na forma:

$$V_{in} - V_T = I_d \cdot R + \left(\frac{I_d}{k} \right)^{\frac{1}{2}} \quad (4.3.1)$$

onde V_T é a tensão de desligamento.

Será definida também uma tensão V_c que representa o decréscimo de V_{in} com relação a V_T quando $I_d = 0$.

$$V_c = I_{DC} \cdot (R + r_{in}) \quad (4.3.2)$$

$$V_c = \frac{I_{DC}}{g_m} \cdot (1 + g_m \cdot R) \quad (4.3.3)$$

Para a verificação dos vários pontos da nova curva de transcondutância em função da variação de $g_m \cdot R$, deve-se normalizar a equação (4.3.1) por V_c na forma:

$$\frac{V_{in} - V_T}{V_c} = \frac{I_d}{I_{DC}} \cdot \frac{g_m \cdot R}{(1 + g_m \cdot R)} + \left(\frac{I_d}{k} \right)^{\frac{1}{2}} \cdot \frac{1}{\frac{I_{DC}}{g_m} (1 + g_m \cdot R)} \quad (4.3.4)$$

$$\frac{V_{in} - V_T}{V_c} = \frac{I_d}{I_{DC}} \cdot \frac{g_m \cdot R}{(1 + g_m \cdot R)} + \left(\frac{I_d}{I_{DC}} \right)^{\frac{1}{2}} \cdot \left(\frac{I_{DC}}{k} \right)^{\frac{1}{2}} \cdot \frac{1}{\frac{I_{DC}}{g_m} (1 + g_m \cdot R)} \quad (4.3.5)$$

$$r_{in} = \frac{1}{g_m} = \frac{1}{2 \cdot k} \left(\frac{I_{DC}}{k} \right)^{-\frac{1}{2}} \quad (4.3.6)$$

$$\frac{V_{in} - V_T}{V_c} = \frac{I_d}{I_{DC}} \cdot \frac{g_m \cdot R}{(1 + g_m \cdot R)} + \left(\frac{I_d}{I_{DC}} \right)^{\frac{1}{2}} \cdot \left(\frac{I_{DC}}{k} \right)^{\frac{1}{2}} \cdot \frac{1}{\frac{I_{DC}}{2 \cdot k} \left(\frac{I_{DC}}{k} \right)^{\frac{1}{2}} (1 + g_m \cdot R)} \quad (4.3.7)$$

$$\frac{V_{in} - V_T}{V_c} = \frac{I_d}{I_{DC}} \frac{g_m \cdot R}{(1 + g_m \cdot R)} + \left(\frac{I_d}{I_{DC}} \right)^{\frac{1}{2}} \cdot \frac{2}{(1 + g_m \cdot R)} \quad (4.3.8)$$

Através da equação (4.3.8) será plotado o gráfico da transcondutância normalizada em função da variação de $g_m \cdot R$, onde se verifica através da Figura 4.2 a mudança do comportamento quadrático para linear com o aumento do fator $g_m \cdot R$. Importante destacar que esta análise foi realizada por Clarke-Hess para transistores BJT, não tendo sido feita nenhuma consideração com relação aos dispositivos FET. Observa-se que o gráfico da Figura 4.2 é semelhante ao gráfico plotado por Clarke-Hess diferenciando apenas na mudança do comportamento quadrático ao invés do exponencial.

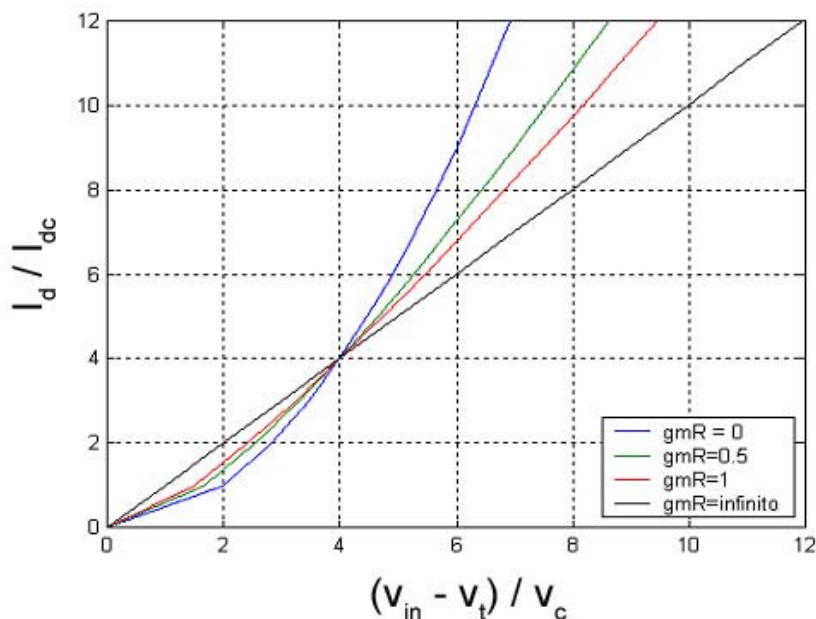


Figura 4.2 – Gráfico da transcondutância normalizada em função de $g_m \cdot R$

4.4 – DEFINIÇÃO DO TIPO DE COMPORTAMENTO.

De acordo com a Figura 4.2 pode-se observar que para um $g_m \cdot R \ll 1$ o comportamento tem a característica de uma forma quadrática, enquanto que no caso em que $g_m \cdot R \gg 1$ toma a forma linear¹¹.

A situação em que $g_m R = 0$ caracteriza-se por um comportamento quadrático que é exatamente o mesmo da característica do transistor, modelado conforme o estudo feito no Capítulo 3. A análise da condição limite no qual $g_m R \rightarrow \infty$ caracteriza-se por um comportamento linear visto pela equação (4.2.9).

É conveniente aproximar qualquer solução para um dos dois casos, $g_m R = 0$ ou $g_m R \rightarrow \infty$, havendo coerência na escolha de um dos casos o erro introduzido por aproximação será pequeno. A importância desta aproximação é que para vários valores de $g_m R$ haveria infinitas soluções, ficando assim difícil a análise.

Fazendo uma análise gráfica da Figura 4.2 permite concluir que para $g_m R = 1$ começa comportar na forma linear. Assim pode-se definir a condição para $g_m R = 1$ como limiar de decisão entre os dois casos à escolha.

Ressaltando que a solução para $g_m R = 0$ será solucionado pelas equações definidas no capítulo anterior¹².

4.4.1 – SOLUÇÃO PARA $g_m R \rightarrow \infty$.

Será realizada uma análise da situação-limite $g_m R \rightarrow \infty$, sendo modelada de acordo com a equação (4.4.1), ficando bem caracterizado para amplificadores pelo circuito da Figura 4.3:

$$I_d = \frac{V_{in} - V_T}{R} \quad \text{para } V_{in} > 0 \quad (4.4.1)$$

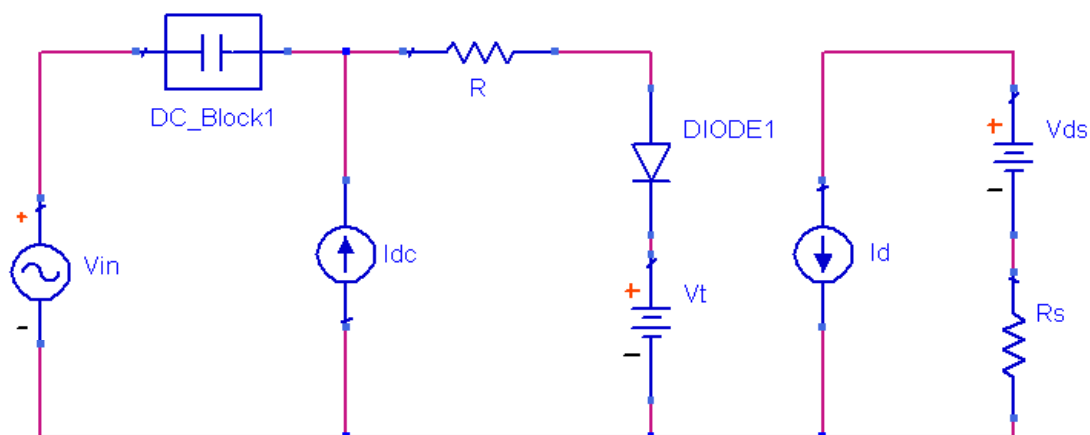


Figura 4.3 – Circuito equivalente para $g_m R \rightarrow \infty$

Este será o alvo de nosso estudo. É fornecida uma tensão de entrada $v_{in} = V_{in} \cdot \cos \omega t$. Desta forma, serão apresentadas duas situações que serão abordadas a seguir.

4.4.2 – CONDIÇÃO $V_{IN} < V_C$

Dado que $V_{in} < V_c$, sendo que $V_c = I_{DC} \cdot R$, o comportamento do modelo será linear podendo ser apresentado pelas equações (4.4.2) e (4.4.3).

$$I_d = I_{DC} + \frac{V_{in}}{R} \cdot \cos \omega t \quad (4.4.2)$$

$$I_d = I_{DC} \left(1 + \frac{V_{in}}{V_c} \cdot \cos \omega t \right) \quad (4.4.3)$$

A análise do modelo segue o mesmo padrão feito anteriormente envolvendo um estudo de caso composto pelo método analítico e simulado para o transistor MOSFET do tipo *depleção* e do tipo *enriquecido*.

A fim de verificar que para uma maior dependência do valor de R , serão fixados novos parâmetros para o transistor que apresentará uma transcondutância $g_m = 160 \text{ (mS)}$, $I_{DC} = 7,8 \text{ (mA)}$, $R = 500 \text{ (}\Omega\text{)}$ e $v_{in} = 2 \cos(2\pi \cdot 10^6 \cdot t) \text{ (V)}$. Nossa primeira abordagem estará concentrada no transistor MOSFET do tipo *depleção*. Com esses parâmetros chega-se a uma tensão $V_c = 3,9 \text{ (V)}$.

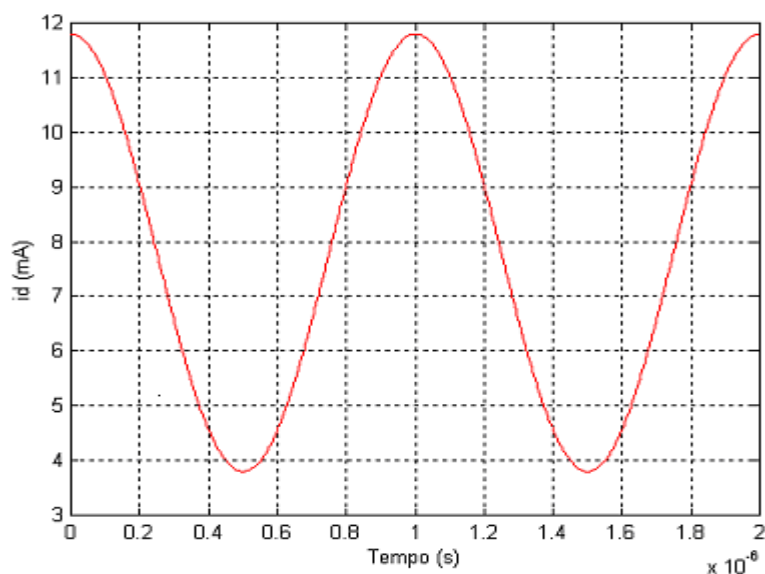


Figura 4.4 – Sinal da corrente I_d determinada por método analítico

Pode-se verificar que dado o valor de R e obtendo a transcondutância g_m através das características do transistor e de polarização podemos encontrar um $g_m R = 80$. Em outras palavras, pode ser determinada a corrente de saída I_d pela equação (4.4.2) que caracteriza o comportamento linear ($g_m R \gg 1$). A composição harmônica da corrente I_d está representada nas equações (4.4.4) e (4.4.5).

$$I_d = [7.8 + 4 \cos.(2\pi.10^6.t)] \text{ (mA)} \quad (4.4.4)$$

$$I_d = \{7.8 [1 + 0.51 \cos.(2\pi.10^6.t)]\} \text{ (mA)} \quad (4.4.5)$$

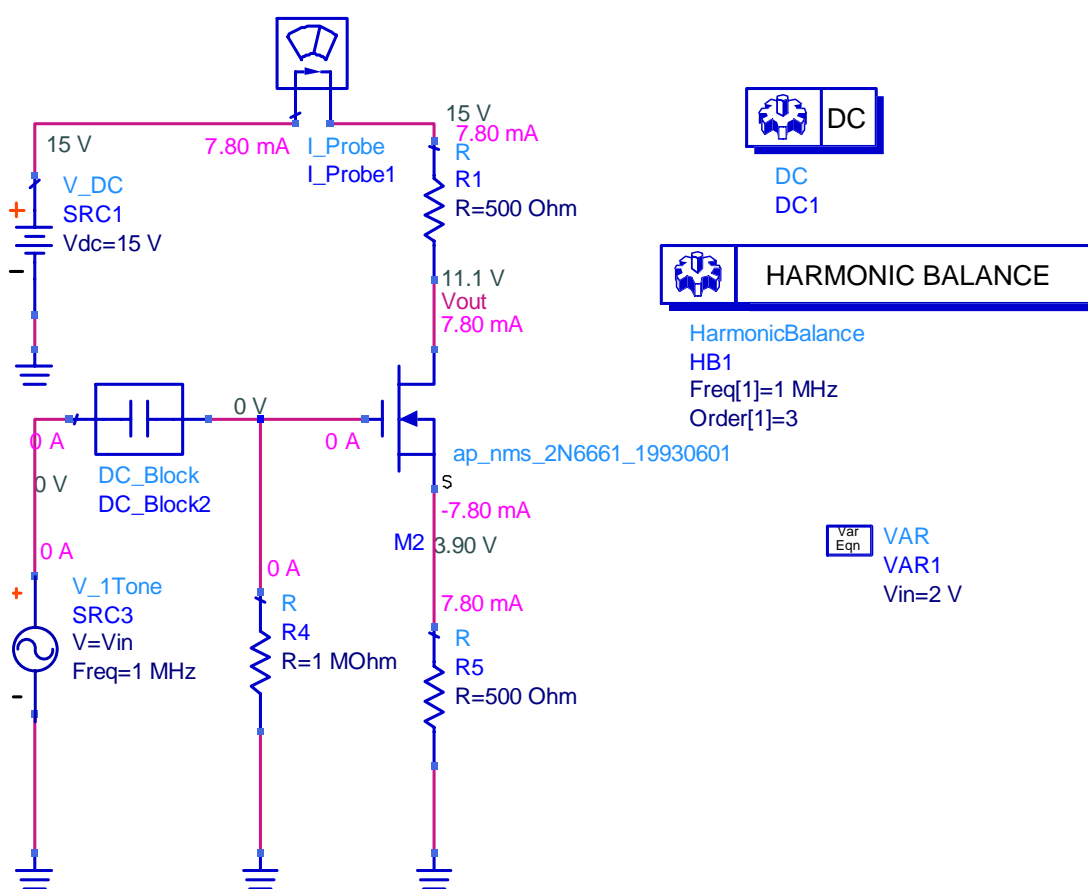


Figura 4.5 – Circuito MOSFET do tipo depleção trabalhando na condição $V_{in} < V_c$

A Figura 4.6 mostra a composição harmônica da corrente I_d de saída onde pode-se verificar que o nível da fundamental está reduzido mesmo com o aumento da transcondutância. A comparação deve ser feita com relação a outros estudos apresentados nos capítulos anteriores, notando-se também que o segundo harmônico praticamente não existe, caracterizando assim o efeito de linearização por partes com redução do nível da fundamental¹³.

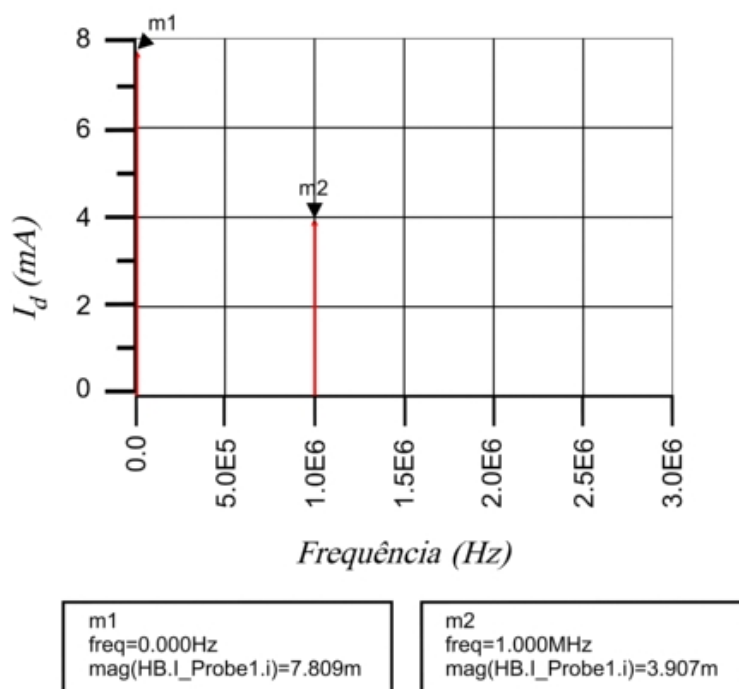


Figura 4.6 – Composição Harmônica de I_d para um $V_{in} < V_c$

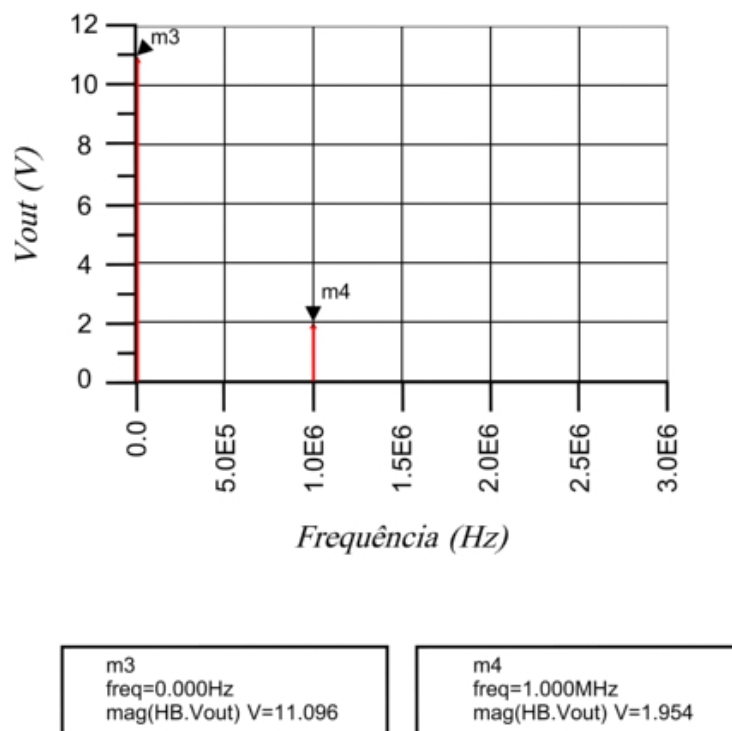


Figura 4.7 – Composição Harmônica da tensão de saída para um $V_{in} < V_c$

A Figura 4.7 mostra o conteúdo harmônico da tensão de saída V_{out} , observa-se também através desta figura o desaparecimento da componente harmônica de segunda ordem.

Através da Figura 4.8, que representa a corrente de saída no domínio do tempo, pode-se observar uma forma de onda sem distorções. Comparando este caso com qualquer dentre aqueles anteriormente discutidas, podemos constatar o efeito de linearização provocada por R .

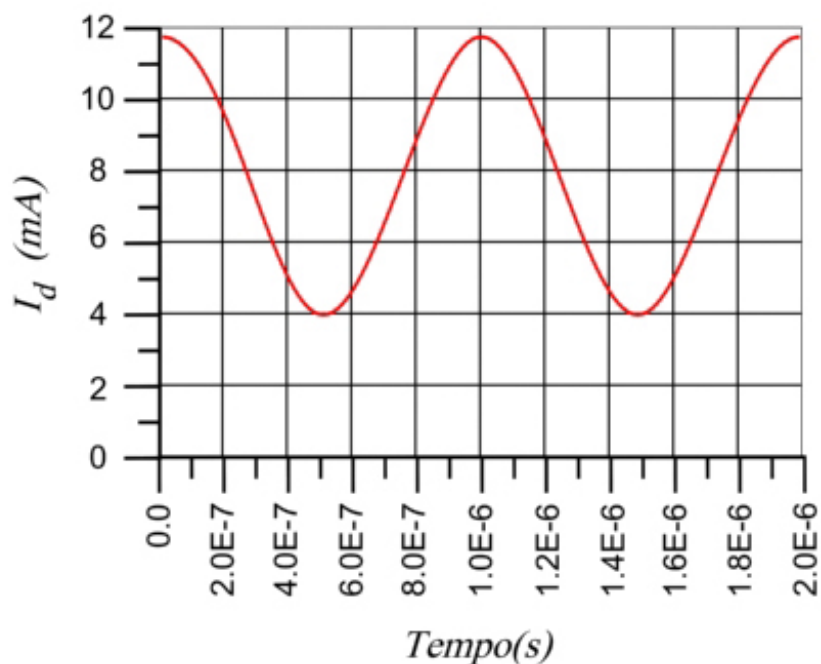


Figura 4.8 – Corrente I_d no domínio do tempo para $V_{in} < V_c$

Será realizada uma análise para o transistor MOSFET do tipo *enriquecido* da mesma forma apresentada para o caso do transistor do tipo *depleção*, com modificações com relação ao fator $g_m R$, corrente de polarização I_{DC} e a resistência R , como apresentado a seguir.

O fator $g_m R = 86$, uma corrente I_{DC} de polarização de 5,8 (mA), um resistor $R = 500$ (Ω) e uma tensão de entrada $v_{in} = 1 \cdot \cos(2\pi \cdot 10^6 \cdot t)$ (V). Desta forma resolvendo através da equação (4.4.2), resultará:

$$I_d = [5,8 + 2 \cos(2\pi \cdot 10^6 \cdot t)] \text{ (mA)} \quad (4.4.6)$$

A Figura 4.9 caracteriza o circuito que será realizado as simulações para esta análise.

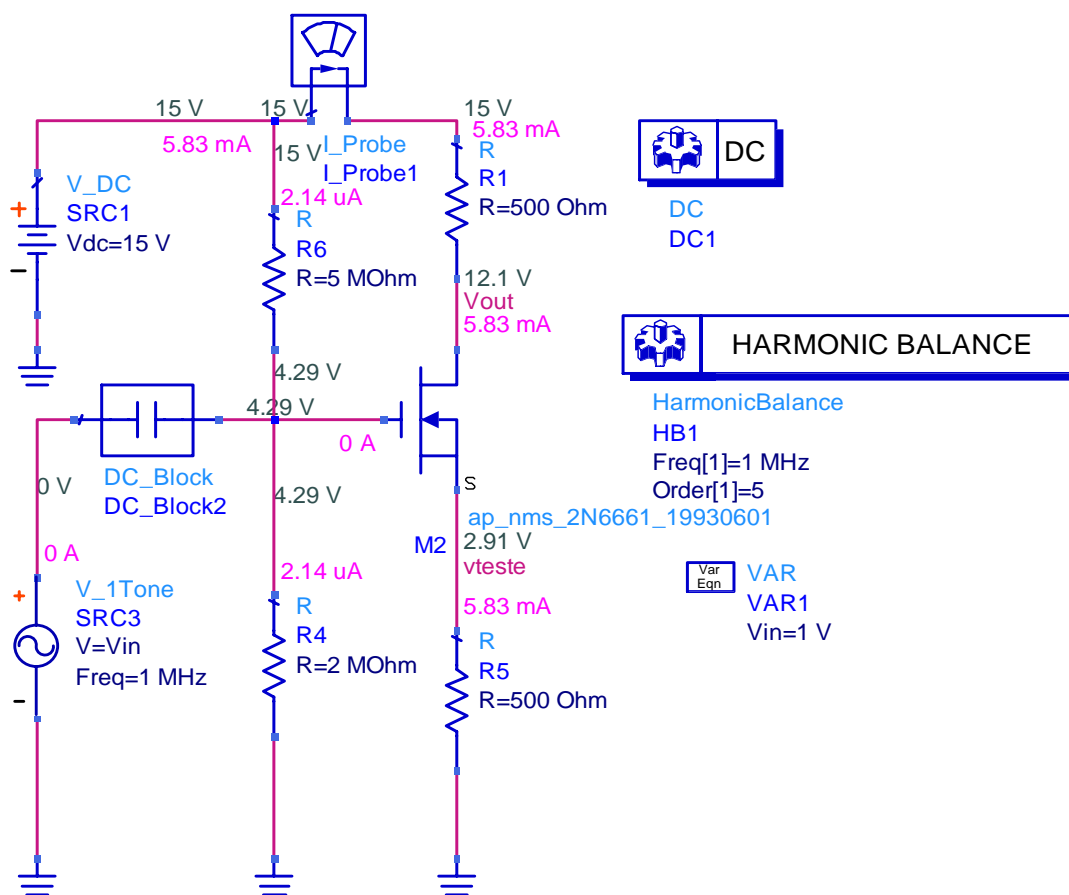


Figura 4.9 – Circuito MOSFET do tipo enriquecido trabalhando na condição $V_{in} < V_c$

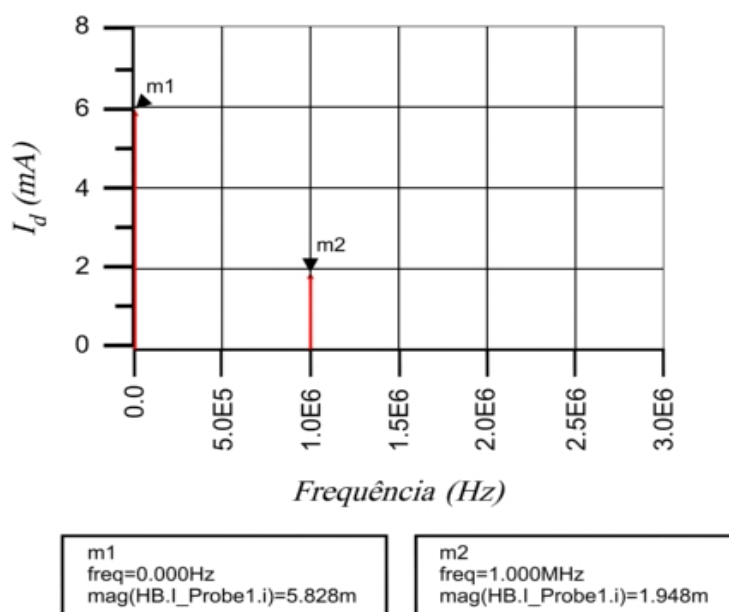


Figura 4.10 – Corrente de saída I_d na condição $V_{in} < V_c$

Fica fácil de constatar através da Figura 4.10, que apresenta a composição harmônica de I_d , a inexistência do segundo harmônico e a redução da componente fundamental assim como apresentada no dispositivo do tipo *depleção*. Desta forma, pode-se verificar a contribuição na linearização do dispositivo provocada pela resistência R para o caso de $V_{in} < V_c$, podendo ser adotada para qualquer dispositivo de efeito de campo.

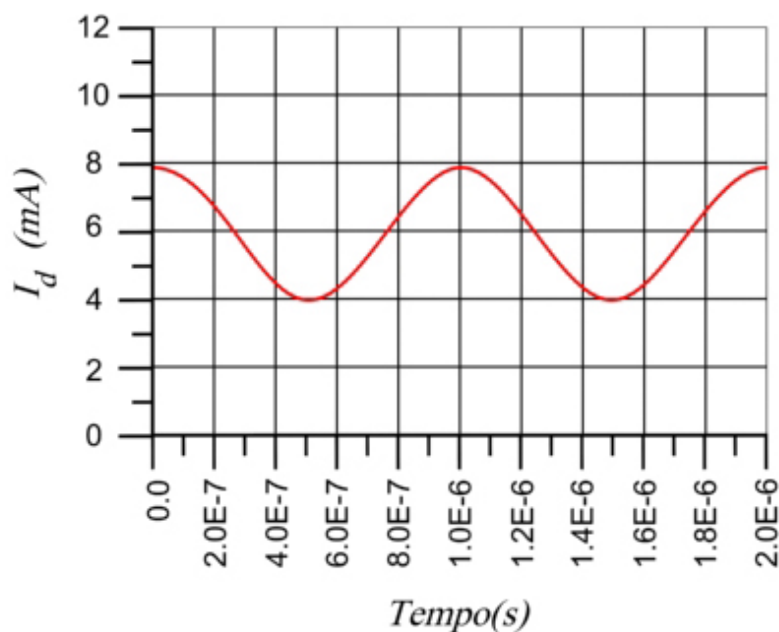


Figura 4.11 – Corrente I_d no domínio do tempo para um $V_{in} < V_c$

4.4.3 – CONDIÇÃO $V_{IN} > V_c$

Quando $V_{in} > V_c$, a corrente I_d toma a forma de um trem periódico de pulsos com picos senoidais, representado pela Figura 4.12¹⁴. Desta forma, pode-se modelar o dispositivo através da definição da série do cosseno de Fourier, definida previamente no Capítulo 2 e do mesmo modo como realizado nos estudos feito por Clarke-Hess.

O sinal apresentado inicialmente na forma da equação (4.4.7), fica também representado de acordo com o determinado pela equação (4.4.8), isto é:

$$I_d = I_0 + I_1 \cdot \cos \omega t + I_2 \cdot \cos 2\omega t + \dots \quad (4.4.7)$$

$$I_d = I_0 + \left(1 + \frac{I_1}{I_0} \cos \omega.t + \frac{I_2}{I_0} \cos 2.\omega.t + \dots \right) \quad (4.4.8)$$

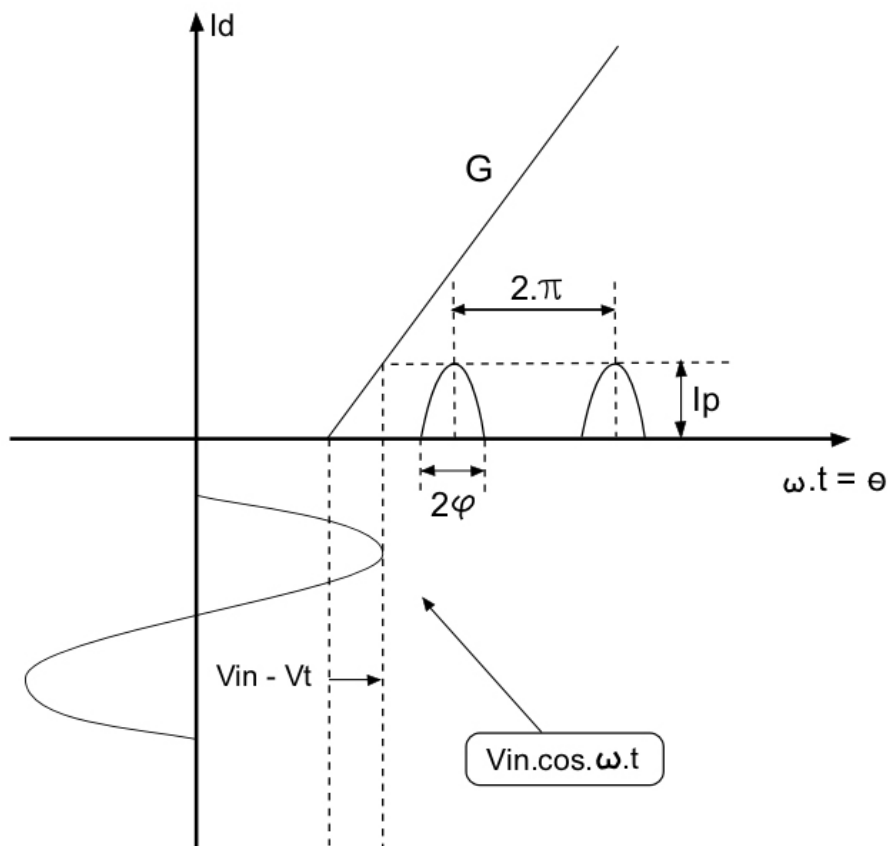


Figura 4.12 – Representação da condição $V_{in} > V_c$ pela curva de transcondutância

Fazendo uma análise equivalente com que foi feita no item 2.2 do Capítulo 2 com a diferença em relação ao comportamento do dispositivo que apresenta uma característica linear nesta condição de $g_m R \gg I$, pode-se desenvolver a série da mesma forma, partindo sempre da Figura 4.12 que determina todas as características para análise. Assim teremos:

$$I_p = G \cdot [V_{in} - (V_{in} - V_T)] \quad (4.4.9)$$

Para a condição que está sendo analisada, apresenta $g_m R \gg I$, tem-se:

$$G = g_{m(n)} = \frac{1}{R} \quad (4.4.10)$$

$$I_p = \frac{1}{R} \cdot V_T \quad (4.4.11)$$

$$\varphi = \cos^{-1}\left(\frac{V_{in} - V_T}{V_{in}}\right) \quad (4.4.12)$$

Desta forma, desenvolve-se a série através do cosseno de Fourier para encontrar as componentes harmônicas do sinal de saída. Em termos de equação, tem-se:

$$I_0 = \frac{I_p}{\pi} \cdot \frac{\text{sen } \varphi - \varphi \cdot \cos \varphi}{1 - \cos \varphi} \quad (4.4.13)$$

$$I_1 = \frac{I_p}{\pi} \cdot \frac{\varphi - \cos \varphi \cdot \text{sen } \varphi}{1 - \cos \varphi} \quad (4.4.14)$$

$$I_n = \frac{I_p}{\pi} \cdot \frac{\cos \varphi \cdot \text{sen } n \cdot \varphi - n \cdot \text{sen } \varphi \cdot \cos n \cdot \varphi}{n \cdot (n^2 - 1) \cdot (1 - \cos \varphi)}, \text{ para } n \geq 2 \quad (4.4.15)$$

Neste caso sabe-se que: $V_c = I_{DC} \cdot R$, $I_0 = I_{DC} = \frac{V_c}{R}$ e partindo da equação (4.4.12) pode-se também determinar $V_{in} - (V_{in} - V_T) = V_{in} (1 - \cos \varphi)$.

Utilizando a equação (4.4.13) e substituindo I_0 por $\frac{V_c}{R}$, temos que:

$$\frac{V_c}{R} = \frac{I_p}{\pi} \cdot \frac{\text{sen } \varphi - \varphi \cdot \cos \varphi}{1 - \cos \varphi} \quad (4.4.16)$$

Substituindo (4.4.9) em (4.4.16), resultará em:

$$\frac{V_c}{R} = \frac{[V_{in} - (V_{in} - V_T)]}{R \cdot \pi} \cdot \frac{\text{sen } \varphi - \varphi \cdot \cos \varphi}{1 - \cos \varphi} \quad (4.4.17)$$

$$V_c = \frac{[V_{in} (1 - \cos \varphi)]}{\pi} \cdot \frac{\text{sen } \varphi - \varphi \cdot \cos \varphi}{1 - \cos \varphi} \quad (4.4.18)$$

$$\frac{V_{in}}{V_c} = \frac{\pi}{\text{sen } \varphi - \varphi \cdot \cos \varphi} \quad (4.4.19)$$

Relacionando $\frac{I_1}{I_0}$ pode-se chegar trivialmente a equação (4.4.20).

$$\frac{I_1}{I_0} = \frac{\varphi - \text{sen } \varphi \cdot \cos \varphi}{\text{sen } \varphi - \varphi \cdot \cos \varphi} \quad (4.4.20)$$

De maneira inteiramente análoga, podemos obter uma representação genérica relacionando qualquer componente harmônica com a componente DC, que pode ser apresentada através da relação:

$$\frac{I_n}{I_0} = \frac{2.[\cos \varphi.\text{sen}(n.\varphi) - n\text{sen}\varphi.\cos(n.\varphi)]}{n(n^2 - 1)(\text{sen}\varphi - \varphi.\cos \varphi)}, \text{ para } n \geq 2 \quad (4.4.21)$$

Com os mesmos parâmetros utilizados para o caso do MOSFET do tipo *enriquecido* apenas com uma mudança da tensão V_{in} para 4 (V), a fim de que possa ser assegurada a condição $V_{in} > V_c$ e fazendo o uso das equações (4.4.19), (4.4.20) e (4.4.21). Foram realizados os cálculos pertinentes para encontrar todas as componentes harmônicas, sempre partindo da relação $\frac{V_{in}}{V_c} = 1,372$. O resultado destes cálculos está representado nas equações (4.4.22), (4.4.23) e constando também na Tabela 4.1.

Nota-se que para encontrar todos os harmônicos com este equacionamento a resolução será levada a uma equação transcendental. Então sua solução se faz de forma numérica.

$$I_d = [5,8 + 7,13 \cos.(2\pi.10^6.t) + 0,696 \cos.(4\pi.10^6.t) + 0,458 \cos.(6\pi.10^6.t) + 0,234 \cos.(8\pi.10^6.t)] \text{ (mA)} \quad (4.4.22)$$

$$I_d = 5,8 [1 + 1,23 \cos.(2\pi.10^6.t) + 0,12 \cos.(4\pi.10^6.t) + 0,079 \cos.(6\pi.10^6.t) + 0,004 \cos.(8\pi.10^6.t)] \text{ (mA)} \quad (4.4.23)$$

Tabela 4.1 – Cálculo das componentes harmônicas na condição $V_{in} > V_c$

Componente Harmônico	Corrente I_d normalizada por I_0	Corrente I_d
DC	1	5,8 mA
1 ^o Harmônico	1,23	7,13 mA
2 ^o Harmônico	0,12	696 μ A
3 ^o Harmônico	$7,9 \cdot 10^{-2}$	458 μ A
4 ^o Harmônico	$4 \cdot 10^{-2}$	234 μ A

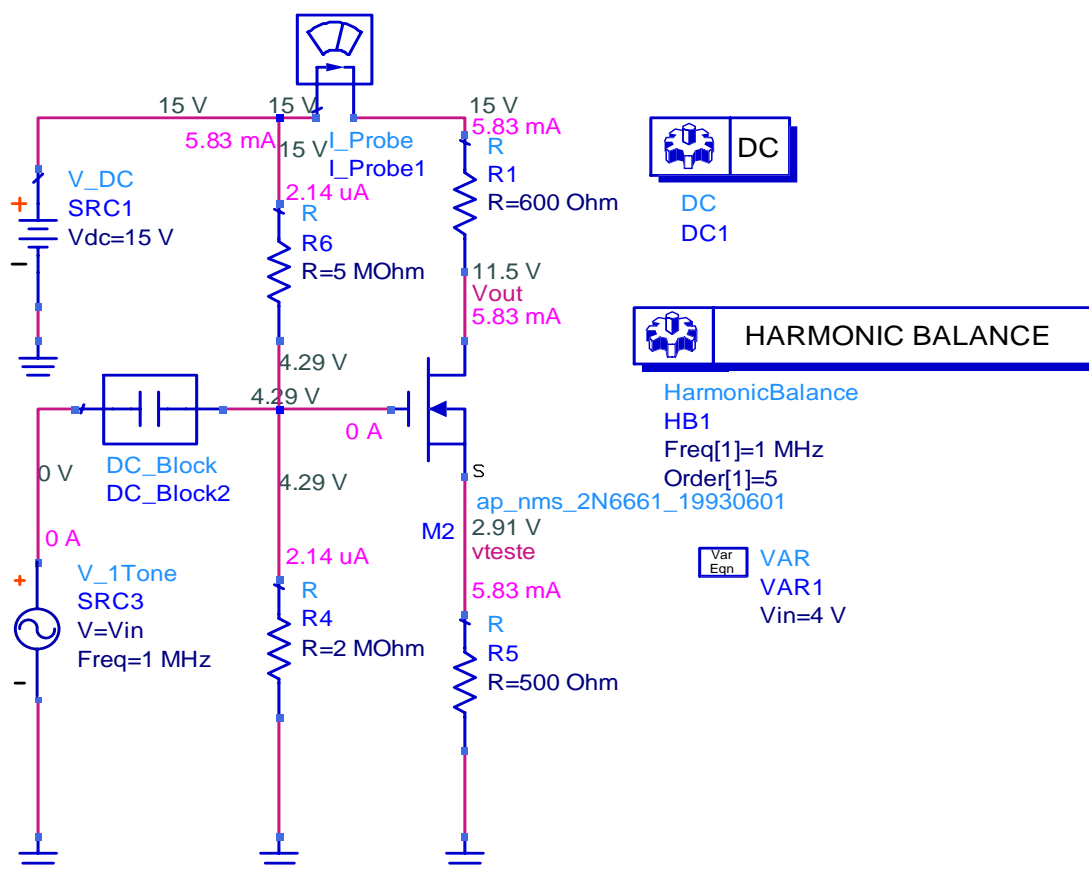
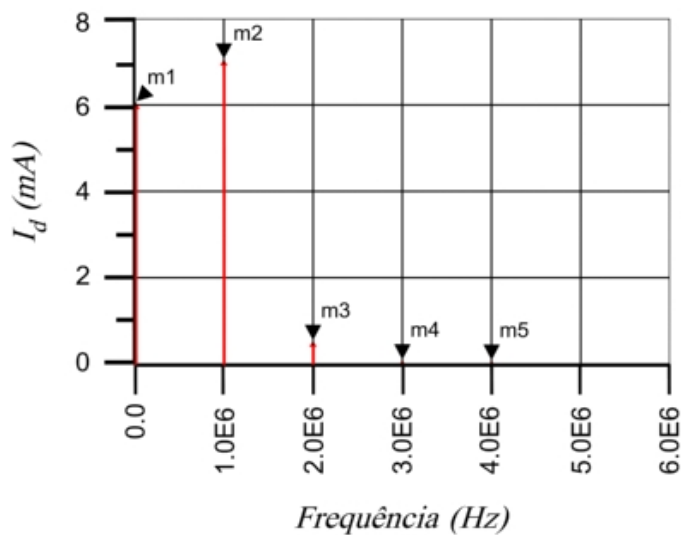


Figura 4.13 – Circuito MOSFET do tipo enriquecido na condição $V_{in} > V_c$



m1 freq=0.000Hz mag(HB.I_Probe1.i)=6.135m	m2 freq=1.000MHz mag(HB.I_Probe1.i)=7.220m	m3 freq=2.000MHz mag(HB.I_Probe1.i)=467.2u
m4 freq=3.000MHz mag(HB.I_Probe1.i)=363.2u	m5 freq=4.000MHz mag(HB.I_Probe1.i)=196.8u	

Figura 4.14 – Composição harmônica da corrente de saída I_d

Também neste caso iremos utilizar os recursos de simulação com o software ADS para verificar a veracidade do modelo analítico proposto. A Figura 4.13 mostra o circuito e suas condições de funcionalidade para garantir $V_{in} > V_c$.

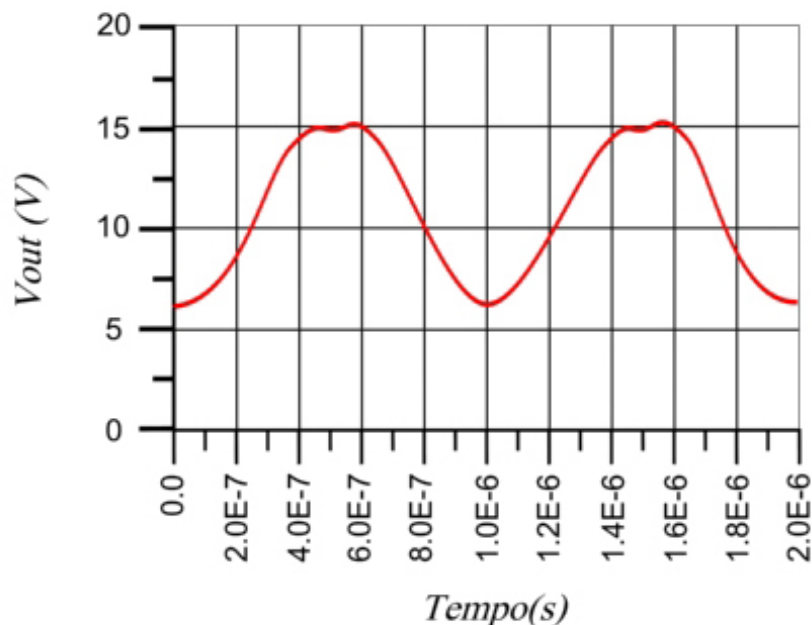


Figura 4.15 – Tensão de saída no domínio do tempo para um $V_{in} > V_c$

Antes de ser feita à conclusão, é conveniente destacar que todas equações a partir da equação (4.4.13) foram determinadas por Clarke-Hess para o caso de uma resistência em série com uma característica exponencial. Apesar de haver equivalência entre as equações é importante ressaltar que toda esta modelagem foi realizada para dispositivos com característica quadrática. Desta forma, pode-se considerar como contribuição as equações (4.4.9), (4.4.10), (4.4.11) e (4.4.12), pois são elas que diferenciam da análise feita para a característica exponencial.

Comparando o desenvolvimento teórico com o simulado mostrado na Tabela 4.2, pode-se perceber que há uma pequena diferença entre os resultados determinados pela corrente I_0 , pois tal corrente é utilizada para todos os cálculos das demais componentes. Esta diferença encontrada pode ser justificada basicamente por dois pontos¹⁵.

O primeiro ponto é a limitação dos harmônicos envolvidos na simulação, que provoca alterações, tendo como consequência valores que ultrapassam a tensão de alimentação $V_{DC} = 15 V$, ocorrendo o seu ceifamento.

O segundo ponto é que ainda que não haja o corte provocado pela limitação dos harmônicos, ou seja, sem ceifamento causado por harmônicos, esta também seria cortada pela limitação de excursão do sinal em que o máximo da excursão seria a tensão de alimentação $V_{DC} = 15\text{ V}$.

Estes dois pontos podem ser visualizados pela Figura 4.15, que apresenta corte na forma de onda de saída, excursionando somente até o nível de V_{DC} .

Tabela 4.2 – Comparação para condição $V_{in} > V_c$

<i>Componente Harmônico</i>	<i>Simulação</i>	<i>Método Analítico</i>
<i>DC</i>	<i>6,13 mA</i>	<i>5,8 mA</i>
<i>1^o Harmônico</i>	<i>7,22 mA</i>	<i>7,13 mA</i>
<i>2^o Harmônico</i>	<i>467,2 μA</i>	<i>696 μA</i>
<i>3^o Harmônico</i>	<i>363,2 μA</i>	<i>458 μA</i>
<i>4^o Harmônico</i>	<i>196,8 μA</i>	<i>234 μA</i>

4.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 4

- ¹ Kim, B., Lee, K., Ku, J., “A new Linearization Technique for *MOSFET RF* Amplifier using Multiple Gated Transistors”, *IEEE Microwave and Guided Wave Letters*, Vol. 10, 2002.
- ² Kenington, P.B., *High-Linearity RF Amplifier Design*, Artech House, Norwood, MA, USA, 2000.
- ³ Wood, W., Miller, M.D., Kenny, J.F., “A Hybrid Digital/RF envelope Predistortion Linearization System for Power Amplifiers”, *IEEE Transactions on Microwave Theory and Techniques*, Vol. 53, 2005.
- ⁴ Cavers, J., “Optimum Indexing in Predistorting Amplifier Linearizers”, *IEEE 47th Vehicular Technology Conference*, USA, pp. 676-80, 1997.
- ⁵ Eskelinen, P., “High-Linearity RF Amplifier Design”, *IEEE Aerospace and Electronic Systems Magazine*, 2002.
- ⁶ Brinkhoff, J., Parker, A.E., “Implication of Baseband Impedance and Bias for *FET* Amplifier Linearization”, *IEEE MTT-S Int. Microwave Symp. Dig*, Vol. 2, 2003.

-
- ⁷ Massara, R.E., *Optimization Methods in Electronic Circuit Design*, Longman, August, 1991.
- ⁸ Vaidyanathan, M., Iwamoto, M., Larson, L.E., Gudem, P.S., Asbeck, P.M., “A Theory of High-Frequency Distortion in Bipolar Transistors”, *IEEE Transactions on Microwave Theory and Techniques*, 2003.
- ⁹ Woo, Y., Yang, Y., Yi, J., Nam, J., Cha, J., Kim, B., “A new Adaptive Feedforward Amplifier for WCDMA Base Stations using Imperfect Signal Cancellation”, *Microwave Journal*, Vol. 46, 2003.
- ¹⁰ Iommi, R., Macchiarella, G., Meazza, A., Pagani, M., “Study of an Active Predistorter Suitable for MMIC Implementation”, *IEEE Transactions on Microwave Theory and Techniques*, 2005.
- ¹¹ Kreyszig, E., *Advanced Engineering Mathematics*, John Wiley & Sons, New York, USA, 8th Ed., December, 1998.
- ¹² Millman, J., Halkias, C.O., *Electronic Fundamentals and Applications: for Engineers and Scientists*, New York, McGraw-Hill, 1976.
- ¹³ Programa Advanced Design System 2002C and 2003A, Agilent technologies
- ¹⁴ Kim, B., “Existence of Optimum Cold FET Intrinsic Reference Plane for active FET Small Signal Modeling”, *IEEE Microwave and Wireless Components Letters*, 2002.
- ¹⁵ Joe, D., *Numerical Methods for Engineers and Scientist*, Hoffman Marcel Dekker; 2nd Ed., 2001.

Capítulo 5

MEDIDAS EXPERIMENTAIS

5.1 – OBJETIVO

O objetivo deste capítulo é constatar os efeitos provocados pelo comportamento quadrático através de medidas realizadas em amplificadores que apresentam transistores de efeito de campo.

Neste caso, vale ressaltar que não se espera que os valores encontrados através das medidas realizadas sejam idênticos aos calculados analiticamente, pois haveria a necessidade de adaptação entre os amplificadores em teste com o método analítico^{1,2} proposto neste trabalho.

A adaptação não é um processo simples já que há o envolvimento de uma série de outros equipamentos. Além do transistor de efeito de campo, outros fatores podem contribuir nesta não-coincidência, tais como as perdas nos cabos e conectores, casamentos de impedância, imprecisão dos analisadores de espectro e geradores de sinais. Depende também de outros fatores comportamentais dos amplificadores, tais como capacitâncias e indutâncias com comportamento não-linear. Deste modo torna-se um processo árduo e trabalhoso ficando como propostas de dissertações futuras³.

As medidas serão realizadas em um amplificador de 10 W – *banda III* implementadas com um transistor LDMOS MRF 9060^{4,5} mostrado pela Figura 5.1.

5.2 – MEDIDAS REALIZADAS PARA UM TOM

A princípio será aplicado um tom⁶ com potência de aproximadamente -9 dBm com uma frequência de 170 MHz cuja leitura no *display* do gerador de sinal da *HP 8648B* está mostrada na Figura 5.2. Isto para que possa ser visualizado o surgimento da componente de 2ª ordem, cuja teoria foi amplamente discutida nos capítulos anteriores, nos quais procuramos dar uma particular ênfase para o principal efeito provocado pela característica quadrática com o modelo sendo excitado por um tom.

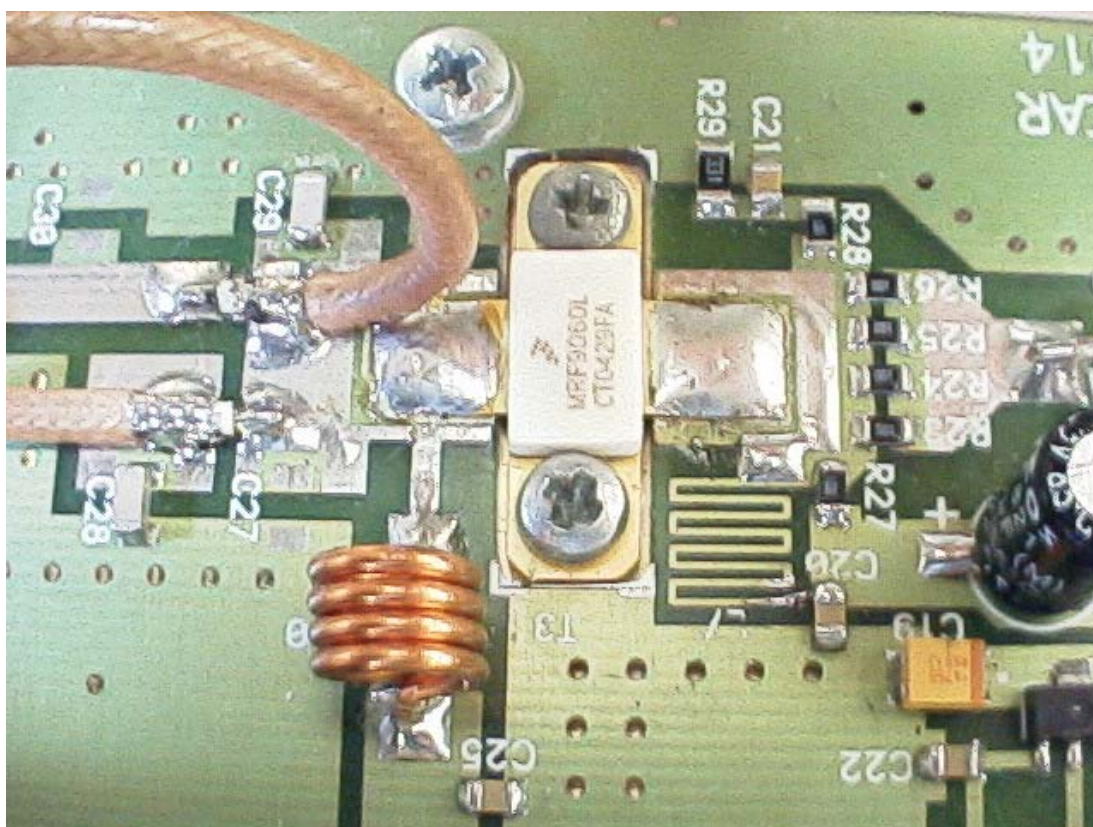


Figura 5.1 – Amplificador montado com um transistor LDMOS MRF 9060

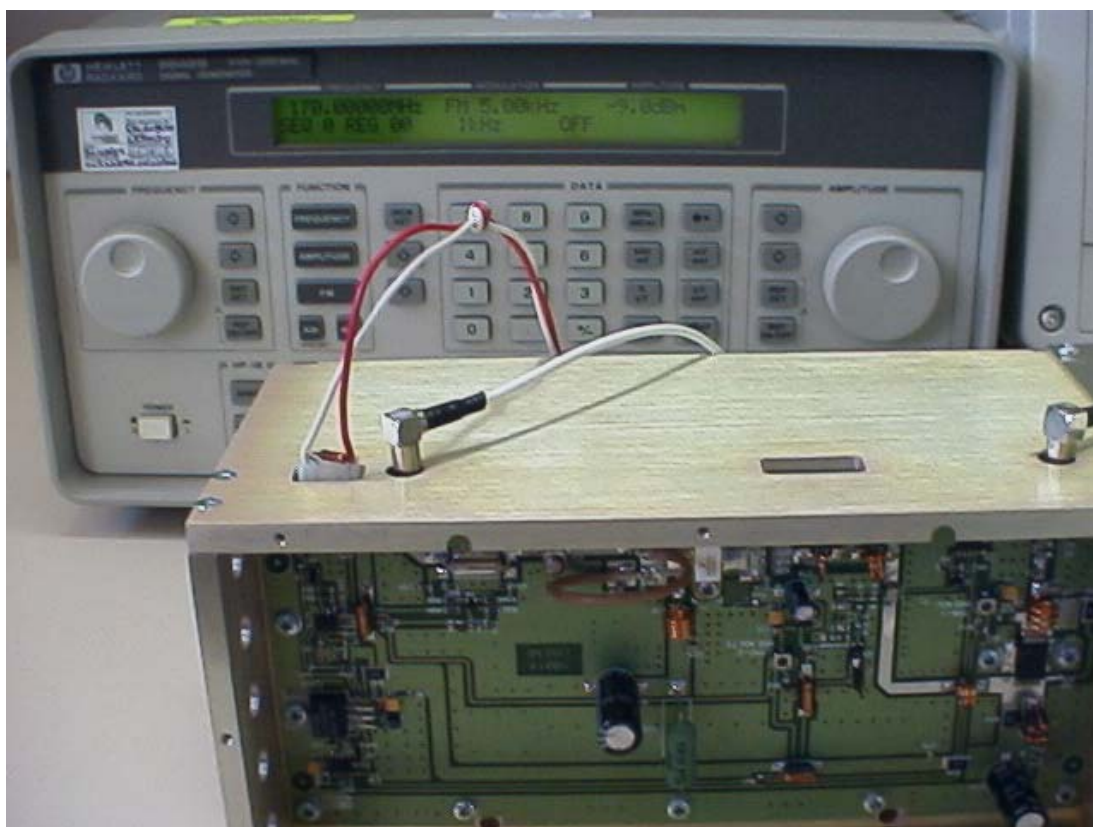


Figura 5.2 – Um tom aplicado na entrada do amplificador

A Figura 5.3 mostra o circuito amplificador de RF de 10 W utilizado nas transmissões de TV na *banda III* de VHF. É constituída de transistor com tecnologia LDMOS, sendo empregado para realização das medidas^{7,8}.

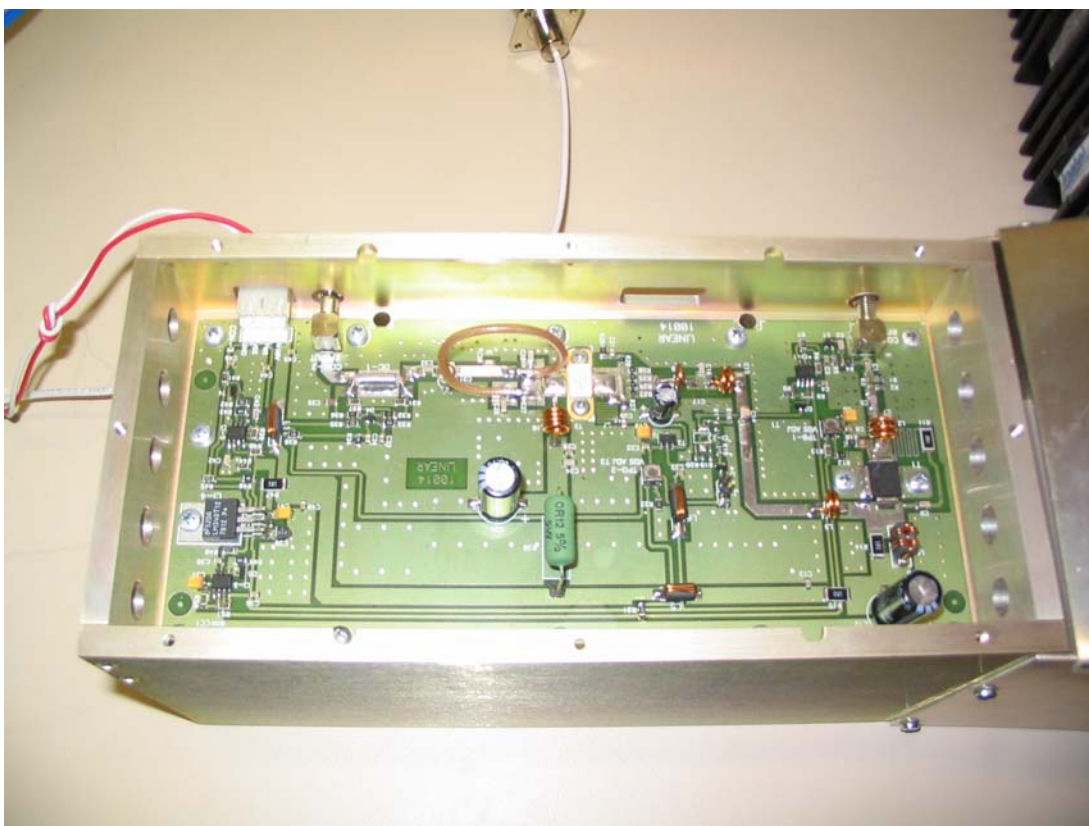


Figura 5.3 – Amplificador de RF 10 W- Banda III

De acordo com as Figuras 5.4 e 5.5 fica verificado o surgimento da componente harmônica de segunda ordem, pois foi aplicado um tom na entrada do amplificador com uma frequência de 170 MHz. Houve o aparecimento de uma outra frequência com o dobro do valor anterior como mostrado pelo *Delta MKR* no analisador de espectro da *Agilent* na Figura 5.4.

É notória a constatação através da posição da marca 2 (*Marker 2*) da Figura 5.5, uma frequência no valor de 340 MHz, evidenciando assim a componente harmônica de segunda ordem.

A Figura 5.6 mostra todos os equipamentos e componentes utilizados nas medidas experimentais como: analisador de espectro, carga, cabos, conectores, fonte, gerador de sinais e o amplificador de RF.

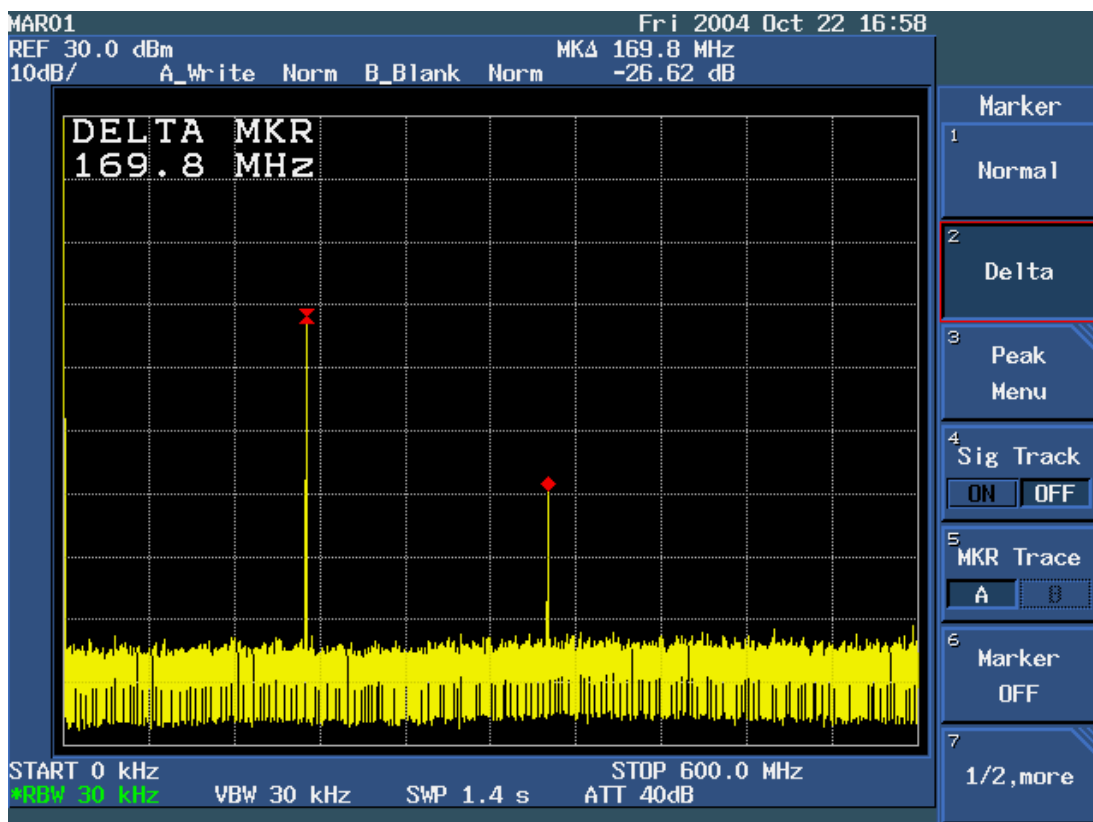


Figura 5.4 – Sinal de saída do amplificador para um tom de entrada

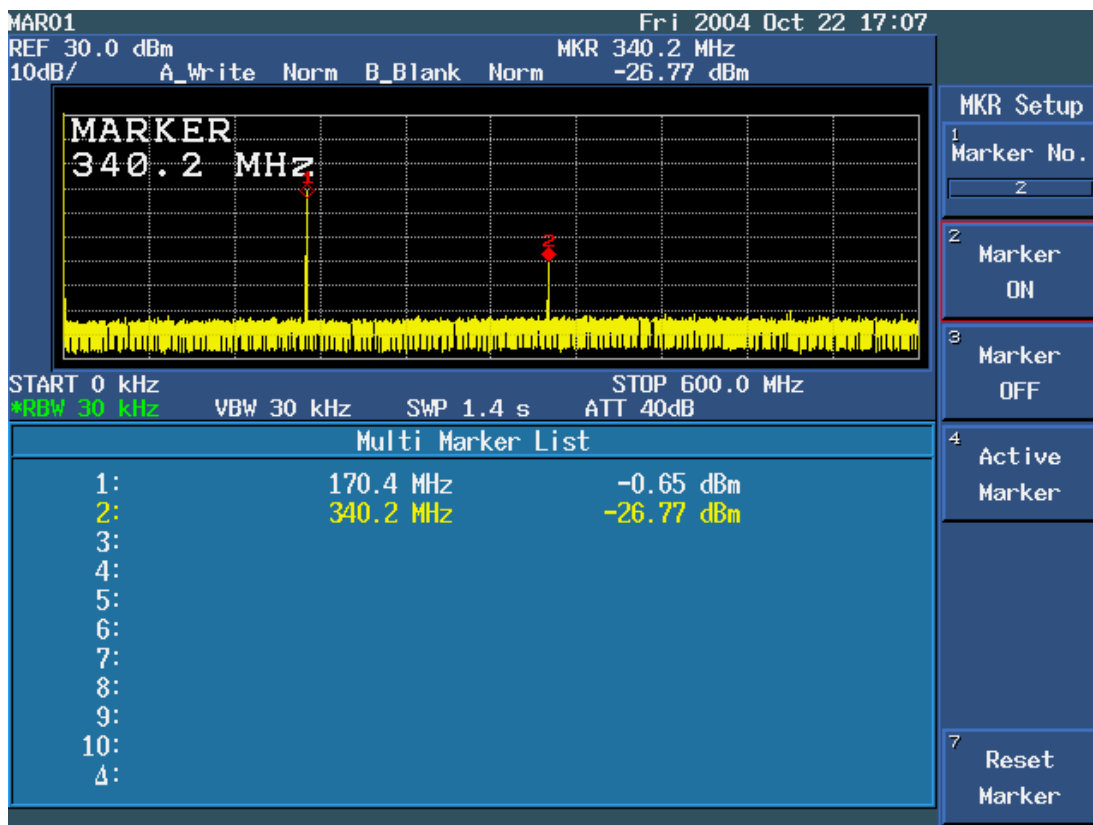


Figura 5.5 – Valores do conteúdo harmônico do sinal de saída

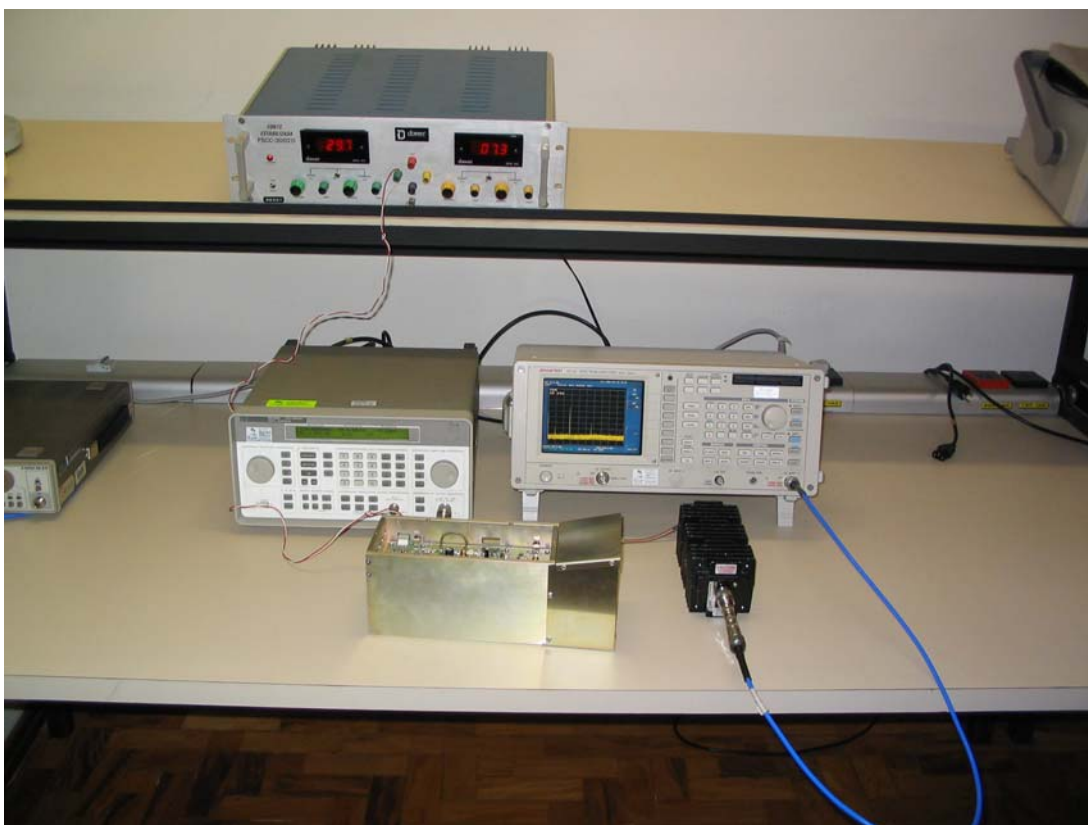


Figura 5.6 – Equipamentos envolvidos para ensaio com um tom

5.3 – MEDIDAS REALIZADAS PARA 2 TONS

Apesar de não terem sido analisados nesta dissertação os efeitos decorrentes da introdução de dois tons em circuitos com FET ^{9,10}, principalmente por limitações do software *ADS* que foi empregado; será realizada uma abordagem dos conceitos iniciais no Anexo A, que trata dos efeitos de vários tons na entrada de equipamentos com comportamento não linear, através de série de Volterra.

O principal efeito causado quando utilizamos dois ou mais tons na entrada do amplificador é a intermodulação, característica esta que será verificada neste capítulo através de ensaios experimentais¹¹.

As medidas serão realizadas com o mesmo amplificador empregado na análise de um tom. Além da frequência F_1 de 170 MHz que foi usada anteriormente com uma potência de 0 dBm , será utilizado um outro tom F_2 de 200 MHz com a mesma potência 0 dBm , sinal este que está destacado na Figura 5.7.

A Figura 5.8 mostra os todos os equipamentos empregados para a verificação dos efeitos dos produtos de intermodulação, que são gerados quando o dispositivo é excitado por dois ou mais tons.

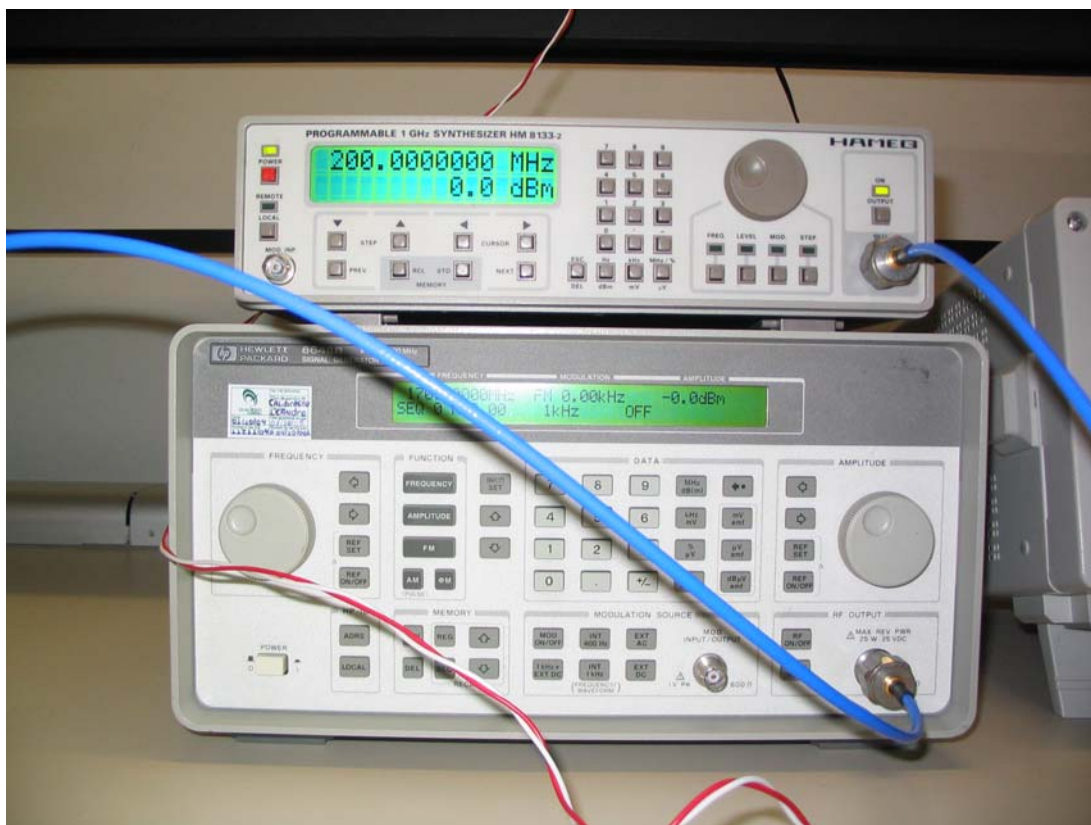


Figura 5.7 – Equipamentos utilizados para a geração de dois tons

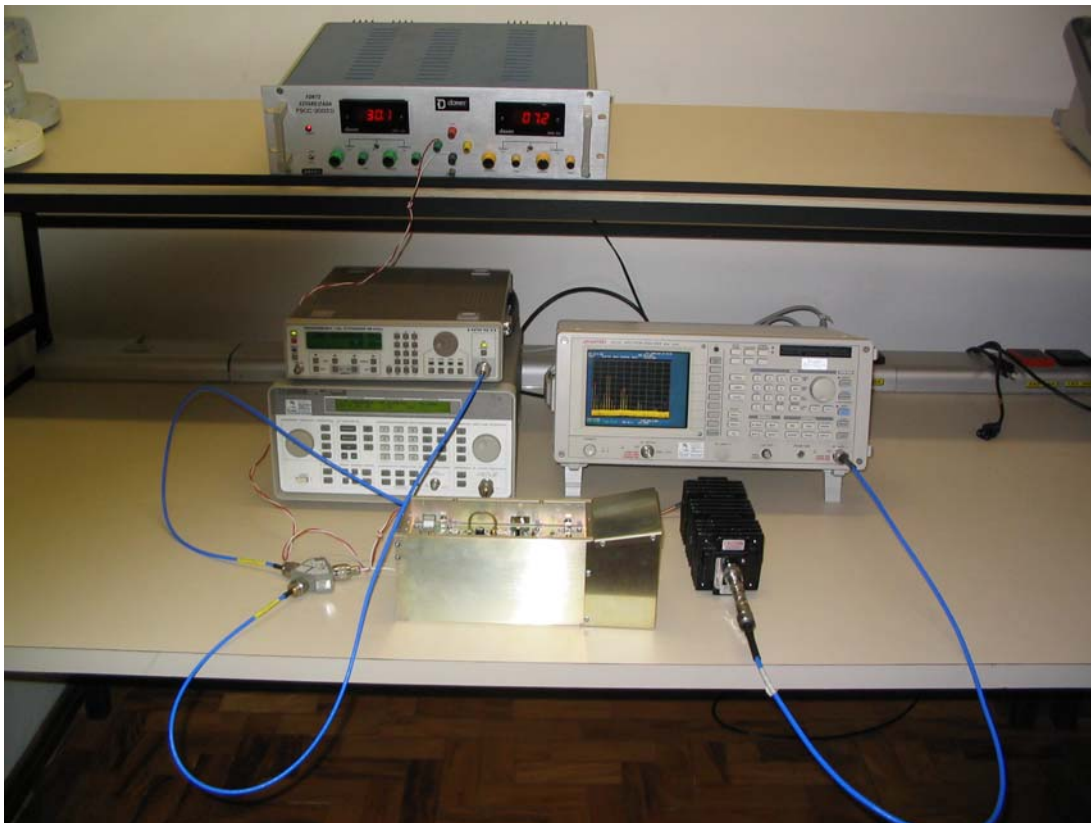


Figura 5.8 – Equipamentos envolvidos no ensaio experimental de dois tons

Pode-se observar os efeitos de intermodulação na Figura 5.9 no qual as marcas 1 e 2 (Marker 1 e 2) apresentam os sinais originais aplicados na entrada do amplificador. As outras marcas apresentam os batimentos até a quinta ordem entre estes sinais de entrada.

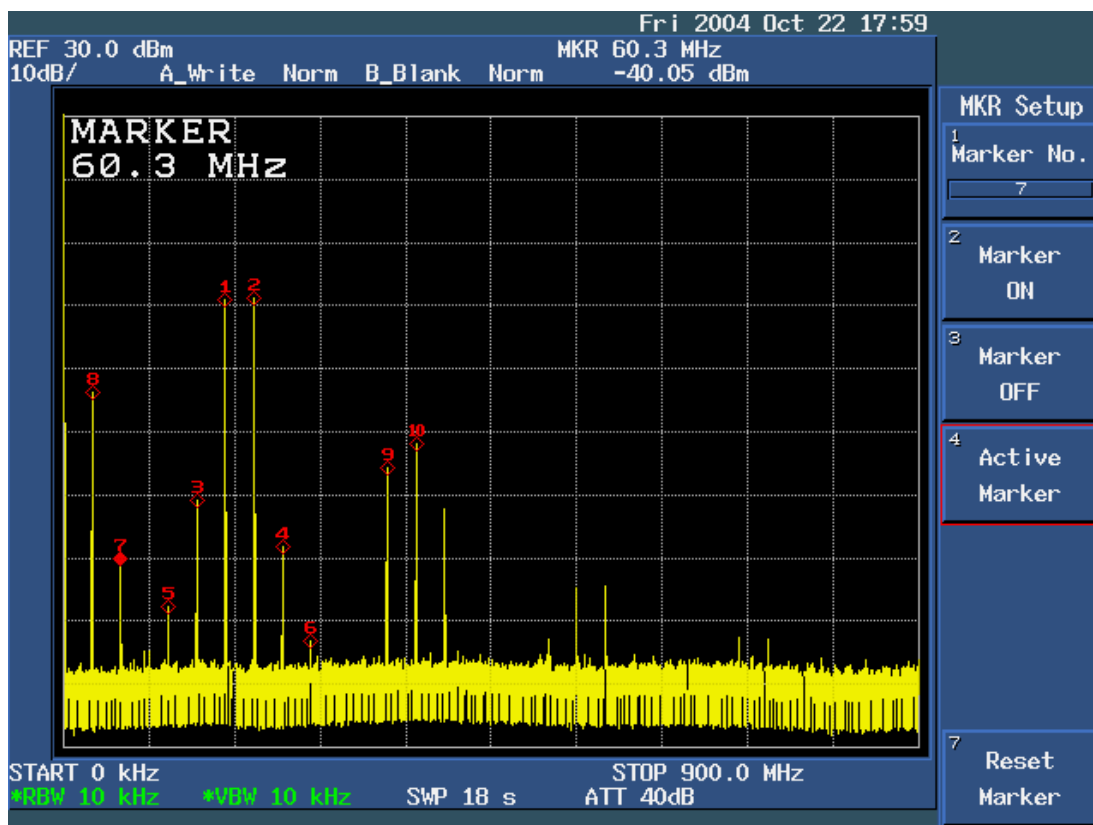


Figura 5.9 – Medida realizada na saída do amplificador para dois tons de entrada

Uma melhor representação dos batimentos entre a frequência F_1 de 170 MHz e a frequência F_2 de 200 MHz fica evidenciada na Figura 5.10. Verifica-se através da marca 3 até a marca 10 nos quais são todos os produtos de intermodulação gerados neste caso. Tem-se como exemplo a frequência de 140 MHz resultante do batimento de $2.F_1 - F_2$, apresentada pela marca 3.

Os principais causadores de problemas produzidos pelos produtos de intermodulação são apresentados pelas marcas 3 e 4 (Produto de intermodulação de terceira ordem – $IM3$) e pelas marcas 5 e 6 (Produto de intermodulação de quinta ordem – $IM5$), pois são estas componentes harmônicas que estão mais próximas das frequências fundamentais havendo uma dificuldade de se eliminar. A composição espectral do sinal de saída é apresentada nas Figuras 5.9 e 5.10.

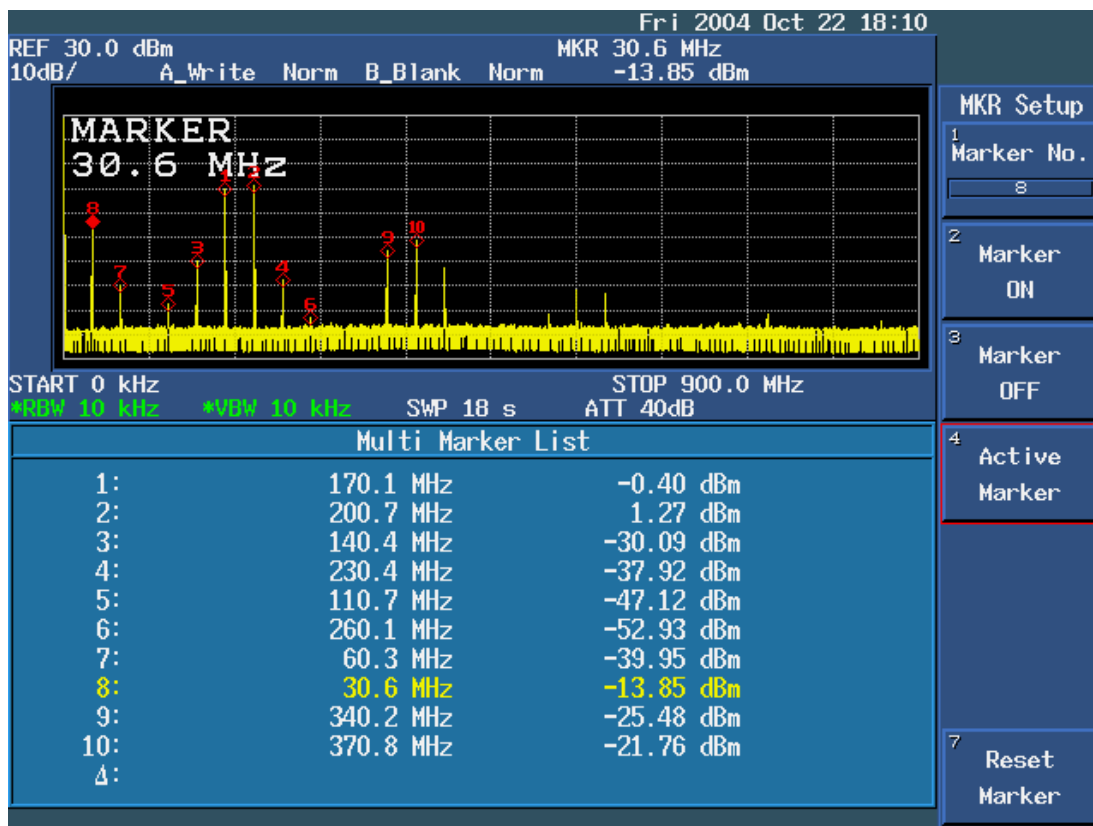


Figura 5.10 – Apresentação dos harmônicos gerados pelo amplificador

5.4 – CONCLUSÃO

De acordo com as medidas apresentadas neste capítulo pode-se constatar realmente o surgimento do 2º harmônico para entrada de apenas um tom e os diversos produtos de intermodulação para o caso de dois tons na entrada do amplificador. Desta forma, os ensaios experimentais realizados vieram enfatizar a veracidade da teoria proposta nos capítulos anteriores.

5.5 – REFERÊNCIAS BIBLIOGRÁFICAS DO CAPÍTULO 5

- ¹ Fan, C., Cheng, K.K., “Theoretical and Experimental Study of Amplifier Linearization Based on Harmonic and Baseband Signal Injection Technique”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- ² Mirri, D., Filicori, F., Iuculano, G., Pasini, G., “A non-linear Dynamic Model for Performance Analysis of Large-Signal Amplifiers in Communication Systems”, *Instrumentation and Measurement Technology Conference, IMTC/99*, 1999.

-
- ³ Perez, M.A., Romero, V., Anton, J.C., Campo, J.C., “A High Gain, Wide Bandwidth Isolated Amplifier for Using in Fracture Process Transient Analysis”, *Instrumentation and Measurement Technology Conference*, IMTC/2000, 2000.
- ⁴ Perugupalli, P., Xu, Y., Shenai, K., “Measurement of Thermal and Packaging Limitations in *LDMOSFETs* for RFIC Applications”, *Instrumentation and Measurement Technology Conference*, IMTC/98, 1998.
- ⁵ Angrisani, L., Masi, A., “Experimental Assessment of Modulated S-parameters Reliability in Modeling and Testing Wideband Radiofrequency Amplifiers” *Instrumentation and Measurement Technology Conference*, IMTC/04, 2004.
- ⁶ Vandelloo, P., Sansen, A., “Measuring and Fitting of the Small Signal Model of the *MOS* Transistor for High Frequency Applications”, *Instrumentation and Measurement Technology Conference*, IMTC/88, 1988.
- ⁷ Donato, N., Caddemi, A., Crupi, G., Calandra, E., “Microwave Characterization and Modeling of Packaged HEMTs by a direct Extraction Procedure at Cryogenic Temperatures”, *Instrumentation and Measurement Technology Conference*, IMTC/04, 2004.
- ⁸ Roman, Z., Zoltan, I., “An Efficient Method to Improve Amplifier Accuracy”, *Instrumentation and Measurement Technology Conference*, IMTC/2001, 2001.
- ⁹ Chang, K.Y., “Intermodulation Noise and Products Due Frequency-Dependent Nonlinear in *CATV* Systems”, *IEEE Transactions on Communication*, 1975.
- ¹⁰ Fager, C., Carvalho, N.B., Zirath, H., “Prediction of *IMD* in *LDMOS* Transistor Amplifiers using a new Large-Signal Model”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- ¹¹ Rahkonen, T., “Analysis of Analog Circuits Using Serie Volterra”, *Electronics Laboratory Finlandy*, 1996.

Capítulo 6

CONSIDERAÇÕES FINAIS

6.1 – CONCLUSÃO E CONTRIBUIÇÕES DO TRABALHO

A utilização de dispositivos FET em diversas áreas como Televisão Digital vem se tornando uma prática cada vez mais comum. Daí a necessidade de realizar um estudo analítico mais detalhado para que se tenha uma boa ferramenta para otimizar projetos envolvendo esta tecnologia.

Pela limitação do espectro de frequência, as comunicações sem fio estão cada vez mais exigentes principalmente com relação a efeitos e distorções que possam prejudicar os seus canais adjacentes. Por isso, a importância de realizar uma análise acurada do comportamento dos dispositivos FET através de métodos analíticos para que possamos construir linearizadores mais poderosos e eficientes, ou seja, fazer com que os processos de convergência sejam mais rápidos e precisos.

Depois de uma revisão bibliográfica detalhada, ficou constatada a existência de poucas publicações nesta linha de pesquisa, onde os autores Clarke-Hess, que trazem um estudo analítico inicial envolvendo transistores de efeito de campo, pois seu principal objetivo é fundamentalmente focado na análise dos transistores BJT.

A não-linearidade causada pela característica quadrática dos dispositivos FET acarreta diversas conseqüências no desempenho destes modelos, que foram discutidas no decorrer da dissertação. Este foi um dos motivos que nos impulsionaram em propor um estudo do comportamento não só dos transistores de efeito de campo, mas também amplificadores que utilizam estes transistores. O estudo inicial partiu de algumas considerações teóricas abordadas por Clarke-Hess que nos nortearam a seguir a mesma linha de pesquisa que foi empregada em toda esta dissertação. Também houve um estudo complementar enriquecido com as simulações de todos os modelos teóricos discutidos e a implementação de medidas experimentais em um modelo com arquitetura LDMOS, que foram destacadas ao longo desta dissertação.

As contribuições desta dissertação são todos os modelos analíticos propostos no capítulo 4 como principal destaque o efeito de linearização provocada pela resistência de fonte. Apontamos também o Capítulo 2, que trata de distorções provocadas também por efeito da saturação sendo realizada todo um modelo analítico para este tipo de comportamento. E pequenas considerações no Capítulo 3, principalmente com relação a processos de polarização partindo da corrente I_0 . Além das simulações que dão coesão ao estudo, e o Capítulo 5, que fornece uma visão do surgimento de alguns efeitos indesejáveis como o aparecimento do segundo harmônico e de *IMD*.

Ficou constatada durante toda a dissertação uma excelente convergência entre a abordagem teórica adotada para todos os modelos analíticos propostos a suas respectivas simulações que foram realizadas com o programa *Advanced Design System – ADS – versão Premium: 2002C e 2003A*, Agilent Technologies Co, Santa Bárbara, CA, USA.

É muito importante enfatizar a fundamental importância que esta plataforma de simulação trouxe no estudo comparativo entre os modelos teóricos e os correspondentes simulados que proporcionaram uma maior sustentabilidade no estudo de linearizadores enriquecendo de sobremaneira este nosso estudo e fazendo com que fique mais fácil o seu bom entendimento. Desta forma consideramos alcançados os objetivos propostos inicialmente por este trabalho.

O estudo feito nesta dissertação tem uma extensão natural que pode ser tratada em trabalhos futuros, cabendo destacar:

- estender a modelagem aqui enfocada na forma analítica para um tom de forma detalhada e para dois ou mais tons analisando principalmente os efeitos de *IMD* causados na presença do sinal de entrada. Esta análise poderá ser feita usando a série de Volterra.
- desenvolver um aplicativo conectável ao software *ADS* que seja capaz de analisar não-linearidades fracas segundo a série de Volterra, e que permitisse determinar os produtos *IMD* com vários tons de mesmo nível.
- integrar os métodos analíticos propostos para o desenvolvimento de amplificadores no qual um perfeito controle sobre o nível dos produtos de

IMD, pré-requisito fundamental nos modernos equipamentos de TV Digital.

6.2 – TRABALHOS PUBLICADOS RELACIONADOS À DISSERTAÇÃO

- [1] Veloso, M.C., Silva, M.P.S., Silveira, M., Lima, J.S., “An Efficient Analysis of the Performance of Nonlinear Devices using as a tool the Software *ADS*”, *IEEE WCETE 2004 – World Congress on Engineering and Technology Education*, Guarujá, Brasil.
- [2] Veloso, M.C., Silva, M.P.S., Silveira, M., Ribeiro, A.J., “Uma Abordagem de Dispositivos com Comportamento Quadrático Voltado para Aplicações em Amplificadores de RF”, *IEEE GCETE 2005 – Global Congress on Engineering and Technology Education*, Santos, SP, Brasil.

6.3 – TRABALHO SUBMETIDO RELACIONADO À DISSERTAÇÃO

- [3] Veloso, M.C., Silveira, M., “Modeling Devices with Quadratic Behavior for generic Applications in RF Amplifiers”, *IEEE IMOC – International Microwave and Optoelectronic Conference*, Brasília, DF, Brasil.

6.4 – TRABALHOS EM FASE DE PREPARAÇÃO RELACIONADOS À DISSERTAÇÃO

- [4] Veloso, M.C. and Silveira, M., “An Efficient Analytical Approach for the Non-Linear Analysis of RF Amplifiers implemented with the *FET* Structures”, *IEEE APMC – Asia Pacific Microwave Conference*, Sushou, China.
- [5] Veloso, M.C., Silveira, M., “Uma abordagem analítica eficiente na análise das Não-Linearidades presentes em Amplificadores de RF implementados com estruturas *FET*”, *Revista Eletrônica do IEEE América Latina – Section 09 – <http://ewh.ieee.org/reg/9/etrans/>*.

6.5 – TRABALHO PUBLICADO NÃO RELACIONADO À DISSERTAÇÃO

- [6] Veloso, M.C., Magalhães, F.P., Cavaliere, F.G., Narciso, J.T., Silva, M.P.S., Silveira, M., Lima, J.S., “A Didactic and Efficient Study of the Techniques of Impedance Adaptation and Signals Couplings Broadband”, *IEEE WCETE 2004 World Congress on Engineering and Technology Education*, Guarujá, Brazil.

ANEXO A

A.1 – INTRODUÇÃO À TEORIA PARA O CÁLCULO DE *IMD*

Assumindo como conceito inicial que o sinal de saída depende somente do sinal de entrada no mesmo instante de tempo, pode-se expressar a entrada relacionada com a saída através de uma série de potência^{1,2,3}, mostrada na equação A.1:

$$y(t) = a_1 x(t) + a_2 x^2(t) + a_3 x^3(t) + \dots \quad (\text{A.1})$$

onde, $x(t)$ = sinal de entrada, $y(t)$ = sinal de saída e a_n são constantes independentes do tempo.

Em muitos sistemas o sinal de saída também depende do sinal de entrada passado. Neste caso pode-se generalizar a equação (A.1) através de uma série de convoluções de integrais⁴ como definido pela equação (A.2):

$$y(t) = y_1(t) + y_2(t) + y_3(t) + \dots \quad (\text{A.2})$$

onde:

$$y_i(t) = \int_{-\infty}^{\infty} \int_{-\infty}^{\infty} \dots \int_{-\infty}^{\infty} h_i(\alpha_1, \alpha_2, \dots, \alpha_i) \cdot x(t - \alpha_1) \cdot x(t - \alpha_2) \cdot \dots \cdot x(t - \alpha_i) d\alpha_1 d\alpha_2 \dots d\alpha_i \quad (\text{A.3})$$

sendo h_i uma função simétrica de valor real de i variáveis reais.

A equação (A.2) juntamente com a equação (A.3) é usualmente referida como série de Volterra. Esta combinação mostra que um sistema não linear pode ser representado como uma combinação de um subsistema linear e vários subsistemas não-lineares. Cada um desses subsistemas é caracterizado por uma resposta ao impulso $h_i(t_1, t_2, \dots, t_i)$ que também é chamada de Kernel de Volterra⁵.

Para todo sistema realizado fisicamente h_i terá valor zero para todos os seus argumentos negativos. Também a equação (A.4) será finita se o sistema for estável.

$$\int_{-\infty}^{\infty} \dots \int_{-\infty}^{\infty} |h_i(t_1, \dots, t_i)| \cdot dt_1 \dots dt_i \quad (\text{A.4})$$

No caso dos sistemas serem lineares, é conveniente solucionar através da Transformada de Fourier⁶, como definido em (A.5)

$$H_i(f_1, \dots, f_i) = \int_{-\infty}^{\infty} \dots \int_{-\infty}^{\infty} h_i(t_1, \dots, t_i) \cdot \exp[-j2\pi(f_1 t_1 + \dots + f_i t_i)] dt_1 \dots dt_i \quad (\text{A.5})$$

Considerando que o sinal de entrada $x(t)$ é composta de k formas de ondas senoidais com amplitude A_i , frequência f_i e fase θ_i , tem-se:

$$x(t) = \sum_{i=1}^k A_i \cos(2\pi \cdot f_i \cdot t + \theta_i) \quad (\text{A.6})$$

A resposta de saída de um sistema pode ser determinada pela introdução da equação (A.6) em (A.2) e, conseqüentemente, por (A.3). Desta forma, podendo obter os resultados truncados de ordem três como apresentados em (A.7), (A.8). e (A.9)⁷.

Primeira ordem:

$$y_1(t) = \sum_{i=1}^k A_i |H_1(f_i)| \cos(\omega_i \cdot t + \theta_i + \varphi_1) \quad (\text{A.7})$$

Segunda ordem:

$$y_2(t) = \frac{1}{2} \sum_{i=1}^k A_i^2 \left\{ |H_2(f_i, -f_i)| \cos \varphi_2 + |H_2(f_i, f_i)| \cdot \cos(2\omega_i t + 2\theta_i + \varphi_2) \right\} \\ + \sum_{i=2}^k \sum_{j=1}^{i-1} A_i A_j \left\{ \begin{array}{l} |H_2(f_i, f_j)| \cdot \cos[(\omega_i + \omega_j)t + \theta_i + \theta_j + \varphi_2] + \\ |H_2(f_i, -f_j)| \cdot \cos[(\omega_i - \omega_j)t + \theta_i - \theta_j + \varphi_2] \end{array} \right\} \quad (\text{A.8})$$

Terceira ordem:

$$y_3(t) = \frac{1}{4} \sum_{i=1}^k A_i^3 \left\{ \begin{array}{l} |H_3(f_i, f_i, f_i)| \cos(3\omega_i t + 3\theta_i + \varphi_3) + \\ 3|H_3(f_i, f_i, -f_i)| \cdot \cos(\omega_i t + \theta_i + \varphi_3) \end{array} \right\} \\ + \frac{3}{4} \sum_{i=1}^k \sum_{j=1}^k A_i A_j^2 \left\{ \begin{array}{l} |H_3(f_i, f_j, f_j)| \cdot \cos[(\omega_i + 2\omega_j)t + \theta_i + 2\theta_j + \varphi_3] \\ + |H_3(-f_i, f_j, f_j)| \cdot \cos[(2\omega_j - \omega_i)t + 2\theta_j - \theta_i + \varphi_3] \\ + |2 \cdot H_3(f_i, f_j, -f_j)| \cdot \cos[\omega_i t + \theta_i + \varphi_3] \end{array} \right\} \\ + \frac{3}{2} \sum_{i=3}^k \sum_{j=2}^{i-2} \sum_{n=1}^{j-1} A_i A_j A_n \left\{ \begin{array}{l} |H_3(f_i, f_j, f_n)| \cdot \cos \left[\begin{array}{l} (\omega_i + \omega_j + \omega_n)t \\ + \theta_i + \theta_j + \theta_n + \varphi_3 \end{array} \right] \\ + |H_3(f_i, f_j, -f_n)| \cdot \cos \left[\begin{array}{l} (\omega_i + \omega_j - \omega_n)t \\ + \theta_i + \theta_j - \theta_n + \varphi_3 \end{array} \right] \\ + |H_3(f_i, -f_j, f_n)| \cdot \cos \left[\begin{array}{l} (\omega_i - \omega_j + \omega_n)t \\ + \theta_i - \theta_j + \theta_n + \varphi_3 \end{array} \right] \\ + |H_3(-f_i, f_j, f_n)| \cdot \cos \left[\begin{array}{l} (-\omega_i + \omega_j + \omega_n)t \\ - \theta_i + \theta_j + \theta_n + \varphi_3 \end{array} \right] \end{array} \right\} \quad (\text{A.9})$$

A.2 – UMA ABORDAGEM DA FUNÇÃO DE TRANSFERÊNCIA

Considerando um sistema que apresenta não-linearidade fraca, com entrada $x(t)$ e saída $y(t)$, assim como determinado no início do Anexo A, pode ser estabelecido o modelo do comportamento da função de transferência não-linear H_i , na forma exibida na Figura A.1. Esse modelo consiste de combinações paralelas de N blocos, no qual cada bloco apresenta a entrada $x(t)$ como excitação.

A saída de cada bloco é denotada de $y_n(t)$, onde $n \in \{1,2,3,\dots,N\}$. A resposta total de saída é obtida pela soma das saídas dos blocos, assim como apresentada pela a equação (A.2). Outra forma de ser representada é mostrada pela equação (A.10):

$$y(t) = \sum_{n=1}^N y_n(t) \quad (\text{A.10})$$

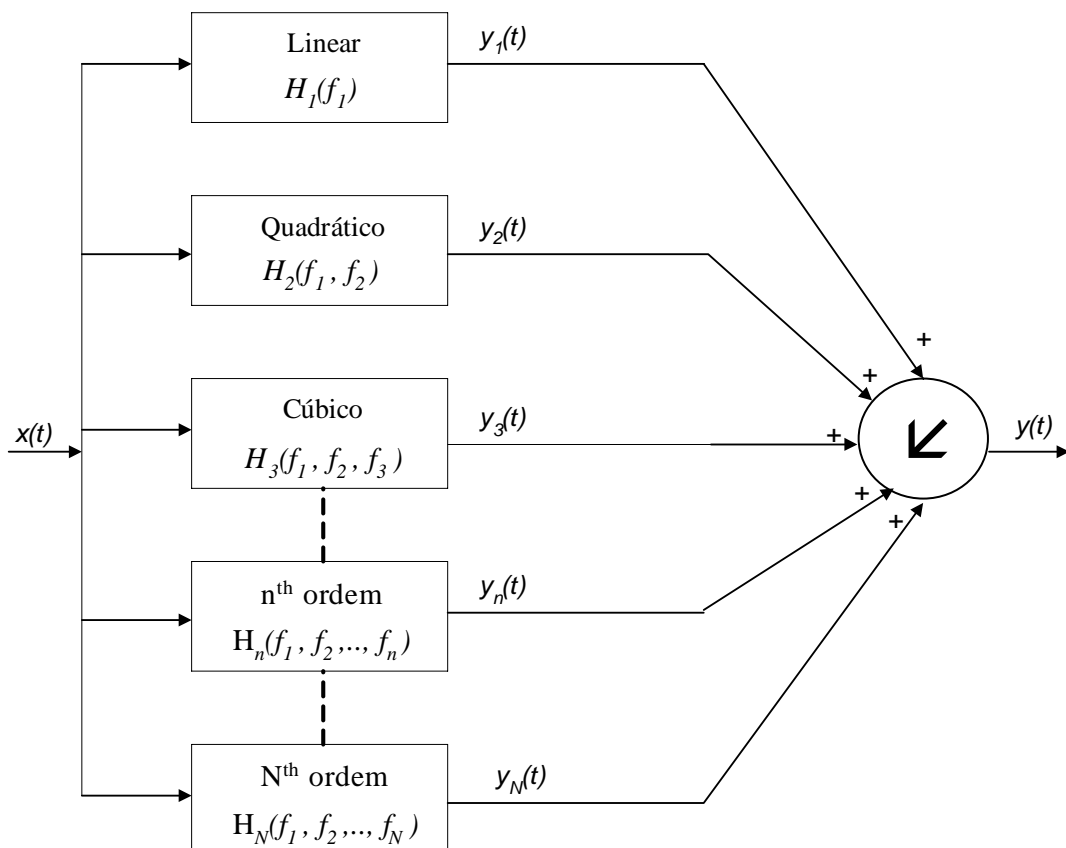


Figura A.1 – Modelo de sistema para circuitos que apresentam Não Linearidades Fracas

O n^{th} bloco, caracterizado pela n^{th} ordem da função de transferência não-linear $H_n(f_1, f_2, \dots, f_n)$ acima representado pode ser compreendido do seguinte modo: multiplicando-se a entrada $x(t)$ por uma constante A , isto resultaria na

multiplicação da saída $y_n(t)$ correspondente por uma constante A^n , onde n caracteriza a ordem da função de transferência.

A função de transferência não-linear tem como principal característica representar a resposta total de um circuito que apresenta *Não-Linearidade Fraca* através da soma de N respostas individuais.

A porção linear do circuito é caracterizada pela função de transferência linear $H_1(f_1)$, enquanto que a porção quadrática do circuito é representada pela função de transferência não-linear de segunda ordem $H_2(f_1, f_2)$. De forma similar, indutivamente podemos definir todas as outras funções de transferência não-lineares até a N^{th} ordem, sendo que os blocos acima dessa ordem não são incluídos no modelo porque podemos assumir que eles apresentam contribuição insignificante na saída. Este processo iterativo justifica o sistema definido de acordo com a equação (A.5) citada anteriormente.

A determinação das funções de transferências não-lineares não é um processo simples, sendo necessário um excelente conhecimento matemático de ferramentas básicas tais como: Séries de Taylor e processos de convergência das mesmas, Integrais Impróprias e Processos de convergência atrelados, Convoluções de Integrais, além de algumas manipulações algébricas matemáticas não elementares, o que torna o este estudo um processo árduo de aprendizado.

Certamente, um estudo completo do ponto de vista teórico que envolva uma abordagem mais detalhada dos modelos que operam com um numero qualquer de tons, pode ser alvo de estudo de algumas dissertações futuras.

A.3 – REFERÊNCIAS BIBLIOGRÁFICAS DO ANEXO A

¹ Fager, C., Pedro, J.C., Carvalho, N.B., Zirath, H., “Prediction of *IMD* in *LDMOS* Transistor Amplifiers using a new Large-Signal Model”, *IEEE Transactions on Microwave Theory and Techniques*, 2002.

² Fager, C., Pedro, J.C., Carvalho, N.B., Zirath, H., “A Comprehensive Analysis of *IMD* behavior in *RF CMOS* Power Amplifiers”, *IEEE Journal of Solid-State Circuits*, 2004.

³ Maas, S.A., *Nonlinear Microwave Circuits*, IEEE Press, Piscataway, NJ, USA, 1988.

⁴ Rahkonen, T., “Analysis of Analog Circuits Using Serie Volterra”, *Electronics Laboratory Finlandy*, 1996.

-
- ⁵ Weiner, D.D., *Sinusoidal Analysis and Modeling of Weakly Nonlinear Circuits*, Van Nostrand Reinhold Electrical, 1980.
- ⁶ Spiegel, M.R., *Manual de Tabelas e Fórmulas Matemáticas*, McGraw-Hill, 1979.
- ⁷ Chang, K.Y., “Intermodulation Noise and Products Due to Frequency-Dependent Nonlinearities in CATV Systems”, *IEEE Transactions on Communications*, Vol. 23, no.1, 1975.

ANEXO B

B.1– PROGRAMAÇÃO *MAT LAB* PARA GERAÇÃO DE GRÁFICOS

Foram realizadas as gerações de gráficos através do software *Mat Lab* de alguns sinais de saída, servindo com base de comparação entre o resultado do sinal gerado pela simulação.

```
close all
```

```
t = linspace(0, 2e-7, 1000);
idt = 8*cos(2*pi*1e7*t) + 2*cos(4*pi*1e7*t) + 6;

plot(t, idt)
title('id(t) = [6 + 8cos(4*pi*1e7*t) + 2*cos(8*pi*1e7*t)]')
xlabel('Tempo (s)')
ylabel('id (mA)')
print('-dbitmap', 'Harmonicos');
grid
```

```
t = linspace(0, 2e-7, 1000);
idt = 0.173*cos(4*pi*1e7*t) + 0.32*cos(8*pi*1e7*t) +
0.253*cos(12*pi*1e7*t)+0.082*cos(16*pi*1e7*t)+ 0.023*cos(20*pi*1e7*t);
```

```
plot(t, idt)
xlabel('Tempo (s)')
ylabel('id (mA)')
print('-dbitmap', 'Harmonicos');
grid
```

```
ididc = 0:1:12;
gmR = 0;
y1 = ididc*(gmR/(1+gmR)) + sqrt(ididc)*(2/(1 + gmR));
figure
plot(y1, ididc)
title('id/idc x (Vin - Vt)/Vc para gmR = 0')
xlabel('(Vin - Vt)/Vc')
ylabel('id/idc')
print('-dbitmap', 'gmRZero');
grid
Hold
```

```
gmR = 0.5;
y2 = ididc*(gmR/(1+gmR)) + sqrt(ididc)*(2/(1 + gmR));
```

```
figure
plot(y2, ididc)
title('id/idc x (Vin - Vt)/Vc para gmR = 10')
xlabel('(Vin - Vt)/Vc')
ylabel('id/idc')
print('-dbitmap', 'gmRDez');
grid
Hold
```

```
gmR = 1;
figure
plot(y1, ididc, y2, ididc, 'r')
title('id/idc x (Vin - Vt)/Vc para gmR = 0 e gmR = 10')
xlabel('(Vin - Vt)/Vc')
ylabel('id/idc')
legend('gmR = 0', 'gmR=10',2)
print('-dbitmap', 'gmRZeroeDez');
grid
Hold
```

```
gmR = 10000;
figure
plot(y1, ididc, y2, ididc, 'r')
title('id/idc x (Vin - Vt)/Vc para gmR = 0 e gmR = 10')
xlabel('(Vin - Vt)/Vc')
ylabel('id/idc')
legend('gmR = 0', 'gmR=10',2)
print('-dbitmap', 'gmRZeroeDez');
grid
```